

21330 - ESTRUCTURA DE COMPUTADORS I

1. Organització dels computadors
 - 1.1 Introducció
 - 1.2 La màquina de Von Neumann.
 - 1.3 Estructura bàsica dels computadors.
 - 1.4 Unitats funcionals d'un computador.
 - 1.5 Desenvolupament d'una instrucció.
 - 1.6 Visió jeràrquica d'un computador.
2. Repertori d'instruccions
 - 2.1 Introducció
 - 2.2 Contingut de la Memòria Principal: instruccions i dades.
 - 2.3 Característiques de les instruccions.
 - 2.4 Formats de les instruccions.
 - 2.5 Codis d'operació.
 - 2.6 Direccionament.
 - 2.7 Codificació dels camps d'una instrucció.
 - 2.8 Característiques d'un repertori d'instruccions: complet, eficient i similar.
 - 2.9 Tipus d'instruccions.
 - 1.10 Criteris de disseny per al format d'una instrucció.
 - 1.11 Repertori d'instruccions de l'Intel 8086.
 - 1.12 Repertori d'instruccions del Rockwell 6502.
 - 1.13 Repertori d'instruccions del VAX.
3. Entrada-Sortida
 - 3.1 Introducció.
 - 3.2 Direccionament de dispositius d'E/S.
 - 3.3 Transferència d'informació.
 - 3.4 Transferència programada de dades.
 - 3.5 Iniciació de les operacions d'E/S.
 - 3.6 El sistema d'interrupcions.
 - 3.7 Sincronització d'una transferència programada.
 - 3.8 Interfaces d'Entrada-Sortida.
 - 3.9 Accés directe a memòria.
 - 3.10 Canals d'Entrada-Sortida.
 - 3.11 Processadors d'Entrada-Sortida.
 - 3.12 Sistema d'Interrupcions del R6502.
 - 3.13 Sistema d'Interrupcions de l'Intel 8086, 80286.
4. Busos i comunicacions
 - 4.1 Introducció.
 - 4.2 Característiques dels busos.
 - 4.3 Control del bus.
 - 4.4 Tipus de transmissió.
 - 4.5 Jerarquia de busos.

- 4.6 Bus de l'AT.
- 4.7 Comunicacions sèrie: UART.
- 4.8 Comunicacions paral·lel: VIA
- 4.9 Xarxes d'ordinadors.

PRACTIQUES

- 1.- Familiarització amb el monitor, editor i ensamblador del DRAC: 3 sessions.
- 2.- Ensamblador del 8086: 1 sessió.
- 3.- Sistema d'interrupcions de l'AT: 2 sessions.

BIBLIOGRAFIA

Stallings W: Computer Organization and Architecture. Macmillan

Hamacher V.C. i al.: Organización de los computadores. McGraw-Hill

De Miguel P.: Fundamentos de los computadores. Ed. Paraninfo.

21331 - ESTRUCTURA DE COMPUTADORS II

1. Memòries
 - 1.1 Introducció.
 - 1.2 Jerarquia de memòries.
 - 1.3 Operacions sobre la memòria.
 - 1.4 Tipus de memòria.
 - 1.5 Tipus d'accés a memòria: estàtic, dinàmic.
 - 1.6 Paràmetres bàsics en una memòria: temps d'accés, temps de cicle, localització d'una posició.
 - 1.7 Característiques de les memòries.
 - 1.8 Memòria principal.
 - 1.8.1 Memòries RAM.
 - 1.8.2 Memòries DRAM.
 - 1.9 Memòries associatives.
 - 1.10 Generadors de paritat.
 - 1.11 Memòria secundària.
2. Unitat aritmètico-lògica
 - 2.1 Introducció.
 - 2.2 Operadors.
 - 2.3 Estructura de la Unitat Aritmètica.
 - 2.4 Operacions típiques de la Unitat Aritmètica.
 - 2.5 Operacions lògiques.

- 2.6 Operació de canvi de signe.
 - 2.7 Operacions de desplaçament: lògics, circulars, aritmètics.
 - 2.8 Operacions de suma i resta en Punt Fix.
 - 2.8.1 Sumadors ràpids.
 - 2.9 Operació de multiplicació en Punt Fix.
 - 2.10 Operació de divisió en Punt Fix.
 - 2.11 Format de punt flotant. Precisió i rang.
3. Unitat de control
- 3.1 Conceptes generals de la Unitat de control.
 - 3.2 Unitat de control cablejada.
 - 3.3 Unitat de control microprogramada.

PRACTIQUES

- 1. Comunicació de 2AT: 3 sessions.
- 2. Sistema d'interrupcions de l'AT: 3 sessions.

BIBLIOGRAFIA

Stallings W.: Computer Organization and Architecture. Macmillan

Hamacher V.C. i al.: Organización de los computadores. McGraw-Hill

De Miguel P.: Fundamentos de los computadores. Ed. Paraninfo.

21332 - INTRODUCCIO A L'ARQUITECTURA DE COMPUTADORS

- 1. Arquitectura d'un microordinador (5 sessions)
 - 1.1 El PC-AT: estructura i organització a nivell de blocs.
 - 1.2 Anàlisi funcional de les unitats.
 - 1.3 Especificacions temporals i diagrames de temps.
- 2. Arquitectura d'un sistema estructurat al voltant d'un bus normalitzat (5 sessions)
 - 2.1 Concepció modular al voltant del bus VME.
 - 2.2 Descripció de plaques del sistema.
 - 2.3 Xips específics per al control del bus normalitzat.
- 3. Disseny de sistemes basats en microprocessadors (5 sessions)
 - 3.1 Metodologia i tècniques de disseny de sistemes basats en microprocessadors.
 - 3.2 Disseny integral del sistema, de la memòria i d'interfícies d'E/S.
 - 3.3 Verificació i avaluació del disseny.
 - 3.4 Eines d'ajuda al disseny.

- 4. Jerarquia de memòries (3 sessions)
 - 4.1 Memòria «cache».
 - 4.2 Mecanismes de translació d'adreces.
 - 4.3 Memòria virtual.
 - 4.4 Gestió de memòria (MMU's).
- 5. Processament segmentat (2 sessions)
 - 5.1 Concepte de segmentació.
 - 5.2 Processadors segmentats.
- 6. Processadors risc (3 sessions)

Concepte de repertori reduït d'instruccions.

 - 6.1 Conjunt de registres i canvi de contexte.
 - 6.2 Optimització de compiladors.
 - 6.3 RISC versus CISC.
 - 6.4 Arquitectures comercials.
- 7. Introducció al processament paral·lel (3 sessions)
 - 7.1 Conceptes generals.
 - 7.2 Processadors vectorials.
 - 7.3 Multiprocessadors.

PRÀCTIQUES

- 1. Estudi de plaques, components i diagrames de temps d'un PC-AT. (3 sessions)
- 2. Realització d'una expansió de memòria dinàmica pels equips VME- MC68000.(3 sessions)

BIBLIOGRAFIA

Teoria

- W. Stallings: Computer Organization and Architecture, Principles of Structure and Function. MacMillan Publishing Company (2nd. edition), 1990.

- Murray Sargent & R.L. Shoemaker: The IBM PC from the Inside Out. Addison-Wesley, Reading, 1986.

Pràctiques

- Murray Sargent & R.L. Shoemaker: The IBM PC from the Inside Out. Addison-Wesley, Reading, 1986.

- A.D. Wilcox: 68000 Microcomputer Systems. Prentice-Hall, 1987.