

TEMARI DE DISSENY DE CIRCUITS INTEGRATS ESPECÍFICS

Capítol 1: estudi de la viabilitat d'un circuit integrat d'aplicació específica “ASIC” (5 hores).

- Procés de disseny d'un ASIC.
- Alternatives de fabricació d'ASICS.
- Avaluació dels costos de disseny.

Capítol 2: Entorn de disseny i fabricació d'ASICS (3 hores).

- CAD de disseny.
- Biblioteca de cel·les.
- Encapsulats.

Capítol 3: Tècniques de disseny d'ASICS (2 hores).

- Sincronització i distribució de senyals de rellotge.
- Test d'ASICS

Pràctiques:

L'objectiu de la pràctica es dissenyar completament un circuit integrat d'aplicació específica “ASIC” amb un entorn de disseny industrial a partir d'unes especificacions en que es descriu el funcionament del circuit (50 hores).

Bibliografia:

- Deschamps J.P.: “Diseño de circuitos integrados de aplicación específica ASIC”. Ed. Paraninfo, 1993.
 - ES2 ECPD10 Library Databook.
 - ES2 ASIC Design Guidelines.
 - CADENCE DF(II) Reference Manual.