

20394: DISSENY DE SISTEMES ELECCTRÒNICS

Enginyeria Informàtica. 2on semestre.

Programa.

Capítol 1: Cap al disseny de sistemes. (1 setmana)

Tendències i evolució del disseny de sistemes electrònics

Procés de disseny

Nivells d'abstracció i etapes

Fluxes de treball

Capítol 2: Llenguatges i eines (1 setmanes)

CAD Frameworks

Introducció als HDLs

Capítol 3: Modelat i simulació amb VHDL. (1 setmana)

Modelat als diferents nivells d'abstracció

Estratègies per a la verificació dels models

Concepte de testbench

Possibilitat de realitzar una verificació automàtica

Capítol 4: Concepció a nivell funcional. (1 setmana)

Particionat del disseny i refinament successiu

Sistemes complexos amb hardware i software

Realització de les especificacions per a un subcomponent

Simulació mixta analògica-digital

Síntesi automàtica en el procés de disseny

Automatització als diferents nivells d'abstracció

Aplicació dels HDLs a les eines de síntesi

Capítol 5: Substrats electrònics: Processos de fabricació. (2 setmanes)

Classificació dels processos en fabricació de substrats.

Processos gruixuts i processos primis.

Plaques de circuit imprès.

Connexió sòcul-substrat.

Connexió dispositiu-sòcul.

Capítol 6: (2 setmanes)

Línies de transmissió.

Crosstalk.

Soroll de commutació.

Distribució de senyals de rellotge a alta freqüència.

Capítol 7: Transferència de calor en sistemes electrònics. (1 setmana)

Fonaments de transferència de calor.

Conducció, convecció, ebullició i radiació.

Refrigeradors.

Capítol 8: Rendiment i fiabilitat. (1 setmana)

- Mesura de la fiabilitat.
- Mecanismes de fallada.
- Fatiga tèrmica i mismatx tèrmic.
- Càrrega mecànica.
- Degradació tribològica i descàrrega electrostàtica.

Capítol 9: Test de sistemes. (2 setmanes)

- Boundary-Scan.
- Tècniques tolerants a falles.
- Autocomprovabilitat.

Pràctiques:

Modelat per a simulació i modelat a nivell RTL per a la síntesi automàtica d'un microprocessador senzill. Duració: 5 sessions de 3 hores.
laboratori: C5-131.

Bibliografia:

- R. Lipsett, C. Schaefer, C. Ussery. "VHDL: Hardware Description and Design". Kluwer Academic Publishers, 1990.
- S. Mazor, P. Langstraat. "A Guide to VHDL". Kluwer Academic Publishers, 1993.
- J. Licari, L. Eslow. "Hybrid Microcircuit Technology Handbook". Noyes, 1988.
- R. Tummala, E. Rymasgeski. "Microelectronics Packaging Handbook". Van Nostrand Reinhold, 1989
- M. Pecht. "Handbook of Electronic Packaging Design". Dekker, 1991.
- H. Bakoglu. "Circuits, Interconnections and Packaging for VLSI". Addison Wesley, 1990.
- D. Pradhau. "Fault-Tolerant Computing". Prentice-Hall 1986.
- P. Lala. "Fault-Tolerant & Fault Testable Hardware Design". Prentice Hall, 1985.
- P. Bardell, W. McAnney, J. Savir. "Built-in-Test for VLSI". Inter-Science, 1987.
- K. Parker. "The Boundary-Scan Handbook". Kluwer Academic Publishers, 1992.

Mètode d'avaluació.

Nota final = Nota de l'examen de teoria * Nota de pràctiques

S'han d'aprovar l'examen i les pràctiques per separat. La nota de pràctiques serà un factor multiplicatiu entre 1 i 1.25.

Professors:

- | | |
|-------------|-----------------------------------------------------------------|
| Teoria: | Joan Oliver (Tutorials:C5-117-C, dimarts 10-11 i 17:30 - 18:30) |
| Problemes: | Manel Moré. |
| Pràctiques: | Manel Moré |