

- b) Direccionament de dispositius d'E/S.
- c) Transferència d'informació.
- d) Transferència programada de dades.
- e) Iniciació de les operacions d'E/S.
- f) El sistema d'interrupcions.
- g) Sincronització d'una transferència programada.
- h) Interfases d'entrada-sortida.
- i) Accés directe a memòria.
- j) Canals d'entrada-sortida.
- k) Processadors d'entrada-sortida.
- l) Sistema d'interrupcions del R6502.
- m) Sistema d'interrupcions de l'Intel 8086, 80286.

— Buses i comunicacions.

- a) Introducció.
- b) Característiques dels busos.
- c) Control del bus.
- d) Tipus de transmissió.
- e) Jerarquia de busos.
- f) Bus de l'AT.
- g) Comunicacions sèrie: UART.
- h) Comunicacions paral·lel: VIA.
- i) Xarxes de computadors.

## **Pràctiques**

— Familiarització amb l'ensamblador del MC68000. (3 sessions)

— Ensamblador i Debuguer del 8086: 3 sessions. (3 sessions)

## **Bibliografia**

— STALLINGS, W.: *Computer Organization and Architecture*. Macmillan

— HAMACHER, V.C. et al.: *Organización de los computadores*. McGraw-Hill

— DEMIGUEL, P.: *Fundamentos de los computadores*. Ed. Paraninfo.

## **Avaluació**

Es realitzarà mitjançant dos exàmens, un de teoria i problemes i un altre de laboratori. És necessari aprovar per separat ambdós exàmens per superar l'assignatura.

*21331 - Estructura de Computadors II*

## **Objectius**

Analitzar els principis de funcionament d'un sistema computador monoprocessador. Estudiar

cadascun dels mòduls bàsics que componen un computador del tipus Von Neumann. Estudiar les transferències d'informació entre els diferents mòduls d'un sistema informàtic i amb l'exterior.

## Continguts

### — Memòries.

- a) Introducció.
- b) Jerarquia de memòries.
- c) Operacions sobre la memòria.
- d) Tipus de memòria.
- e) Tipus d'accés a memòria: estàtic, dinàmic.
- f) Paràmetres bàsics en una memòria: temps d'accés, temps de cicle, localització d'una posició.
- g) Característiques de les memòries.
- h) Memòria principal.
- i) Memòries SRAM.
- j) Memòries DRAM.
- k) Memòries associatives.
- l) Generadors de paritat.
- m) Memòria secundària.

### — Unitat aritmètico-lògica.

- a) Introducció.
- b) Operadors.
- c) Estructura de la unitat aritmètica.
- d) Operacions típiques de la unitat aritmètica.
- e) Operacions lògiques.
- f) Operació de canvi de signe.
- g) Operacions de desplaçament: lògics, circulars, aritmètics.
- h) Operacions de suma i resta en punt fix.
- i) Sumadors ràpids.
- j) Operació de multiplicació en punt fix.
- k) Operació de divisió en punt fix.
- l) Format de punt flotant. Precisió i rang.

### — Unitat de control.

- a) Conceptes generals de la Unitat de control.
- b) Unitat de control cablejada.
- c) Unitat de control microprogramada.

## Pràctiques

— Comunicació de AT's: 3 sessions.

— Sistema d'interrupcions del MC68000: 3 sessions.

## Bibliografia

- STALLINGS, W.: *Computer Organization and Architecture*. MacMillan
- HAMACHER, V.C. et al.: *Organización de los computadores*. McGraw-Hill
- DEMIGUEL, P.: *Fundamentos de los computadores*. Paraninfo.

## Avaluació

Es realitzarà mitjançant dos exàmens, un de teoria i problemes i un altre de laboratori. És necessari aprovar per separat ambdós exàmens per superar l'assignatura.

## 21332 - Introducció a l'Arquitectura de Computadors

### Objectius

L'objectiu de l'assignatura és mostrar el funcionament d'un computador complet i estudiar les millores que s'han introduït sobre l'estructura bàsica.

### Continguts

- Arquitectura d'un microordinador
  - a) El PCAT: estructura i organització a nivell de blocs.
  - b) Anàlisi funcional de les unitats.
  - c) Especificacions temporals i diagrames de temps.
  
- Arquitectura d'un sistema estructurat al voltant d'un bus normalitzat
  - a) Concepció modular al voltant del bus VME.
  - b) Descripció de plaques del sistema.
  - c) Xips específics per al control del bus normalitzat.
  
- Disseny de sistemes basats en microprocessadors
  - a) Metodologia i tècniques de disseny de sistemes basats en microprocessadors.
  - b) Disseny integral del sistema, de la memòria i d'interfícies d'E/S.
  - c) Verificació i avaluació del disseny.
  - d) Eines d'ajut al disseny.
  
- Jerarquia de memòries
  - a) Memòria cache.
  - b) Mecanismes de translació d'adreces.
  - c) Memòria virtual.
  - d) Gestió de memòria (MMU).
  
- Processament segmentat
  - a) Concepte de segmentació.
  - b) Processadors segmentats.