

Enginyeria Informàtica

Arquitectura de computadores I

Obligatòria: 6 crèdits (3+3)

Temari Bibliografia Pràctiques

Avaluació Professors Assignatura Professorat

Temari

Presentación[1h]

A. Introducción (1) (2) [1 h. teoría]

Arquitectura de Computadores y Prestaciones

B. Procesamiento Numérico (2) (3) (4) (8) [7 h. teoría + 3 h. problemas]

1. Conceptos básicos (R) (1 h)

- Sistemas de numeración y algoritmos e implementación de las operaciones fundamentales

2. Aritmética en Punto Flotante (3 h)

- Formatos, algoritmos y conversiones

3. Conceptos Avanzados (3 h)

- Sumadores Multioperando

- Operaciones de desplazamiento y rotación. Redes Uniformes.

- Multiplicación: Desplazamientos Múltiples (Disjuntos y Solapados).

Multiplicadores Modulares (ROM, Braun, Particiones)

- División: Métodos de Convergencia y del Recíproco.

C. Jerarquía de Memorias (2) (4) (5) (8) [6 h teoría + 3 h. problemas]

1. Organización jerárquica de la memoria (R) (1 h)

- Niveles y operatividad. Conceptos Generales

- Memoria virtual: Estructura y funcionamiento.

2. Memoria Cache (5 h)

- Tiempo de acceso efectivo a la memoria y el principio de localidad.

- Estructura y funcionamiento de la memoria cache.

- Parámetros de diseño de la memoria cache.

D. Aumento de Prestaciones en la UCP (2) (4) (5) (6) (7) [6 h. teoría + 3 h. problemas]

1. Introducción (1 h)

Historia (IBM 360/CDC 6600/ Micros y Supercomputadores)

2. Prebúsqueda de instrucciones (1 h)

- Buffer de Instrucciones (Inst. Look-Ahead) : Estructura y funcionamiento

- Stack de Instrucciones y captura de lazos

3. Introducción al Procesamiento Segmentado (Pipeline) (4 h)

- Conceptos básicos del procesamiento segmentado (1 h)

- Esquema de control: Tabla de reservas y vector de colisión.(1 h)

- Pipes multifunción. Diagrama de estado reducido (1 h)

- Segmentación de un computador: Unidad de procesamiento y Unidad de control (1 h)

Los apartados marcados con **(R)** constituyen material de repaso/coordinación correspondiente a temas estudiados en otras asignaturas.

Bibliografía

- 1 - **Más rápido, más rápido. El reto de la velocidad en la arquitectura de los computadores.** E. Luque. UAB, 1995.
- 2 - **Computer Architecture. A Quantitative Approach.** J.Hennesy & D. Patterson. Morgan Kaufman, 1ª Ed.1990.2ª Ed.1994.
- 3 - **Computer Arithmetic Principles, Architecture and Design.** K. Hwang. J. Wiley, 1979.
- 4 - **Computer Architecture.** B. Wilkinson. Prentice Hall, 1ª Ed. 1991, 2ª Ed. 1996.
- 5 - **Advanced Computer Architecture.** K. Hwang. McGraw Hill, 1993.
- 6 - **Architecture of High Performance Computer. Vol.I** R. Ibbet, N. Topham. Springer-Verlag, 1989.
- 7 - **High-Performance Computer Architecture.** H. Stone. Addison Wesley, 1990.
- 8 - **Computer Organization and Architecture.** W. Stalling. Mc Graw Hill 1993.

Pràctiques

1.-Realización de rutinas en punto flotante (6h)

Estudio y programación de la unidad de Punto Flotante del 80XXX para implementar diversas rutinas de conversión decimal-binario y binario-decimal usando el formato estándar IEEE 754.

2.-Estudio de la memoria cache del PC (3h)

Estudiar y analizar el funcionamiento del sistema de memoria cache de equipos PC-Pentium Celeron, tratando de evaluar su influencia en el rendimiento de una aplicación concreta.

PROBLEMAS

- Tema B. Procesamiento Numérico 6 Problemas
- Tema C. Jerarquía de Memorias 1 Problema
 - Memoria Cache 5 Problemas
- Tema D. Aumento de Prestaciones 6 Problemas