

Hardware/Sofware Codesign(HSC)- 25005

Distribució de crèdits:

6 crèdits: 3 de teoria, 1.5 de problemes i 1.5 de pràctiques.

Objectius:

Es pretén que l'alumne que ja coneix el disseny de sistemes digitals (Fonaments de Computadors, Disseny de Sistemes Digitals i, opcionalment, Disseny de CIs 2) sigui també capaç de concebre sistemes complets que segueixin algorismes de funcionament executats parcialment per processadors genèrics (el software) i parcialment per subsistemes digitals dedicats (el hardware).

Per això, l'alumne que faci aquesta assignatura haurà d'aprendre a descriure un sistema complet, analitzar el model o models associats i fer la síntesi del software i del hardware atenent els resultats de l'anàlisi feta.

Finalment, hauria d'haver adquirit la capacitat de dissenyar sistemes computacionals complexos tenint en compte l'entorn on s'han d'integrar i el conjunt d'algorismes que han d'executar.

Aplicació:

Aquesta assignatura va dirigida a tots aquells que tinguin interès pel desenvolupament de **sistemes electrònics encastrats**: és a dir, aquells sistemes computacionals que s'incorporen en productes de consum (electrodomèstics, automòbils, alarmes, etcètera) i industrials (màquines o plantes de processat, mecanismes de producció, sistemes de seguretat, etcètera). La majoria d'aquests sistemes encastrats són **sistemes reactius**; ja que han de reaccionar un temps determinat als senyals que provenen del seu entorn. Aquests temps de reacció són crítics per al correcte funcionament d'aquest tipus de sistemes i, per garantir que es satisfan, es solen fer sistemes que combinen programes que s'executen sobre una plataforma hardware estàndard amb components hardware específics que s'ocupen de portar a terme les tasques crítiques que la part software no pot complir; ésa dir, es fan sistemes hardware/software. Atès que es dissenya conjuntament la part software i la part hardware, es parla de **codissey hardware/software**.

Contingut:

- Introducció (4 hores)
 - Definició del "codissey hardware/software"
 - Flux de codissey
- Models de representació de sistemes (13 hores)
 - Models de representació de sistemes
 - FSMs: aplicació a HW, exemple d'arquitectura (exercicis a les pags. 29-32)
 - Xarxes de petri: exemple de planificació, especificació i implementació HW de protocols
 - Data-flow: especificació i verificació de sistemes amb Matlab, Síntesi de SW, Síntesi de HW
 - CDFG:
 - Cas d'exemple: ModelPOLIS de xarxes de màquines d'estats finits per a codissey (CESMs)
 - Arquitectures d'implementació de sistemes
 - EPGAs
- Simulació i Verificació (5 hores)
 - Tècniques de verificació de sistemes HW/SW
 - L'entorn de cosimulació Ptolemy
 - Comportament temporal de xarxes de CFSM:

- Estimació de particions
 - Síntesi de software i de hardware (9 hores)
 - Anàlisi de costos dels processadors i del software
 - Particionat i cosimulació
 - Síntesi de hardware: BDDs
 - Síntesi de software: S-graphs
 - Utilització de perifèrics
 - Interfícies hardware-software i sistema operatiu en temps real (8 hores)
 - Interfícies HWi SW
 - Sistema operatiu en temps real: configuració
 - Coordinació i distribució de tasques: scheduling
 - Prototipació i integració de sistemes (2 hores)
 - Exemples: Link entre Polis i Plataformes, Aplicacions PC amb bus PCI i Plataforma per control de Motors

Pràctiques: (10 hores)

- Les pràctiques consistiran en la realització de tres sistemes codissenysats en POLIS.
- Grups de pràctiques
- Guió de la primera pràctica
- Guió de la segona pràctica
- Guió de la tercera pràctica
- Informe final L'informe no és individual, és per grup. Data límit de lliurament: 15 de febrer. M'el podeu enviar per e-mail.
- Instal·lació d'Esterel, Ptolemy i Polis en Linux-Red Hat (veure secció Material)
- Els horaris de pràctiques són els següents:

	Primera sessió	Segona sessió	Tercera sessió	Quarta sessió	Cinc
Grup Matí	16-N, de 9h. a 11h.	23-N, de 9h.a11h.	30-N, de 9h. a 11h.	14-D, de 9h. a 11h.	21-D,
Grup Tarda	16-N, de 17h.a19h.	23-N, de 17h.a19h.	30-N, de 17h.a19h.	14-D, de 17h.a19h.	21-D,

Qualificacions alumnes curs 2000/2001

Revisió d'exàmens: Dimarts, 6 de febrer de 2001, a les 11 del matí (Despatx C5-107).

Avaluació:

- Prova parcial (exemples: 1, 2, 3)
- Examen (exemples: 1)

Bibliografia:

- F. Balarin i altres, *Hardware-Software Co-Design of Embedded Systems: The POLIS Approach*. Kluwer Academic

- Publishers, 1997.
- D. Gajski et al, *Specification and Design of Embedded Systems*. Prentice Hall 1994.
 - *System Level Synthesis*. NATO Science Series E-357. Kluwer Academic Publishers, 1999.
 - F. Balarin i altres, *POLIS: A design environment for control-dominated embedded systems, version 3.0. User's Manual*. Univ. California, Berkeley, November 1997.
 - S. Bhattacharyya i altres. *The Almagest: Ptolemy 0.7 User's Manual*. Univ. California, Berkeley, March 1997.
 - G. Berry, *The Esterelv5 Language Primer*. CMA, Ecole de mines & INRIA, March 1998.
 - G. Berry & the Esterel Team, *Esterelv5 Documentation*. CMA, Ecole de mines & INRIA, April 1998.

Horaris de consultes:

	Despatx	Dia i hora	E-Mail
Jordi Carrabina	C5-113	Dilluns, d'11:00 a 13:00h.	Jordi.Carrabina@ub.es
Lluís Ribas	C5-107	Divendres, d'11:00 a 13:00 h.	Lluis.Ribas@ub.es
Joaquín Saiz	C5-107	Dimarts, de 12:00h.a 13:00h. Dijous, d'11:00h. a 13:00 h.	Joaquin.Saiz@ub.es

Material (per a treballar amb el sistema operatiu Linux RED HAT):

- ESTEREL
[esterelv5_92.linux.tgz](#)
- PTOLEMY
[ptolemy-source-0.7.1p1-10.i386.rpm](#)
[ptolemy-bin-0.7.1p1-10.i386.rpm](#)
[ptolemy-usersiman_html-0.7.1p1-10.i386.rpm](#)
[ptolemy-usersman_ps-0.7.1p1-10.i386.rpm](#)
[xv-3.10a-14.i386.rpm](#)
[rpm-2.5.6-6.0.i386.rpm](#)
- POLIS
[polis.0.4.linux.tar.gz](#)
[ptolemy071.polis.linux.tar.gz](#)
[oc2shift.gz](#)
- INSTAL-LACIO i CONFIGURACIO
[Instruccionsd'instal-lació \(versió Word\)](#)
[Instruccionsd'instal-lació \(versió text\)](#)
[Fitxerde configuració \(hsc_env\)](#)

Adreces Web relacionades:

- ESTEREL
<http://www.estrel.org>
- PTOLEMY
<http://ptolemy.eecs.berkeley.edu>