

Arquitectura d'Ordinadors. Enginyeria de Telecomunicacions (1º Curso – 2º Semestre)

PROGRAMA: Sistemas Operativos

1. Definiciones Previas (1h)
 - Estructura general del procesador + modo protegido/usuario
 - Ciclo de ejecución
 - Interrupciones (ideas + causas)
2. Antecedentes y concepto de los Sistemas Operativos (2h)
 - Concepto de Sistema Operativo
 - Evolución histórica.
 - Estructura modular del SO
 - Concepto de Kernel.
3. Introducción al SO UNIX (nivel usuario) (6h -4+2-)
 - Origen de UNIX
 - Características más importantes (estructura de directorios, estructura de los comandos, interficie con los usuarios)
 - Comandos básicos y redirección de entrada/salida
 - Archivos de comandos y comandos avanzados (variables, aritmética, estructuras de control, awk)
4. Procesos y Planificación (5h -4+1-)
 - Concepto de proceso.
 - Estados de un proceso.
 - Estructuras de datos asociadas.
 - Concepto de thread (hilo)
 - Cambio de contexto vs. Cambio de modo
 - Concepto de planificación. Planificación a corto plazo.
 - Criterios de planificación y criterios de evaluación.
 - Políticas de planificación.
 - a. No apropiativas: FCFS, SPN.
 - b. Apropiativas: SRT, RR, Prioridad (colas multinivel)
5. Sistema operativo UNIX (nivel programador) (6h -4+2-)
 - Estructuras de datos del SO UNIX para la gestión de la E/S
 - Llamadas al sistema para la gestión de archivos.
 - Llamadas al sistema para la gestión de procesos.
 - Llamadas al sistema para la gestión de threads.
6. Concurrencia (5h -3+2-)
 - Descripción del problema de la sección crítica.
 - Sincronización por semáforos.
 - Sincronización por mensajes.
 - Llamadas al sistema para la gestión de sockets.
 - Llamadas al sistema para la gestión de mutex y variables condicionales.
 - Deadlock.
7. Sistema de Archivos (4h -3+1-)
 - Conceptos básicos.

- Métodos de acceso a la información.
- Directorios.
- Gestión de almacenamiento secundario.
 - a. Bloques.
 - b. Espacio libre (bit maps, listas, índices).
 - c. Asignación de espacio (continua, encadenada, indexada, FAT, I-nodos, NTFS).
8. Gestión de E/S (4h -3+1-)
- Relación con el sistema de archivos.
 - Técnicas de E/S.
 - Diseño del sistema de E/S.
 - Estructura de un driver.
 - Buffering y cache de disco.
 - Comentario sobre planificación de disco.
 - a. Políticas orientadas al usuario.
 - b. Políticas orientadas al sistema.
9. Gestión de Memoria (4h -3+1-)
- Conceptos básicos.
 - Memoria Principal.
 - Paginación, Segmentación, Segmentación Paginada
 - Memoria Virtual.
 - a. Concepto y requerimientos. Políticas del SO.
 - b. Políticas de reemplazo: Óptima, FIFO, LRU, 2ª oportunidad
 - c. Hiperpaginación, gestión del conjunto residente.
10. Seguridad (3h)
- Amenazas a la seguridad.
 - Protección de acceso.
 - Protección de archivos.
 - Virus y afines.
 - Comunicaciones.
11. SO Tiempo Real i para dispositivos móviles (7h -5+2-)
- Motivación y conceptos (Hard RT, Soft RT, tareas periódicas)
 - Requisitos de un SO tiempo real.
 - Principales características que permiten TR.
 - Planificación en tiempo real.
 - a. Métodos básicos.
 - b. Planificación por plazos.
 - c. Planificación monótona de frecuencia.
 - Consideraciones sobre ahorro de energía y uso de recursos.

PROGRAMA: Arquitectura de Computadores

1. Introducción (2h) *(Referencia 2)*
 - Evolución histórica de los computadores. La ley de Moore
 - Prestaciones y coste:
 - o Definición de las medidas fundamentales
 - o Mecanismos de medida de prestaciones
 - o Tecnología de implementación: evolución y tendencias
 - Principios cuantitativos de diseño de computadores:
 - o Ley de Amdahl, Principio de localidad, aprovechamiento del paralelismo

- o Ejemplo: memoria cache
2. Procesamiento Digital de Señales (DSP) (4h) (Referencia 3,11)
 - Características de las aplicaciones DSP.
 - o Cálculo matemático intensivo y estructura de control simple
 - o Procesamiento en tiempo real y procesamiento *off-line*
 - o Ejemplo: *FIR filter* y procesador *ADSP-211xx (SHARC)*
 - Arquitectura de un procesador DSP típico (hasta 1998):
 - o Arquitectura Harvard y Harvard Extendida (cache de instrucciones)
 - o Implementación específica de buffers circulares
 - o Implementación específica de bucles simples
 - Aritmética en punto fijo o en punto-flotante
 - o Rango Dinámico, Precisión, Coste de Diseño y coste de Producción.
 - Programación en Ensamblador o en lenguaje C
 - o Código optimizado para *FIR filter*
 - Criterios para diseñar una aplicación con un procesador DSP
 - o Ejemplo de aplicaciones (IIR, FFT, Convolution)
 - o Cálculo simple de prestaciones
 - o Análisis del mercado de DSPs
 - o El futuro
 3. El Repertorio de Instrucciones (2h) (Referencia 2)
 - Influencia del repertorio de instrucciones en las prestaciones
 - o Formato de instrucciones: compactación *versus* simplicidad
 - o Compilación *versus* programación a nivel ensamblador
 - Repertorios de propósito general:
 - o Filosofías CISC, RISC y VLIW (EPIC).
 - Extensiones al repertorio para propósito específico:
 - o Operaciones multimedia (SIMD), tratamiento de señal, control de periféricos
 - o Repertorios configurables (Transmeta)
 4. El Sistema de Almacenamiento y de Interconexión (4h) (Referencia 2)
 - Tecnología de la memoria principal y de los dispositivos de almacenamiento secundario
 - o Memoria estática y memoria dinámica.
 - o Discos magnéticos, discos ópticos, cintas magnéticas y memorias flash.
 - o Evolución y tendencias
 - Tecnología de los elementos de interconexión
 - o Buses y Redes de Interconexión conmutadas
 - La memoria principal y su interconexión
 - o Aumento de prestaciones de la memoria: múltiples puertos, múltiples bancos entrelazados.
 - o Aumento de prestaciones de la interconexión: transferencias en modo ráfaga, conexión conmutada.
 - La jerarquía de memorias e interconexión: motivación y evaluación
 - o Coste, capacidad, latencia y ancho de banda
 - Automatización de la jerarquía: Memoria Cache y Memoria Virtual
 - o Memoria Cache: políticas de emplazamiento y de reemplazamiento. Manejo de las escrituras. Medida de prestaciones.
 - o Memoria virtual: mecanismo de traslación. Aumento de prestaciones mediante la TLB.
 5. Aumento de prestaciones en el Procesador (5h) (Referencia 2)
 - Implementación segmentada
 - o Pipeline simple. Dependencias estructurales, de datos y de control.

- o *Data Forwarding, Blocked Branches y Delayed Branches.*
 - o Medida de prestaciones
 - Paralelismo a Nivel de Instrucción (ILP):
 - o Técnicas estáticas: *loop unrolling* y *software pipelining*
 - o Técnicas dinámicas: *scoreboard* y renombrado de registros
 - o Predicción de saltos y ejecución especulativa. Predicación.
 - o Prebúsqueda de instrucciones
 - Paralelismo a Nivel de Threads y de Tareas (TLP):
 - o Ejecución distribuida. Comunicación y Sincronización.
 - o Multiprocesadores de memoria compartida. Coherencia de Cache.
 - o Multiprocesadores de memoria distribuida.
 - o Procesadores Multithread. Cambio de Contexto. Granularidad
 - o Clusters y grids.
6. Sistemas Servidores (2h)
- Características de los sistemas servidores. Modelo de Colas.
 - Servidores de Almacenamiento y de Entrada/Salida
 - o Buses de E/S. DMA. Prestaciones
 - o Mecanismos y técnicas para aumentar las prestaciones
 - o Medidas de Fiabilidad y Disponibilidad.
 - o RAIDs
7. Sistemas Empotrados y de Tiempo Real (4h) (Referencia 2, 3, 12)
- Características de los sistemas empotrados
 - o Requerimientos de Entrada/Salida
 - o Requerimientos de coste y de consumo energético
 - El ciclo de diseño de las aplicaciones empotradas
 - Diferentes soluciones de implementación:
 - o ASIC, SoC, SoPC (FPGAs), microcontrolador
 - o Reconfiguración del procesador durante la fase de diseño (Transmeta)
 - Soporte para aplicaciones de Tiempo Real:
 - o Predictibilidad
 - o Análisis del caso menos favorable
 - o Gestión de la E/S
 - Aumento de Prestaciones
 - o Procesadores DSP con repertorios EPIC
 - o Sistemas multiprocesador
8. Recapitulación (1h)
- La utilización del paralelismo para el aumento de prestaciones
 - Evolución de la latencia y del ancho de banda.
 - Evolución del Mercado. El futuro

BIBLIOGRAFIA:

Básica (Sistemas Operativos)

1. **Sistemas Operativos.** 4ª edición. W. Stallings. Prentice Hall.

Básica (Arquitectura)

2. **Computer Architecture. A Quantitative Approach. Third Edition.** J.Hennesy & D. Patterson. Morgan Kaufmann (Elsevier), 2003.
3. **The Scientist and Engineer's Guide to Digital Signal Processing (chapter 28).** *Steven W. Smith, Ph.D. California Technical Publishing*, Accesible por internet en: <http://www.dspguide.com/pdfbook.htm>

Recomendada (Sistemas Operativos)

4. **Sistemas Operativos. Una vision aplicada.** Jesús Carretero Pérez, Pedro de Miguel Anasagasti, Félix García Caballería, Fernando Pérez Costoya. Mc Graw Hill.
5. **Operating Systems Concepts.** Fifth edition. Silberschatz, Galvin. Wiley.

Recomendada (Arquitectura)

6. **Organización y Arquitectura de Computadores.** 5ª Edición. W. Stallings. Prentice Hall, 2000
7. **Power & Power PC. Principles, architecture, implementation.** S. Weiss, J.E. Smith. Morgan Kaufmann, 1994
8. **Computer Organization and Design. The Hardware/Software Interface, Third Edition,** D. Patterson & J.Hennesy. Elsevier, 2003.
9. **Digital Signal Processing and the Microcontroller.** Dale Grover & John R. Deller. Prentice Hall, 1999
10. **Más rápido, más rápido. El reto de la velocidad en la arquitectura de los computadores.** E. Luque. UAB, 1995.
11. **BDTI Publications and Presentations.**
http://www.bdti.com/articles/info_articles.htm
12. **Embedded Systems Dictionary.** Jack Ganssle and [Michael Barr](#).
<http://www.netrino.com/Books/Dictionary/contents.html>