

CODISSENY HARDWARE/SOFTWARE

Enginyeria Informàtica

Optativa: 6 crèdits (3+3)

OBJECTIU

Es pretén que l'alumne que ja coneix el disseny de sistemes digitals (Fonaments de Computadors, Disseny de Sistemes Digitals i, opcionalment, Disseny de CIs 2) sigui també capaç de concebre sistemes complets que segueixin algorismes de funcionament executats parcialment per processadors genèrics (el software) i parcialment per subsistemes digitals dedicats (el hardware). Per això, l'alumne que faci aquesta assignatura haurà d'aprendre a descriure un sistema complet, analitzar el model o models associats i fer la síntesi del software i del hardware tenint en compte els resultats de l'anàlisi feta.

Finalment, hauria d'haver adquirit la capacitat de dissenyar sistemes computacionals complexos tenint en compte l'entorn on s'han d'integrar i el conjunt d'algorismes que han d'executar.

APLICACIÓ

Aquesta assignatura va dirigida a tots aquells que tinguin interès pel desenvolupament de **sistemes electrònics encastats**; és a dir, aquells sistemes computacionals que s'incorporen en productes de consum (electrodomèstics, automòbils, alarmes, etcètera) i industrials (màquines o plantes de processat, mecanismes de producció, sistemes de seguretat, etcètera). La majoria d'aquests sistemes encastats són **sistemes reactius**; ja que han de reaccionar en un temps determinat als senyals que provenen del seu entorn. Aquests temps de reacció són crítics per al correcte funcionament d'aquest tipus de sistemes i, per garantir que es satisfan, es solen fer sistemes que combinen programes que s'executen sobre una plataforma hardware estàndard amb components hardware específics que s'ocupen de portar a terme les tasques crítiques que la part software no pot complir; és a dir, es fan sistemes hardware/software. Atès que es dissenya conjuntament la part software i la part hardware, es parla de **codisseny hardware/software**.

TEMARI

- Introducció (4 hores)
 - Definició del "codisseny hardware/software"
 - Flux de codisseny
- Models de representació de sistemes (13 hores)
 - Models de representació de sistemes
 - FSMs: aplicació a HW, exemple d'arquitectura (exercicis a les pags.29-32)
 - Xarxes de petri: exemple de planificació, especificació i implementació HW de protocols
 - Data-flow: especificació i verificació de sistemes amb Matlab, Síntesi de SW, Síntesi de HW

- CDFG:
- Cas d'exemple: Model POLIS de xarxes de màquines d'estats finits per a codisseny (CFSMs)
- Arquitectures d'implementació de sistemes
 - FPGAs
- Simulació i Verificació (5 hores)
 - Tècniques de verificació de sistemes HW/SW
 - L'entorn de cosimulació Ptolemy
 - Comportament temporal de xarxes de CFSM:
 - Estimació de particions
- Síntesi de software i de hardware (9 hores)
 - Anàlisi de costos dels processadors i del software
 - Particionat i cosimulació
 - Síntesi de hardware: BDDs
 - Síntesi de software: S-graphs
 - Utilització de perifèrics
- Interfícies hardware-software i sistema operatiu en temps real (8 hores)
 - Interfícies HW i SW
 - Sistema operatiu en temps real: configuració
 - Coordinació i distribució de tasques: scheduling
- Prototipat i integració de sistemes (2 hores)
 - Exemples: Link entre Polis i Plataformes, Aplicacions PC amb bus PCI i Plataforma per a control de Motors

PRÀCTIQUES

(10 hores)

- Les pràctiques consistiran en la realització de tres sistemes codissenyats en POLIS.
- Grups de pràctiques
- Guió de la primera pràctica
- Guió de la segona pràctica
- Guió de la tercera pràctica
- Informe final L'informe no és individual, és per grup. Data límit de lliurament: 15 de febrer. Me'l podeu enviar per e-mail.
- Instal·lació d'Esterel, Ptolemy i Polisen Linux-Red Hat (veure secció Material)
- Els horaris de pràctiques són els següents:

BIBLIOGRAFIA

- F. Balarin i altres, *Hardware-Software Co-Design of Embedded Systems: The POLIS Approach*. Kluwer Academic Publishers, 1997.
- D. Gajski et al, *Specification and Design of Embedded Systems*. Prentice Hall 1994.
- *System Level Synthesis*. NATO Science Series E-357. Kluwer Academic Publishers, 1999.
- F. Balarin i altres, *POLIS: A design environment for control-dominated embedded systems, version 3.0. User's Manual*. Univ. California, Berkeley, November 1997.
- S. Bhattacharyya i altres, *The Almagest: Ptolemy 0.7 User's Manual*. Univ. California, Berkeley, March 1997.
- G. Berry, *The Esterel5 Language Primer*. CMA, Ecole de mines & INRIA, March 1998.
- G. Berry & the Esterel Team, *Esterel5 Documentation*. CMA, Ecole de mines & INRIA, April 1998.