

# 25005: Codisseny Hardware/Software (CHS)

---

## Distribució de crèdits:

6 crèdits: 3 de teoria, 1.5 de problemes i 1.5 de pràctiques.

---

## Objectius:

Es pretén que l'alumne que ja coneix el disseny de sistemes digitals (Fonaments de computadors, Disseny de sistemes digitals i, opcionalment, Tecnologia dels sistemes digitals i/o Disseny de circuits integrats II) sigui també capaç de concebre sistemes complets que segueixin algorismes de funcionament executats parcialment per processadors genèrics (el software) i parcialment per subsistemes digitals dedicats (el hardware).

Per això, l'alumne que faci aquesta assignatura haurà d'aprendre a descriure un sistema complet, analitzar el model o models associats i fer la síntesi del software i del hardware atenent els resultats de l'anàlisi feta.

Finalment, hauria d'haver adquirit la capacitat de dissenyar sistemes computacionals complexos tenint en compte l'entorn on s'han d'integrar i el conjunt d'algorismes que han d'executar.

---

## Aplicació:

Aquesta assignatura va dirigida a tots aquells que tinguin interès pel desenvolupament de **sistemes electrònics encastats**

és a dir, aquells sistemes computacionals que s'incorporen en productes de consum (electrodomèstics, automòbils, alarmes, etcètera) i industrials (màquines o plantes de processat, mecanismes de producció, sistemes de seguretat, etcètera). La majoria d'aquests sistemes encastats són **sistemes reactius**; ja que han de reaccionar en un temps determinat als senyals que provenen del seu entorn. Aquests temps de reacció són crítics per al correcte funcionament d'aquest tipus de sistemes i, per garantir que es satisfan, es solen fer sistemes que combinen programes que s'executen sobre una plataforma hardware estàndard amb components hardware específics que s'ocupen de portar a terme les tasques crítiques que la part software no pot complir; és a dir, es fan sistemes hardware/software. Atès que es dissenya conjuntament la part software i la part hardware, es parla de **codisseny hardware/software**.

---

## Contingut: (mireu també el [calendari](#) de l'assignatura)

1. Introducció
  - 1.1. Definició de codisseny HW/SW
  - 1.2. Flux de codisseny
2. Models i arquitectures de sistemes
  - 2.1. Models i llenguatges d'especificació
    - > Orientats a estats
    - > Orientats a flux de dades
    - > Llenguatges i entorns de disseny
    - > Codisseny basat en plataformes
  - 2.2. Cas d'exemple: POLIS
    - > Model computacional: Xarxa de CFSM
    - > Llenguatge d'especificació: Esterel
3. Verificació i simulació
  - 3.1. Tècniques de verificació i simulació
  - 3.2. Particionat i cosimulació: el simulador Ptolemy
4. Síntesi de software i de hardware
  - 4.1. Síntesi de hardware: BDD
  - 4.2. Síntesi de software: S-Graphs
5. Sistemes operatius en temps real
  - 5.1. Planificació
  - 5.2. Anàlisi de costos dels processadors i del software
6. Prototips i integració de sistemes
  - 6.1. Arquitectures

- 6.2. Interfícies HW/SW
  - 6.3. Utilització de perifèrics
  - 6.4. Plataformes industrials
- 

## Pràctiques:

- Les pràctiques consistiran en la realització de tres sistemes codissenyats en POLIS. Totes les sessions de pràctiques excepte la sessió final es faran a l'Espai de Microelectrònica del Laboratori Docent de la Unitat de Microelectrònica (aula Q5-2006, ETSE )
  - Grups de pràctiques (pendent)
  - Guions: (pendent)
  - Instal·lació d'Esterel, Ptolemy i Polis en Linux-Red Hat (veure secció Material)
  - Horari de les sessions de pràctiques:
    - \* Grup 1: Dimarts, de 13.00h a 15.00h.
    - \* Grup 2: Dimecres, de 13.00h a 15.00h.
- 

## Avaluació:

Per aprovar l'assignatura **cal aprovar separadament la part teòrica de la part pràctica.**

La prova d'avaluació continuada (PAC) permet, en cas que s'aprovi, de fer només una part de l'examen final.

## La nota final

és la mitjana ponderada entre la part teòrica (examen i, opcionalment, PAC) i la part pràctica.

---

## Bibliografia:

- F. Balarin i altres, *Hardware-Software Co-Design of Embedded Systems: The POLIS Approach*. Kluwer Academic Publishers, 1997.
  - D. Gajski et al, *Specification and Design of Embedded Systems*. Prentice Hall 1994.
  - *System Level Synthesis*. NATO Science Series E-357. Kluwer Academic Publishers, 1999.
  - T. Grötker i altres: "System Design with SystemC", Kluwer Academic Publishers, 2002.
  - F. Balarin i altres, *POLIS: A design environment for control-dominated embedded systems, version 3.0. User's Manual*. Univ. California, Berkeley, November 1997.
  - S. Bhattacharyya i altres, *The Almagest: Ptolemy 0.7 User's Manual*. Univ. California, Berkeley, March 1997.
  - G. Berry, [The Esterel v5 Language Primer](#). CMA, Ecole de mines & INRIA, March 1998.
  - G. Berry & the Esterel Team, [Esterel v5 Documentation](#). CMA, Ecole de mines & INRIA, April 1998.
- 

## Material :

 Transparències curs de codisseny.

## Software per Linux Red Hat 7.x :

- ESTEREL:
  - [esterelv5\\_92.linux.tgz](#)
- PTOLEMY:
  - [ptolemy-source-0.7.1p1-10.i386.rpm](#)
  - [ptolemy-bin-0.7.1p1-10.i386.rpm](#)
  - [ptolemy-usersman\\_html-0.7.1p1-10.i386.rpm](#)
  - [ptolemy-usersman\\_ps-0.7.1p1-10.i386.rpm](#)
  - [xv-3.10a-14.i386.rpm](#)

- [rpm-2.5.6-6.0.i386.rpm](#)
  - POLIS:
    - [polis.0.4.linux.tar.gz](#)
    - [ptolemy071.polis.linux.tar.gz](#)
    - [oc2shift.gz](#)
  - INSTAL·LACIÓ I CONFIGURACIÓ:
    - [Instruccions d'instal·lació \(versió Word\)](#)
    - [Instruccions d'instal·lació \(versió text\)](#)
    - [Fitxer de configuració \(hsc\\_env\)](#)
- 

#### **Adreces de web relacionades:**

- ESTEREL: <http://www.esterel.org>
  - PTOLEMY: <http://ptolemy.eecs.berkeley.edu>
  - POLIS: <http://www-cad.eecs.berkeley.edu/Respep/Research/hsc/abstract.html>
- 

#### **Professors:**

Jordi Carrabina: [Jordi.Carrabina@UAB.cat](mailto:Jordi.Carrabina@UAB.cat),  
Lluís Ribas: [Lluís.Ribas@UAB.cat](mailto:Lluís.Ribas@UAB.cat), i  
Joaquín Saiz: [Joaquín.Saiz@UAB.cat](mailto:Joaquín.Saiz@UAB.cat).