

## Nom de l'assignatura : Disseny de Circuits Integrats II

Codi	Tipus	Curs/semestre	Crèdits ECTS
25010	<ul style="list-style-type: none"><li>• Optativa</li><li>• Semestral</li></ul>	4rt curs / 2n semestre	5

### Professors

Nom	Dpt/Unitat	Despatx	Direcció e-mail	Telèfon
Oliver, Joan	Microelectrònica i Sistemes Electrònics	QC-2022	Joan.Oliver@uab.cat	3041
Terés, Lluís	Microelectrònica i Sistemes Electrònics	QC-2022	Lluís.Teres@uab.cat	5801205

## Objectius

---

### Coneixements

- Introducció als aspectes econòmics/empresarials del disseny de circuits integrats.
- Gestió, planificació i desenvolupament d'un projecte microelectrònic
- Aprofundiment en llenguatges de descripció del hardware per al disseny de circuits a alt nivell.
- Ús d'eines de modelat, simulació, síntesi i verificació del hardware
- Disseny de sistemes hardware complexes emprant eines de descripció del hardware a alt nivell.
- Introducció al disseny hardware/software.

### Competències

- Capacitat d'anàlisi i síntesi
- Capacitat d'organització i planificació
- Treball en equip
- Raonament crític

## Capacitats prèvies

---

Encara que no hi ha prerequisits establerts, és convenient que l'estudiant ...

- Tingui bons coneixements del disseny de sistemes digitals i nocions bàsiques d'estructura d'ordinadors
- Conegui l'ús de circuits programables en el disseny de sistemes digitals
- Ajuda a l'assoliment d'objectius que l'estudiant tingui nocions del disseny de circuits integrats.

Aquests coneixements i hàbits els ha adquirit fonamentalment en assignatures de disseny de circuits digitals de primer cicle.

## Continguts

(T:teoria, S:seminaris, PS:preparació de seminaris, L:laboratoris, PP:preparació practiques, E:estudi, AA:altres activitats)

Temes	Hores de dedicació del estudiant						
	T	P	PP	L	PL	E	Total
<b>1. Metodologies, planificació i desenvolupament d'un projecte microelectrònic</b>	8	4	4			8	24
<ul style="list-style-type: none"> <li>• Objectius, participants i etapes d'un projecte</li> <li>• Plantejament i anàlisi de viabilitat: de la idea als requeriments, viabilitat tècnica i econòmica, especificacions i documentació</li> <li>• Gestió i desenvolupament del projecte: pla de desenvolupament, etapes i equips de treball, i documentació per etapes</li> <li>• Metodologies i fluxos de disseny electrònic basats en HDLs: fluxos bottom-up, aportacions dels HDLs, fluxos top-down</li> </ul>							
<b>2. Introducció als HDLs</b>	6	4	4			6	20
<ul style="list-style-type: none"> <li>• Definicions i conceptes fonamentals: breu ressenya històrica, simulació dirigida per events, cicle de simulació i control del temps, concurrència i seqüencialitat,</li> <li>• VHDL: sintaxis del llenguatge, unitats de disseny, sentències del llenguatge</li> </ul>							
<b>3. Modelat per simulació i síntesis</b>	6	2	2	4	8	5	27
<ul style="list-style-type: none"> <li>• Modelat als diferents nivells d'abstracció. Simulació versus síntesis.</li> <li>• Modelat per la reusabilitat: estils de descripció i documentació dels models, estratègies de modelat (components genèrics i reconfigurables), mòduls y macroblocs reutilitzables (IP-Cores): què són, què contenen i com s'utilitzen?</li> <li>• Validació de models: concepte d'entorn de test o banc de proves, estratègies de validació de models</li> </ul>							
<b>4. Conceptes bàsics de síntesi i HDL's</b>	6	2	4	4	12	6	34
<ul style="list-style-type: none"> <li>• Nivells de síntesi i conceptes fonamentals</li> <li>• Modelat HDL per síntesi de hardware</li> </ul>							
<b>5. System on Chip</b>	4	2	0	2	8	4	20
<ul style="list-style-type: none"> <li>• Aproximació al system-on-chip en l'entorn d'Altera: el processador NIOS, perifèrics</li> <li>• Aproximació al system-on-chip en l'entorn de Xilinx: el processador MicroBlaze, perifèrics</li> <li>• SOPC/EDK - Cap al system on chip</li> <li>• Hardware: preparació pel sistema</li> <li>• Aplicatiu</li> <li>• Tendències de futur</li> </ul>							

## Metodologia docent

El treball de l'alumne és el centre del procés d'aprenentatge. **L'estudiant aprèn treballant**, i el professorat l'ajuda en aquesta tasca subministrant-li informació i/o mostrant-li les fonts on es pot aconseguir, tot dirigint-lo en aquesta tasca. Per això, el curs es basa en les activitats:

1. **Classes magistrals.** Es donen els coneixements bàsics de la assignatura i indicacions de com completar i aprofundir aquests continguts.
2. **Problemes.** Es treballen els coneixements científico-tècnics exposats en les classes magistrals. Es resolen problemes i es discuteixen casos pràctics. Amb els problemes es promou la capacitat d'anàlisi i síntesi, el raonament crític, i s'entrena l'estudiant en la resolució de problemes.

La metodologia seguida en problemes és la següent: es lliuren uns fulls de problemes, que els alumnes han d'entregar resolts; el professor els corregeix; i es fa una classe de revisió col·lectiva dels problemes on es comenten els defectes principals observats en la seva resolució.

3. **Pràctiques.** Al llarg del curs els alumnes, en grups de 2, hauran de dissenyar i simular un processador descrit amb llenguatge de descripció del hardware d'alt nivell. Finalment es realitzarà un sistema de verificació del processador dissenyat sobre placa per a comprovar el correcte funcionament del sistema.

Una vegada finalitzada pràctica, l'alumne lliurarà un dossier de la pràctica realitzada (darrera setmana de curs) i es presentarà a classe.

Aquest plantejament del treball està orientat a promoure un aprenentatge actiu i a desenvolupar les competències de capacitat d'organització i planificació, comunicació oral i escrita, treball en equip i raonament crític. La qualitat del projecte realitzat, la seva presentació i el seu funcionament "a la primera" serà especialment valorat.

Per a les pràctiques s'empraran, fonamentalment, dues eines:

Modelsim, com a llenguatge de modelització/simulació

Altera/Xilinx com a llenguatge de síntesis i mapeig tecnològic i per codisseny hard/soft

Les pràctiques es faran en el laboratori de Microelectrònica (Q5-2003 o Q5-2005).

## Avaluació

1a convocatòria (juny)		2a convocatòria (setembre)
Avaluació en grups	Avaluació individual	
Inclou... <b>Pràctiques en laboratori</b> · En grups de 2 alumnes · Representa el 30% de la nota · És obligatori obtenir una qualificació mínima de 5.0 per a poder fer promig les altres notes. · Les pràctiques no es poden recuperar en 2a convocatòria.	Inclou... <b>Lliurament de problemes</b> · Representa el 15% de la nota final <b>Prova escrita</b> · Examen final d'avaluació de l'assignatura de 2 a 3 hores de duració · És obligatori obtenir una qualificació mínima de 5.0 per a fer promig amb les altres notes. · Representa el 55% de la nota final.	· Es realitzarà una prova escrita de segona convocatòria pels alumnes que hagin suspès l'examen de 1a convocatòria o pels alumnes que vulguin millorar aquesta part de la nota. · La nota de problemes no compta. · La nota de pràctiques no es pot recuperar · La nota final s'obté de la baremació: · 70% de la nota de la prova escrita de 2a convocatòria · 30% de la nota de pràctiques en 1a convocatòria.

## Bibliografia bàsica

---

- Lluís Terés, Yago Torroja, Serafin Olcoz y Eugenio Villar. "VHDL: Lenguaje Estándar de Diseño Electrónico". McGraw-Hill, 1998. ISBN: 84-481-1196-6.
- Comité PRENDA. "PRENDA: Metodología para el diseño de ASICs". Univ. Politécnica de Madrid, ETSII, 1996.
- S.Sjoholm, L.Lindh. "VHDL for Designers".Prentice Hall, 1999.
- P. Ashenden. "The Designer's Guide to VHDL". Morgan Kaufmann. 2002.
- Michael John Sebastian Smith. "Applications Specific Integrated Circuits". VLSI System Series. Addison Wesley, 1997 (ISBN 0-201-50022-1).

## Bibliografia complementària

---

- V.P.Heuring, H.F.Jordan. "Computer Systems Design and Architecture". Edit Pearson/Prentice Hall. 2004
- R.Hermida, A.M. Corral, E.Pastor, F.Sánchez. "Fundamentos de computadores". Edit Síntesis. 1998.

## Enllaços web

---

- Aula Virtual de l'Autònoma Interactiva: <https://www.interactiva.uab.es/cv/identificacio.js>
- Enllaç pàgina de Xilinx: <http://www.xilinx.com>
- Enllaç pàgina d'Altera: <http://www.altera.com>
- Enllaç pàgina Opencores: <http://www.opencores.com>
- Enllaç pàgina documentació adicional: : <http://www.cannic.uab.es>