

Nom de l'assignatura : DISSENY DE SISTEMES DIGITALS

Codi	Tipus	Curs/semestre	Crèdits ECTS
21324	• Optativa • Semestral	3er curs / 2n semestre	5

Professors

<i>Nom</i>	<i>Dpt/Unitat</i>	<i>Despatx</i>	<i>Direcció e-mail</i>	<i>Telèfon</i>
Joan Oliver	Microelectrònica i Sistemes Electrònics	250	Joan.Oliver@uab.es	7752
Raül Aragonés	Microelectrònica i Sistemes Electrònics	250	Raul.Aragones@uab.es	7752

Objectius

Coneixements

- Aprofundir en l'aprenentatge de sistemes digitals.
- Implementar circuits digitals emprant llenguatges de descripció del hardware d'alt nivell.
- Dissenyar sistemes digitals de complexitat mitjana.
- Reconèixer les interfases d'interconnexió amb els sistemes digitals.
- Aprendre de forma pràctica l'ús de les eines hard/soft tot treballant sobre FPGAs digitals i mixtes

Competències

- Capacitat d'anàlisi i síntesi
- Resolució de problemes
- Capacitat d'organització i planificació
- Treball en equip
- Raonament crític

Capacitats prèvies

Encara que no hi ha prerequisits establerts, és convenient que l'estudiant entengui bé el disseny de sistemes digitals bàsic.

Aquests coneixements s'han adquirit fonamentalment en les assignatures de Fonaments de computadors i Sistemes digitals.

Continguts

(T:teoria, S:seminaris, PS:preparació de seminaris, L:laboratoris, PP:preparació pràctiques, E:estudi, AA:altres activitats)

1. Introducció	T	S	PS	L	E	PP	AA	Total
	2							2
Implementació de sistemes: del concepte a la implementació. Flux de disseny.								

2. El disseny de sistemes electrònics	T	S	PS	L	E	PP	AA	Total
	4			1	4			9
Implementació de sistemes digitals amb eines de prototipatge ràpid. Circuits programables. Exemples: Altera, Xilinx y Cypress. CAD en el disseny de sistemes electrònics. Flux de disseny amb eines CAD de disseny de circuits. Flux de disseny amb eines CAD de disseny de plaques de circuit imprès. Tecnologies de fabricació de plaques de circuit imprès.								

3. Disseny de sistemes digitals amb HDLs	T	S	PS	L	E	PP	AA	Total
	13	8	8		13			42
Descripció de sistemes electrònics amb llenguatges d'alt nivell: VHDL.								

4. Aplicacions	T	S	PS	L	E	PP	AA	Total
	2			6	2	6		16
Aplicació a interfases de comunicació amb el PC: busos i protocols actuals. Aplicació: comunicació entre plaques emprant el protocol RS232. Exemple de sistemes embeguts amb una IP Ethernet.								

5. Disseny de sistemes digitals mixtes	T	S	PS	L	E	PP	AA	Total
	4			24	4	24		56
Implementació d'un sistema electrònic emprant eines de disseny i síntesis de sistemes digitals mixtes								

Metodologia docent

La metodologia docent seguida en l'assignatura és variada i consta de:

- Classes teòriques:

S'exposen conceptes bàsics que l'alumne ha d'emprar al llarg del curs en l'assignatura

- Seminaris:

L'alumne treballa els conceptes que s'han exposat en les classes teòriques. L'avaluació es realitza per entrega de problemes. Els principals dubtes que han sorgit en la realització dels problemes són comentats en la propera sessió de seminari que es realitza.

- Pràctiques:

L'alumne desenvolupa al llarg del curs dues pràctiques diferents que consisteixen en el desenvolupament d'un sistema digital de mitjana complexitat i un sistema digital amb interfase mixta.

Avaluació

L'assignatura s'avalua a partir de quatre paràmetres:

- A: S'avaluen els coneixements que es té de la matèria. Aquesta avaluació es fa mitjançant un examen escrit que es realitza, just després d'haver explicat els principals conceptes teòrics de la matèria. La data d'aquesta prova depèn del calendari del curs acadèmic. Sol ser a mitjans/final del mes d'abril. El primer dia de classe es concreta el dia.
- B: Es realitza una avaluació continuada a partir dels problemes que l'alumne entrega (de quatre a cinc entregues) durant el curs.
- C: La nota corresponent a les pràctiques s'obté a partir de l'avaluació realitzada sobre l'informe de preparació de la pràctica, l'informe de resultats i el rendiment de l'alumne en el laboratori.
- D: De la part més teòrica de l'assignatura es realitza una part pràctica les darreres tres setmanes
- La nota final de l'assignatura s'obté a partir de la ponderació A:B:C:D = 8:3:6:3.
- Cal tenir en consideració els següents factors:
 - o Per aprovar l'assignatura cal tenir superats els apartats A i C (es considera superat quan la nota és superior a 5 sobre 10)
 - o L'avaluació en segona convocatòria només és factible quan s'ha aprovat la part C en primera convocatòria. La segona convocatòria consta d'un examen sobre la part teòrica de l'assignatura. La nota s'obté a partir de la ponderació A:C = 7:3.
 - o La data de la segona convocatòria és la que s'explicita en el calendari d'exàmens de la titulació.

Bibliografia bàsica

Per a la part més teòrica de l'assignatura existeixen molts de llibres que serveixen de forma similar per a estudiar l'assignatura. Nogensmenys, i per la seva claredat es recomanen els llibres següents:

- S.Sjoholm, L.Lindh. "VHDL for Designers". Prentice Hall, 1999.
- P. Ashenden. "The Designer's Guide to VHDL". Morgan Kaufmann. 2002.
- B. Zeidman. "Designing with FPGAs & CPLDs". CmpBooks. 2002.

Datasheets i manuals d'ús (Altera, Xilinx, Cypress) per a la realització de les pràctiques.

Enllaços web

- http://www.cannic.uab.es/docencia/DSD/DSD_ETIScurs0809.htm. És una pàgina en la que els professors de l'assignatura hi tenen posat bona part del material del curs i que s'actualitza en començar el curs.
- <http://www.cannic.uab.es/docencia/VHDLI06/VHDLI06.htm>. En aquesta pàgina hi podeu trobar un curs de VHDL interactiu preparat pels professors de l'assignatura

Altres enllaços web que poden ser interessants per l'assignatura són:

- Aula Virtual de l'Autònoma Interactiva: <https://www.interactiva.uab.es/cv/identificacio.js>
- Enllaç pàgina d'Altera: <http://www.altera.com>
- Enllaç pàgina de Xilinx: <http://www.xilinx.com>