

Nom de l'assignatura: Sistemes Digitals II

Codi	Tipus	Curs/semestre	Crèdits ECTS
21336	Semestral Obligatòria (ETIS)	2n curs / 2n semestre	5

IMPORTANT: Degut a la implantació del nou Grau en Enginyeria Informàtica, que comporta l'extinció dels estudis d'Enginyeria Tècnica en Informàtica de Sistemes i d'Enginyeria Tècnica en Informàtica de Gestió, el curs acadèmic 2011/12 les assignatures de segon curs d'aquestes dues titulacions s'impartiran seguint un model docent amb tutories presencials. La metodologia i els procediments d'avaluació s'especifiquen en les corresponents guies docents. El curs vinent, 2012/13, ja no es faran tutories i només hi haurà les dues convocatòries d'examen. Una vegada extingit definitivament un curs del pla d'estudis, l'alumnat que no n'hagi superat les assignatures troncal i obligatòries, ha de continuar els estudis en el nou grau, amb el reconeixement de crèdits que s'hagi establert en la corresponent taula d'adaptació.

Professors

Nom	Dpt/Unitat	Direcció e-mail	Telèfon
Raül Aragonés	MiSE	Raul.aragones@uab.cat	93.581.3541 93.728.7752

Objectius

Coneixements

- L'objectiu d'aquesta assignatura és conèixer i aplicar les eines (tant hardware/software com metodològiques) que fan possible el disseny de grans sistemes digitals i com es poden utilitzar aquestes eines pel disseny d'un computador (molt simple).
- Les eines metodològiques (màquines algorísmiques) s'estudien des d'un punt de vista teòric/pràctic, fent dissenys de sistemes digitals de complexitat mitja-alta i avaluant els costos associats i les alternatives de disseny.
- Les eines hardware/software es treballen i apliquen des d'un punt de vista eminentment pràctic, treballant al laboratori amb FPGAs d'ALTERA.
- És important que l'estudiant compregui que el computador no es més que un sistema digital d'alta complexitat, el disseny del qual pot encetar-se a partir d'aquestes eines.

Habilitats

- Dissenyar sistemes digitals a partir d'algorismes.
- Analitzar les diverses alternatives de disseny d'un sistema digital en funció de paràmetres tècnics (prestacions) i econòmics (costos).
- Treballar amb circuits integrats programables per hardware (PLDs: PLAs i FPGAs).
- Dissenyar, simular i implementar circuits digitals de complexitat mitja-alta amb PLDs.

Competències

- Resolució de problemes

- Capacitat d'anàlisi i síntesi
- Treball en equip
- Raonament crític
- Capacitat d'organització i planificació
- Comunicació oral i escrita

Capacitats prèvies

- Encara que no hi ha prerequisits formalment establerts, és indispensable un bon coneixement de les bases del disseny de circuits digitals (Sistemes Digitals I).

Continguts

1. Presentació de l'assignatura
Presentació de l'assignatura i el seu desenvolupament al llarg del curs.
2. Esquemes de càlcul
Concepte d'esquema de càlcul. Grafs de precedència. Recursos de càlcul. Mesures de costos. Sistemes temps-depenents i cost-depenents. Implementació d'esquemes de càlcul.
3. Màquines algorísmiques. Unitat de procés
Concepte de màquina algorísmica. Unitat de procés i unitat de control. Identificació d'esquemes de càlcul i estudi de les alternatives de disseny de la unitat de procés en funció de prestacions i costos. Ús de bussos vs multiplexors.
4. Màquines algorísmiques. Unitat de control
Graf i programa de control. Instruccions vs senyal de control. Implementació de la unitat de control. Unitat de control amb seqüenciador. Subrutines i altres instruccions. Concepte d'interpretació d'algorismes.
5. Dispositius lògics programables: PLAs i FPGAs
Alternatives d'implementació dels circuits digitals. Dispositius lògics programables. Concepte de programació-hard: Fusibles, antifusibles, cel·les EPROM, etc. PALs i PLAs. Concepte de FPGA. Classificació de les FPGAs. Les famílies d'ALTERA CYCLONE. Eines de disseny.

Metodologia docent

La metodologia docent a seguir està enfocada en l'aprenentatge de la matèria per part de l'alumne de forma continuada. Aquest procés es basa en **classes de problemes i/o classes de pràctiques de laboratori**, on es treballarà, fonamentalment, la resolució de problemes tant d'esquemes de càlcul com de màquines algorísmiques. Totes les classes s'impartiran al laboratori de Circuits.

Avaluació

Avaluació continuada:

Dia	Hora	Activitat
Divendres 17/02/12	15:00 – 17:00	Tema 1. I seminari 1.
Divendres 24/02/12	15:00 – 17:00	Intro VHDL i presentació de la pràctica.
Divendres 02/03/12	15:00 – 17:00	Tema 2. I seminari 2.
Divendres 09/03/12	15:00 – 17:00	Tema 3. I seminari 3.
Divendres 16/03/12	15:00 – 17:00	Tema 4-a. I seminari 4.
Divendres 23/03/12	15:00 – 17:00	Examen de Grafs.
Divendres 30/03/12	15:00 – 17:00	Tema 4-b. I seminari 5.
Divendres 13/04/12	15:00 – 17:00	seminari 6-7.
Divendres 20/04/12	15:00 – 17:00	seminari 8-9.
Divendres 27/04/12	15:00 – 17:00	seminari 10-11.
Divendres 04/05/12	15:00 – 17:00	Examen Màquines Algorismiques.

- S'ha d'assistir a un 80 de les classes de teoria i /o seminaris, i a la sessió de VHDL.

La nota final serà calculada com a 60 % nota dels 2 parcials i el 40% nota de pràctiques. Cada parcial s'ha d'aprovar amb una nota igual o superior a 4,5. La nota de pràctiques serà la obtinguda l'any passat (2010-2011) en el cas d'haver-la cursat i haver aprovat la pràctica. En casos particulars, quan l'alumne no tingui les pràctiques aprovades de cursos anteriors, haurà de fer la pràctica d'aquest curs.

Avaluació no continuada (Primera convocatòria):

No cal assistir a les classes, només cal vindre als dos exàmens parcials a les dates marcades. La nota final serà calculada com a 80 % nota dels 2 parcials i el 20% nota de pràctiques (cal assistir a la sessió de presentació de pràctiques en el cas que no estiguin aprovades). Cada parcial s'ha d'aprovar amb una nota igual o superior a 4,5. La nota de pràctiques serà la obtinguda l'any passat (2010-2011) en el cas d'haver-la cursat i haver aprovat la pràctica. En casos particulars, quan l'alumne no tingui les pràctiques aprovades de cursos anteriors, haurà de fer la pràctica d'aquest curs.

Avaluació no continuada (segona convocatòria):

Es realitzarà un examen final de tot el temari del curs explicat en les classes (mirar el calendari d'exàmens de Juliol). (cal assistir a la sessió de presentació de pràctiques en el cas que no estiguin aprovades). Aquest examen és per a

aquells alumnes que no assisteixen a les classes i no fan les proves parcial. L'examen final s'ha d'aprovar amb una nota igual o superior a 5. La nota final serà calculada com a 80 % nota de l'examen i un 30% nota de pràctiques. La nota de pràctiques serà la realitzada en l'any passat i en el cas de no haver-la fet, caldrà fet i entregat la pràctica d'aquest curs.

Bibliografia bàsica

- [1] J.P.Deschamps, J.Angulo. "Diseño de sistemas digitales: Metodología moderna". Paraninfo, 1992.
- [2] A. Lloris, A. Prieto "Diseño lógico", McGraw-Hill, 1996.
- [3] John F. Wakerly "Diseño digital: principios y prácticas (3ª edición)". Prentice Hall, 2000.
- [4] Joaquin Saiz, Antonio Portero, Raúl Aragonés, "Máquinas Algoritmicas, una metodología para el aprendizaje práctico a través del littleProc", IEEE-Revista Iberoamericana de Tecnologías del Aprendizaje, Mayo 2009.
<http://romulo.det.uvigo.es/revista/RITA/site/200905/uploads/IEEE-RITA.2009.V4.N2.A1.pdf>
- [5] Llibre de pràctiques. Joaquin Saiz, Antonio Portero, Raúl Aragonés: "LittleProc: disseny d'un microprocessador en una plataforma reconfigurable", edicions UAB, 2011.

Bibliografia complementària

- A. Lloris, A. Prieto. Diseño Lógico. McGraw-Hill 1996.
- D.D. Gajski. Principles of Digital Design. Prentice-Hall 1997.

Enllaços web

Campus Virtual de l'Autònoma Interactiva.

Publicacions relacionades en congressos y revistas

- Raúl Aragonés, Joaquim Saiz, Antoni Portero, "Experiencia de Innovación docente siguiendo las directrices del espacio Europeo de Educación Superior en la enseñanza del diseño digital", Revista Latinomaricana de Tecnología Educativa, 2008.
http://dialnet.unirioja.es/servlet/fichero_articulo?articulo=2229199&orden=89170
- Joaquin Saiz, Antonio Portero, Raúl Aragonés, "Máquinas Algoritmicas, una metodología para el aprendizaje práctico a través del littleProc", IEEE-Revista Iberoamericana de Tecnologías del Aprendizaje, Mayo 2009.
<http://romulo.det.uvigo.es/revista/RITA/site/200905/uploads/IEEE-RITA.2009.V4.N2.A1.pdf>
- Antoni Portero, Joaquín Saiz, Raúl Aragonés, "Convergencia hacia el EEES en Sistemas Digitales de Ingeniería Informática", Congreso UPC 2008, Barcelona.
http://eprints.upc.es/cidui_2006/pujades/comunicaciones_completas/doc919.doc
- Antoni Portero, Joaquín Saiz, Raúl Aragonés, "Transforming Spanish Student Attitude in the face of Engineering learning", Proceedings of the 10th IACEE World Conference on Continuing Engineering Education, April 2006, Vienna, Austria.
<http://www.iacee.org/wccee/2006/papers/390.pdf>