

Prototipatge de Sistemes Encastats

2013/2014

Codi: 102792

Crèdits: 6

Titulació	Tipus	Curs	Semestre
2502441 Enginyeria Informàtica	OT	4	2

Professor de contacte

Nom: Antonio José Velasco González

Correu electrònic: Josep.Velasco@uab.cat

Utilització d'idiomes

Llengua vehicular majoritària: català (cat)

Algun grup íntegre en anglès: No

Algun grup íntegre en català: No

Algun grup íntegre en espanyol: No

Prerequisits

Per aquesta assignatura és interessant conèixer els conceptes bàsics que es presenten a l'assignatura Sistemes Encastats. D'altra banda, s'ha de saber dissenyar circuits digitals bàsics, per la qual cosa cal estar familiaritzat amb els continguts propis de l'assignatura Fonaments de Computadors, i s'han de conèixer els conceptes bàsics de programació. També s'ha de tenir en compte que part del material docent es facilitarà en anglès.

Objectius

Aquesta assignatura forma part de la matèria de Disseny de sistemes de còmput orientat a aplicacions. Dins d'aquest àmbit es fa una valoració de les alternatives tecnològiques per a la implementació d'aquests sistemes, dedicant una part específicament a les solucions basades en FPGA, qüestió que no es tracta a les altres assignatures de la matèria.

Els objectius de l'assignatura són els següents:

- Assolir una visió global del procés de prototipatge, entenent la seva utilitat i necessitat.
- Conèixer les alternatives tecnològiques pel prototipatge de sistemes encastats.
- Aprendre a implementar màquines d'estats a partir dels grafs que les defineixen.
- Aprendre a descriure circuits lògics digitals amb un llenguatge descripció de hardware.
- Fer servir un llenguatge de descripció de hardware per a prototipar sistemes encastats sobre FPGAs.
- Desenvolupar el prototipus d'un sistema encastat basat en un microcontrolador.
- Aprendre els conceptes bàsics en el tractament del temps real i de l'ús de RTOS (Real-Time Operating System) en sistemes encastats.
- Ser capaç d'avaluar les prestacions d'un sistema encastat.
- Conèixer les bases de la verificació de sistemes encastats.
- Saber què són els sistemes MPsoc i NOC i conèixer les seves possibilitats.

Competències

- Enginyeria Informàtica
- Capacitat d'analitzar, avaluar i seleccionar les plataformes hardware i software més adequades per al suport d'aplicacions empotrades i de temps real.
- Capacitat per dissenyar, desenvolupar, avaluar i assegurar l'accessibilitat, l'ergonomia, la usabilitat i la seguretat dels sistemes, serveis i aplicacions informàtiques, així com de la informació que gestionen
- Treballar en equip

Resultats d'aprenentatge

1. Analitzar els requeriments de les aplicacions informàtiques específiques o de temps real.
2. Comparar i avaluar les possibles plataformes per a complir els requeriments de les aplicacions empotrades o de temps real.
3. Dissenyar i desenvolupar sistemes de còmput complint les especificacions del sistema i de l'aplicació, en particular en el que fa referència als sistemes empotrats i de temps real.
4. Seleccionar la plataforma més adequada per a una aplicació empotrada o de temps real i dissenyar i desenvolupar la solució corresponent.
5. Treballar cooperativament.

Continguts

1. Introducció.
2. Alternatives tecnològiques pel prototipat de sistemes encastats.
3. VHDL: síntesi i simulació.
4. Implementació de màquines d'estat.
5. Prototipat amb FPGAs i microcontroladors.
6. Components dels sistemes encastats.
7. Sistemes MPSoC i NOC.
8. Estimació de costos.
9. Avaluació de prestacions.
10. Verificació de sistemes encastats.

Metodologia

A la manera convencional, la docència s'estructura a partir de les activitats presencials següents:

- Classes de teoria: Exposicions de la part teòrica del temari de l'assignatura.
- Seminaris de problemes: Anàlisi i discussió de les alternatives de solució a exercicis relacionats amb el prototipat de sistemes encastats.
- Pràctiques en laboratori: Sessions de treball en grup, supervisades per un professor, en les que es desenvoluparà un cas pràctic de prototipat d'un sistema encastat.

Activitats formatives

Títol	Hores	ECTS	Resultats d'aprenentatge
Tipus: Dirigides			
Pràctiques de laboratori.	12	0,48	
Seminaris de problemes: Discussió de problemes, propostes de solucions i	12	0,48	

resolució de dubtes.		
Teoria: Assistència i participació a classes magistrals	26	1,04
Tipus: Supervisades		
Resolució de problemes addicionals	4	0,16
Seguiment i reforç en la preparació del treball de laboratori	6	0,24
Tipus: Autònomes		
Elaboració d'informes	10	0,4
Estudi	30	1,2
Preparació del treball a realitzar al laboratori	10	0,4
Resolució de problemes	35	1,4

Avaluació

L'avaluació es farà a partir de proves escrites de teoria i problemes sobre els continguts de l'assignatura, de l'avaluació del treball pràctic i de la valoració de la resolució d'exercicis lliurats al llarg del semestre.

El càlcul de la nota final, n , segueix l'expressió següent: $n = t \cdot 50\% + p \cdot 10\% + q \cdot 40\%$

on t és la nota obtinguda a les proves escrites, que inclouen qüestions teòriques i exercicis, p , el promig de la valoració de les solucions lliurades als exercicis proposats i q , la nota resultant del treball pràctic desenvolupat a les sessions de laboratori.

La nota t s'obtindrà de la mitjana de les proves parcials o de les parts corresponents de l'examen final, sempre que totes les notes siguin iguals o superiors a 5. Es podrà millorar la nota de qualsevol prova parcial a l'examen final, de forma independent.

La nota p s'obtindrà a partir de la mitjana ponderada de la valoració de les solucions als exercicis proposats.

La nota q s'obtindrà a partir dels informes de preparació i del treball pràctic fet a les sessions de laboratori. L'assistència a les sessions de laboratori és obligatòria.

Els treballs no lliurats rebran una nota de 0. Els treballs lliurats fora de termini podran ser acceptats si hi ha avís previ i un motiu rellevant que ho justifiqui, o bé en cas de força major.

La nota final serà, com a màxim, un 4,5 si t , p o q són inferiors a 5. En resum, cal aprovar de forma independent cadascuna de les parts avaluades de l'assignatura.

La nota final serà No Presentat quan no s'hagi lliurat cap de les proves escrites (ni parcials, ni final).

Les dates d'avaluació continuada i lliurament de treballs es publicaran al campus virtual i poden estar subjectes a canvis de programació per motius d'adaptació a possibles incidències. Sempre s'informarà al campus virtual sobre aquests canvis ja que s'entén que el campus virtual és el mecanisme habitual d'intercanvi d'informació entre professor i estudiants.

CÒPIES I PLAGIS

Sense perjudici d'altres mesures disciplinàries que s'estimin oportunes, i d'acord amb la normativa acadèmica vigent, les irregularitats comeses per un estudiant que puguin conduir a una variació de la qualificació es qualificaran amb un zero (0). Per exemple, plagiar, copiar, deixar copiar, ..., una activitat d'avaluació, implicarà suspendre aquesta activitat d'avaluació amb un zero (0). Les activitats d'avaluació qualificades d'aquesta forma i per aquest procediment no seran recuperables. Si és necessari superar qualsevol d'aquestes activitats

d'avaluació per aprovar l'assignatura, aquesta assignatura quedarà suspesa directament, sense oportunitat de recuperar-la en el mateix curs.

Activitats d'avaluació

Títol	Pes	Hores	ECTS	Resultats d'aprenentatge
Primera prova parcial	25%	2,5	0,1	3
Pràctiques de laboratori: preparació + realització + informe	40%	0	0	1, 2, 4, 5
Resolució de problemes	10%	0	0	3
Segona prova parcial	25%	2,5	0,1	3

Bibliografia

[1] James O. Hamblen and Michael D. Furman. (2000). Rapid prototyping of digital systems. Kluwer Academic Publishers.

[2] LL. Ribas Xirgo. (2011). "Estructura bàsica d'un computador", Capítol 5 de Montse Peiron Guàrdia, Lluís Ribas i Xirgo, Fermín Sánchez Carracedo i A. Josep Velasco González: Fonaments de computadores. Material docent de la UOC. OpenCourseWare de la UOC.
[<http://ocw.uoc.edu/informatica-tecnologia-i-multimedia/fonaments-de-computadors/materials/>].

[3] Oliver H. Bailey. (2005). Embedded Systems Desktop Integration. Wordware Publishing.

[4] Peter J. Ashenden. (1998). The student's guide to VHDL. Morgan Kaufmann.