

**Diseño de Sistemas Integrados para Procesado Digital**

Código: 42839

Créditos ECTS: 6

Titulación	Tipo	Curso	Semestre
4313797 Ingeniería de Telecomunicación / Telecommunication Engineering	OB	1	2

## Contacto

Nombre: Jordi Carrabina Bordoll

Correo electrónico: Jordi.Carrabina@uab.cat

## Equipo docente

Lluís Antoni Teres Teres

Quang Vinh Ngo

David Castells Rufas

## Uso de idiomas

Lengua vehicular mayoritaria: inglés (eng)

## Prerequisitos

Es recomendable tener conocimientos de:

Diseño de Sistemas Electrónicos

Sistemas Digitales y Lenguajes de Descripción del Hardware

Sistemas Electrónicos y Aplicaciones

## Objetivos y contextualización

El objetivo principal del curso es el aprendizaje, comprensión y capacitación en el diseño de sistemas electrónicos con el foco en los sistemas embedded. Estos sistemas están centrados en los circuitos integrados (o SoC de Systems on a chip) que gestionan la capacidad de computación y la comunicación por protocolos cableados o inalámbricos. El estudio de estos sistemas se orientará a las arquitecturas de procesamiento digital usuales en la electrónica moderna: single-core (i.e. redes de sensores inalámbricos), multi-core (i.e. dispositivos multimedia) y many core (p.e. computación de altas prestaciones); y para los diferentes modelos de computación: flujo de datos y reactivos. Los sistemas digitales integran así mismo componentes no digitales como son sensores, actuadores, analógicos, RF y reguladores. Se estudiarán las diferentes tecnologías de fabricación disponibles en el mercado, desde las tecnologías de silicio hasta los nuevos procesos en electrónica flexible y orgánica, y se utilizarán plataformas FPGA para la implementación de los sistemas integrados digitales en el laboratorio.

## Competencias

- Capacidad de razonamiento crítico y pensamiento sistemático, como medios para tener la oportunidad de ser originales en la generación, desarrollo y/o aplicación de ideas en un contexto de investigación o profesional.
- Capacidad de trabajar en equipos interdisciplinarios

- Capacidad para utilizar dispositivos lógicos programables, así como para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales
- Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad
- Mantener una actividad proactiva y dinámica respecto a la mejora continua
- Que los estudiantes sean capaces de integrar conocimientos y enfrentarse a la complejidad de formular juicios a partir de una información que, siendo incompleta o limitada, incluya reflexiones sobre las responsabilidades sociales y éticas vinculadas a la aplicación de sus conocimientos y juicios
- Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio
- Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

## Resultados de aprendizaje

1. Capacidad de razonamiento crítico y pensamiento sistemático, como medios para tener la oportunidad de ser originales en la generación, desarrollo y/o aplicación de ideas en un contexto de investigación o profesional.
2. Capacidad de trabajar en equipos interdisciplinarios
3. Conocimiento de los lenguajes de descripción hardware para circuitos de alta complejidad.
4. Diseñar ASICs
5. Diseñar circuitos integrados a partir de lenguajes de descripción de hardware implementables mediante ASICs y/o FPGAs
6. Mantener una actividad proactiva y dinámica respecto a la mejora continua
7. Que los estudiantes sean capaces de integrar conocimientos y enfrentarse a la complejidad de formular juicios a partir de una información que, siendo incompleta o limitada, incluya reflexiones sobre las responsabilidades sociales y éticas vinculadas a la aplicación de sus conocimientos y juicios
8. Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio
9. Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades
10. Utilizar dispositivos lógicos programables digitales.

## Contenido

### 1. Introducción al Diseño de Sistemas Integrados para Proceso Digital

Conceptos básicos de los Sistemas Ciber-Físicos

Especificaciones Funcionales

Diseño Centrado en el Usuario

Requerimientos de Prestaciones

Diseño de Sistemas a Alto Nivel

### 2. Diseño de Systems-on-a-Chip

Modelos de Computación y Programación Avanzada

Arquitecturas SoC y MPSoC

Plataformas Empotradas

Verificación, Prototipado y Test

Industrialización; IPs y Patentes

### 3. Metodologías de Diseño de Circuitos Integrados

Metodologías de Diseño ASIC y FPGA

Modelado, simulación y síntesis en VHDL

### 4. Tecnologías de Implementación de Sistemas Integrados

Bibliotecas de celdas CMOS digitales

Herramientas EDA

Tecnologías de Fabricación de Circuitos Integrados

Printed Electronics y PCBs d'Altas Prestaciones

Laboratorio: Procesado Digital Integrado sobre FPGAs

## Metodología

Se propone un modelo "top-down". Se parte de una especificación a nivel de sistema, tanto de las funcionalidades como de los requerimientos de prestaciones, para luego refinar esta especificación, orientándola a su materialización mediante metodologías de diseño basado en plataformas y modelos y posteriormente, mediante metodologías de diseño e implementación a nivel estructural de los componentes HW y físicos para su materialización.

El curso está principalmente guiado por las clases magistrales de los profesores de la asignatura que utilizarán intensivamente el material docente (presentaciones y documentos) que estarán disponibles a través del campus virtual.

Se prevén 2 seminarios que se pueden ampliar en función de la actividad paralela durante curs, y que permitan una mayor profundidad en temas específicos.

Las clases de laboratorio permitirán aplicar y experimentar los conceptos adquiridos sobre plataformas FPGA ampliamente utilizadas en la industria.

En función del interés de cada alumno se seleccionará un artículo científico-tecnológico que le permitirá familiarizarse y evaluar el conocimiento disponible en revistas y publicaciones especializadas.

Opcionalmente, para alumnos con conocimientos previos en sistemas embebidos y/o VHDL y/o FPGA se propondrá la participación en competiciones internacionales de empresas de sistemas embebidos. La participación en la competición internacional substituirá las actividades de laboratorio y revisión crítica.

## Actividades

Título	Horas	ECTS	Resultados de aprendizaje
Tipo: Dirigidas			
Clases Magistrales	22	0,88	1, 3, 4, 5, 6, 7, 8, 10
Seminarios Temáticos	4	0,16	1, 4, 6, 7, 8, 9
Sesiones de laboratorio	15	0,6	1, 2, 3, 5, 6, 7, 8, 9, 10
Tipo: Supervisadas			

Selección y Seguimiento de un artículo científico-tecnológico personalizado	14	0,56	1, 6, 7, 8, 9
Tipo: Autónomas			
Estudio	69	2,76	1, 3, 4, 5, 6, 7, 8, 10
Preparación y evaluación de actividades de laboratorio	20	0,8	1, 2, 3, 5, 7, 8, 10

## Evaluación

La evaluación se basará en:

- 1 examen parcial (a mitad de curso) y 1 examen final que contendrán conceptos teóricos y ejercicios. Cada uno pesará el 50% de la nota final por este concepto. Es necesario obtener una evaluación superior a 3 en cada uno de ellos para ser evaluado.
- Trabajo en equipo en el laboratorio, programado en 5 sesiones con la obligación de entregar los correspondientes informes (de forma individual). Es obligatorio para pasar la evaluación del curso.
- Trabajo individual sobre la revisión crítica de un artículo científico-tecnológico, patente o similar
- Alternativamente, para estudiantes aventajados y de forma voluntaria se propondrá la participación en una competición internacional de empresas de sistemas embebidos substituirá las actividades de laboratorio y revisión crítica.

Un alumno se considerará no presentado si no ha participado en la primera (Entregas del trabajo de laboratorio) y la tercera (Prueba de evaluación continua 2º parcial) actividades de evaluación definidas en la guía.

La copia es considerada motivo suficiente para suspender el curso.

## Actividades de evaluación

Título	Peso	Horas	ECTS	Resultados de aprendizaje
Entregas del trabajo de laboratorio	35%	1	0,04	2, 3, 5, 6, 7, 8, 9, 10
Prueba de evaluación continua (1º parcial)	25%	2	0,08	3, 4, 5, 7, 8, 10
Prueba de evaluación continua (2º parcial)	25%	2	0,08	3, 4, 5, 7, 8, 10
Revisión crítica de un artículo Científico-Tecnológico personalizado	15%	1	0,04	1, 6, 7, 8, 9

## Bibliografía

F. Balarin et al.: "Hardware-Software Co-Design of Embedded Systems: The POLIS Approach"  
 Rajsuman, Rochit : "System-on-a-Chip: Design and Test"  
 P. Bricaud, M. Keating : "Reuse Methodology Manual for System-On-A-Chip Designs"  
 L. Terés, Y. Torroja, S. Olcoz, E. Villar: "VHDL: Lenguaje estándar de diseño electrónico"  
 I. Grout "Digital Systems Design with FPGAs and CPLDs"  
 H.J.M. Veendrick "Nanometer CMOS: from ASICS to BASICS", 2ª edición, Springer. 2017.

<http://www.europractice.com/>

Ejemplo de competición internacional <http://www.innovatefpga.com/portal/>