

Sistemes Digitals i Llenguatges de Descripció del Hardware

Codi: 102684

Crèdits: 9

Titulació	Tipus	Curs	Semestre
2500895 Enginyeria Electrònica de Telecomunicació	OB	2	1
2500898 Enginyeria de Sistemes de Telecomunicació	OB	2	1

La metodologia docent i l'avaluació proposades a la guia poden experimentar alguna modificació en funció de les restriccions a la presencialitat que imposin les autoritats sanitàries.

Professor/a de contacte

Nom: Mercedes Rullán Ayza

Correu electrònic: Mercedes.Rullan@uab.cat

Utilització d'idiomes a l'assignatura

Llengua vehicular majoritària: català (cat)

Grup íntegre en anglès: No

Grup íntegre en català: Sí

Grup íntegre en espanyol: No

Equip docent

Elena Valderrama Vallés

Josep Velasco González

Prerequisits

No hi ha prerequisits formals però es recomana haver cursat les assignatures de Fonaments d'Informàtica i Teoria de Circuits i Electrònica de primer curs.

Objectius

Es tracta d'una assignatura de formació bàsica que s'imparteix en el segon curs, primer semestre de la titulació i constitueix el nexa d'unió entre les assignatures de primer curs de Teoria de Circuits i Electrònica i els Fonaments d'Informàtica amb l'Arquitectura de Computadors i Perifèrics de segon curs.

L'objectiu de l'assignatura és que els estudiants compreguin el paper que els sistemes digitals juguen en el món de la informàtica, siguin capaços de dissenyar i implementar circuits digitals de complexitat mitjana-baixa utilitzant portes lògiques i dispositius reconfigurables i entenguin que un computador no és sinó un sistema digital de certa complexitat. A la última part del curs es dissenya un processador molt simple i s'introdueixen els conceptes bàsics d'unitat de procés i unitat de control, de repertori d'instruccions, de microinstrucció, de microordre i de microprogramació.

Competències

Enginyeria Electrònica de Telecomunicació

- Aprendre nous mètodes i tecnologies a partir dels coneixements bàsics i dels tecnològics, i tenir versatilitat per adaptar-se a noves situacions

- Hàbits de pensament
- Hàbits de treball personal
- Treball en equip

Enginyeria de Sistemes de Telecomunicació

- Aprendre nous mètodes i tecnologies a partir dels coneixements bàsics i dels tecnològics, i tenir versatilitat per adaptar-se a noves situacions
- Aprendre nous mètodes i tecnologies a partir dels coneixements bàsics i dels tecnològics, i tenir versatilitat per adaptar-se a noves situacions.
- Hàbits de pensament.
- Hàbits de treball personal
- Treball en equip

Resultats d'aprenentatge

1. Analitzar i dissenyar circuits combinacionals i seqüencials, síncrons i asíncrons, i d'utilització de microprocessadors i circuits integrats.
2. Aplicar els fonaments de llenguatges de descripció de dispositius de maquinari.
3. Desenvolupar aplicacions en temps real.
4. Desenvolupar el pensament sistèmic.
5. Desenvolupar estratègies d'aprenentatge autònom.
6. Desenvolupar la capacitat d'anàlisi i de síntesi.
7. Desenvolupar un pensament i un raonament crítics.
8. Gestionar el temps i els recursos disponibles.
9. Gestionar el temps i els recursos disponibles. Treballar de forma organitzada.
10. Treballar cooperativament.
11. Utilitzar eines informàtiques de recerca de recursos bibliogràfics o d'informació relacionada amb les telecomunicacions i l'electrònica.
12. Utilitzar els fonaments de disseny, verificació i validació de programari en la descripció de sistemes de maquinari basats en llenguatges de descripció del maquinari a alt nivell.

Continguts

Bloc 1. Circuits combinacionals (CC)

- Senyals i sistemes digitals. Descripció d'un sistema digital. Sistemes Electrònics Digitals (SED). Transistors MOS. Portes AND, OR i INV. Síntesi de SED com a procés de refinament progressiu.
- Definició de Circuit Combinacional. Síntesi des de taules I: ROM. Síntesi des de taules II: portes lògiques.
- Àlgebra de Boole. Taules de veritat.
- Portes NAND, NOR, XOR, NXOR. Buffers 3-state.
- Eines de Síntesi. Temps de resposta.
- Mòduls combinacionals: multiplexors, descodificadors, plànols AND-OR (PLAs).
- Síntesi de CC des d'algorismes.

Bloc2. Circuits seqüencials (CS)

- Necessitat dels circuits seqüencials. Definició d'un CS. Estats i sincronització. Circuits seqüencials síncrons.
- Descripció explícita de CS. Grafs de comportament i taules.
- Components bàsics: biestables, flip flops i latches.
- Síntesi de CS a partir de taules. Màquines de Moore y Mealy. Codificació d'estats.
- Registres, comptadors, memòries. Estructura, tipus i usos més freqüents.
- Màquines d'estats finits (MEF). Definició formal. Implementació i temps de resposta.
- Llenguatge de descripció de hardware: VHDL. Exemples de descripció d'una MEF amb VHDL.
- Síntesi de CS des d'algorisme.
- Implementació física de sistemes digitals. FPGAs i altres estratègies d'implementació.

Bloc3. Arquitectura Unitat de Procés-Unitat de control (UP-UC) i disseny d'un processador

- Arquitectura Unitat de Procés (UP) - Unitat de Control (UC).
- UP amb multiplexors. UP amb busos.
- Unitat de Control amb seqüenciador basada en una ROM.
- Estructura bàsica d'un processador simple. La arquitectura Von Neumann com una extensió de l'arquitectura UP-UC. Unitats funcionals i busos.
- Un repertori bàsic d'instruccions del llenguatge màquina. Exemple de programació amb llenguatge màquina. Micro-ordres i senyals de condició (status).
- Cicles de cerca (*fetch*), descodificació (*decode*) i execució.
- Microinstruccions i microprogrames.
- Implementació microprogramada de la Unitat de Control.
- Relacions entre hardware, firmware y llenguatges de programació.

Metodologia

La nova situació comporta que a l'assignatura no hi haurà classes presencials (seguint les directrius de l'Escola d'Enginyeria) i quedaran substituïdes per webinars (TEAM), habitualment impartides en els mateixos horaris (com si fossin presencials). El primer dia de docència (virtual) s'explicarà amb detall als estudiants l'estructura/horaris que seguirem durant tota l'assignatura.

L'assignatura s'organitza en tres blocs. Els blocs 1 i 2 utilitzen un MOOC d'accés lliure de Coursera desenvolupat pel professorat de l'assignatura. Els materials que s'ofereixen a través del MOOC inclouen una sèrie de vídeos que els estudiants han de visualitzar abans d'assistir a classe TEAM i que contenen els coneixements teòric-pràctics necessaris per al disseny de sistemes digitals, i exercicis interactius de correcció automàtica. Les classes virtuals es dediquen a la resolució de dubtes, qüestions, problemes i nous casos proposats pel professor. Els estudiants han de participar activament en aquestes classes; no es tracta de classes convencionals "de teoria".

El bloc 3 no té vídeos però sí que compta amb uns amplis apunts que també s'hauran de llegir abans de cada classe.

L'assignatura es completa amb unes pràctiques al laboratori on l'alumnat desenvolupa i simula parts d'un petit processador que s'acaba implementant sobre una FPGA. Es fa servir un entorn de disseny i simulació per a circuits lògics programables d'INTEL-ALTERA. L'alumnat es familiaritza amb els conceptes de captura d'esquemes, simulació funcional, simulació temporal i amb la descripció de sistemes digitals senzills mitjançant un llenguatge de descripció de hardware (VHDL). Cada sessió té una durada de 3h i el treball es desenvolupa en equips de dues persones.

Ateses les circumstàncies i per donar compliment a la normativa sanitària es preveu que el proper curs 2020-2021 les pràctiques es faran parcial o totalment en modalitat no presencial.

Competències transversals. En aquesta assignatura es treballen i avaluen les següents competències transversals:

- T01.01 - Desenvolupar un pensament i un raonament crítics, T01.02 - Desenvolupar la capacitat d'anàlisi i de síntesi i T01.04 - Desenvolupar el pensament sistèmic: es treballen fonamentalment en la resolució de problemes en les classes presencials i s'avaluen en les corresponents proves parcials.
- T02.02 - Desenvolupar estratègies d'aprenentatge autònom i T02.03 - Gestionar el temps i els recursos disponibles. Treballar de forma organitzada: es treballen principalment amb la visualització del material audiovisual (abans de les sessions presencials) i també en un gran nombre de classes presencials, mitjançant la realització de qüestionaris Socrative, que permeten avaluar si l'estudiant ha treballat el tema d'aquella setmana. Els resultats obtinguts en aquests qüestionaris es tindran en compte en l'avaluació dels lliuraments realitzats en dates pre-establertes.
- T03.01 - Treballar cooperativament: es treballa fonamentalment en les practiques realitzades en grups de 2 estudiants i s'avalua al llarg de les sessions practiques.

Activitats formatives

Títol	Hores	ECTS	Resultats d'aprenentatge
Tipus: Dirigides			
Classes de problemes	18	0,72	1, 4, 5, 6, 7, 9, 10
Classes presencials	26	1,04	1, 2, 6, 7, 11, 12
Pràctiques de laboratori	18	0,72	2, 5, 9, 10, 12
Tipus: Supervisades			
Estudi de casos	18	0,72	5, 7, 9
Treballs complementaris de pràctiques	10	0,4	2, 4, 5, 6, 7, 8, 9, 10, 12
Tipus: Autònomes			
Estudi autònom	39	1,56	5, 8, 9
Estudi del material audiovisual	18	0,72	5, 6, 7, 8, 9
Preparació de treball al laboratori	30	1,2	9, 10
Resolució de problemes	32	1,28	1, 2, 11, 12

Avaluació

a) Activitats d'avaluació

L'avaluació dels estudiants inclou les següents activitats:

1. Tres proves parcials (una per bloc), a realitzar individual i presencialment, en un entorn controlat, i en format escrit. Aquestes proves parcials avaluen el coneixement adquirit per l'estudiant i la seva capacitat de dissenyar circuits digitals eficients.
2. Resolució d'exercicis: comprèn un conjunt d'exercicis on-line, amb correcció automàtica, que l'estudiant ha de lliurar en unes dates prèviament especificades.
3. S'avalua l'assistència a classe virtual (TEAM) i la visualització dels vídeos abans d'assistir-hi mitjançant eventuais tests dins de cada webinar.
4. A cada sessió de pràctiques s'avalua la preparació i el treball corresponent a aquella sessió, i l'assistència en base a la modalitat presencial o no presencial que s'estableixi.
5. Atenent a les circumstàncies i en els casos s'estimi oportú pot ser necessari programar un examen de pràctiques per completar l'avaluació.

b) Procediment d'avaluació

La nota del curs obtinguda per avaluació continuada (AC) es calcula a partir de:

1. (activitat 1) La mitjana de les notes obtingudes en les tres proves parcials (*PP1*, *PP2* i *PP3*),
2. (activitats 2 i 3) el lliurament d'exercicis, assistència a classe i tests (*Pb*)
3. (activitat 4) la nota obtinguda a les activitats de laboratori (*PL*),

d'acord amb la fórmula: $AC = PP \cdot 0,5 + PL \cdot 0,3 + Pb \cdot 0,2$

on $PP = (PP1+PP2+PP3)/3$

Per aprovar el curs s'han de complir les següents condicions:

1. $AC \geq 5$,
2. $PP1, PP2$ y $PP3 \geq 4$ (cadascuna d'elles), i $PP \geq 5$.
3. $PL \geq 5$.

Al finalitzar el curs:

- Si la nota obtinguda en una (i només una) de les proves parcials $PP1, PP2$ o $PP3$ és < 4 , s'ha de superar aquesta qualificació presentant-se a un examen de recuperació del bloc corresponent. Per aprovar el curs la nota obtinguda en aquest examen ha de ser ≥ 4 , i la nova nota PP mitjana dels tres parcials ha de ser ≥ 5 .
- Si la nota obtinguda en dos o més parcials és < 4 , l'estudiant ha de presentar-se a un nou examen que inclourà tota la matèria. La nota obtinguda serà la nova nota PP , que ha de ser ≥ 5 per a superar el curs.

Si finalment $PP < 5$ o $PL < 5$, la nota final de l'assignatura serà el valor més baix entre la nota AC i 4,5.

La figura següent resumeix les situacions que es poden donar, entenent que l'estudiant ha aprovat les pràctiques ($PL > 5$).

c) Calendari de les activitats d'avaluació

Les dates de les proves d'avaluació i del lliurament d'exercicis es publiquen al Campus Virtual (CV), i poden estar subjectes a canvis de programació a causa de situacions imprevistes. Qualsevol modificació d'aquestes s'avisarà a través d'aquesta plataforma.

És important puntualitzar que no es realitzarà cap examen a cap estudiant fora dels dies programats a l'efecte, llevat que hi concorrin causes justificades que s'hagin informat abans de la data prevista, i amb el consentiment del professor.

En la resta dels casos, les activitats d'avaluació que l'estudiant no hagi realitzat no són recuperables.

d) Revisió de les proves

Les notes de les activitats d'avaluació es publiquen en el CV. S'informarà del procediment de revisió un cop publicades les notes i normalment consistirà en establir un termini perquè els estudiants sol·licitin la revisió i en funció de les peticions rebudes s'informarà als estudiants sobre la data i termini concret per fer la revisió.

Si l'estudiant no segueix el procediment establert a la revisió no tindrà dret a una nova oportunitat.

e) Irregularitats per part de l'estudiant, còpia i plagi

Sense detriment d'altres mesures disciplinàries que es puguin establir a l'efecte, i d'acord amb les normatives acadèmiques vigents, les activitats d'avaluació en què l'estudiant hagi comès algun tipus d'irregularitat que pugui afectar la seva nota seran qualificades amb un 0, i l'estudiant no tindrà dret a cap tipus de prova de recuperació. Si aquesta activitat o activitats és/són imprescindibles per aprovar l'assignatura, la qualificació de 0 comportarà suspendre l'assignatura en el curs actual, sense possibilitat de recuperació.

Les irregularitats contemplades en aquest procediment inclouen, entre altres,

- La còpia total o parcial en un examen, exercici pràctic, informe, o qualsevol altre tipus d'activitat d'avaluació
- Permetre la còpia per part d'altres estudiants
- Presentar treballs en grup que no han estat realitzats totalment pels membres del grup
- Tenir accessible qualsevol tipus de dispositiu de comunicació (mòbils, Smart watches, etc.) durant el desenvolupament d'una prova d'avaluació presencial.

f) Avaluació dels estudiants repetidors

Els estudiants que van realitzar i aprovar les pràctiques de laboratori l'any anterior, però que van suspendre l'assignatura, poden optar per no repetir les pràctiques el curs actual. En aquest cas, la nota de pràctiques

(LT) serà un 5, independentment de la nota obtinguda el curs anterior. La llista d'estudiants que poden escollir no realitzar les pràctiques es publica al CV al començament del curs. Si, de tota manera, un estudiant vol repetir les pràctiques, haurà d'informar-ne via mail al professor responsable de l'assignatura.

Si un estudiant ha comès irregularitats (còpies/plagi) en alguna activitat d'avaluació en una convocatòria anterior de l'assignatura no tindrà dret a que se li convalidin les pràctiques (si les tingués aprovades).

g) Qualificacions especials

- No s'avaluarà amb un "no-avaluat" a cap estudiant que hagi participat en alguna prova d'avaluació.
- Per obtenir una "matrícula d'honor (MH)" la nota final obtinguda per l'estudiant ha de ser $\geq 9,0$. No obstant això, atès que el nombre de MHS no pot excedir el 5% del nombre d'estudiants matriculats en l'assignatura, aquesta condició no és suficient i, per tant, les MH s'assignaran als estudiants que hagin obtingut les qualificacions més altes.

Les normatives acadèmiques aprovades per en Consell de Govern de la UAB es poden consultar a:
https://www.uab.cat/doc/TR_Normativa_Academica_Plans_Nous

Activitats d'avaluació

Títol	Pes	Hores	ECTS	Resultats d'aprenentatge
3 proves parcials i/o prova final	50%	8	0,32	1, 2, 4, 5, 6, 7, 8, 9, 11, 12
Lliurament de problemes	20%	8	0,32	5, 6, 7, 8, 9
Pràctiques de laboratori	30%	0	0	1, 2, 3, 6, 7, 8, 9, 10, 12

Bibliografia

- Coursera MOOC: <https://www.coursera.org/learn/digital-systems>
- Digital Systems: From Logic Gates to Processors. Deschamps JP, Valderrama E, Terés L. Springer 2017. ISBN 978-3-319-41198-9.
- Complex Digital Systems. Deschamps JP, Valderrama E, and Terés L. Springer 2019. ISBN 978-3-030-12652-0.
- Diseño de Sistemas Digitales. Deschamps JP, Ed. Paraninfo 1989. ISBN 84-283-1695-9.
- Digital Systems Fundamentals. T.L. Floyd. Ed. Prentice Hall. 9ª Edición ISBN: 8483220857.
- Desenvolupament del microprocessador LittleProc: des de la primera porta lògica fins a una plataforma reconfigurable. J. Saiz, A. Portero, R. Aragonès. Materials 234. Servei de Publicacions de la UAB; ISBN (paper format): 978-84-490-2700-0, ISBN (e-book): 978-84-490-2699-7.