

Caracterización Eléctrica y Fiabilidad

Código: 43431
Créditos ECTS: 6

Titulación	Tipo	Curso	Semestre
4314939 Nanociencia y Nanotecnología Avanzadas / Advanced Nanoscience and Nanotechnology	OT	0	A

La metodología docente y la evaluación propuestas en la guía pueden experimentar alguna modificación en función de las restricciones a la presencialidad que impongan las autoridades sanitarias.

Contacto

Nombre: Montserrat Nafria Maqueda
Correo electrónico: Montse.Nafria@uab.cat

Uso de idiomas

Lengua vehicular mayoritaria: inglés (eng)

Prerequisitos

NO hay prerequisites previos. Es aconsejable tener conocimientos en dispositivos electrónicos y sus aplicaciones.

Objetivos y contextualización

Este módulo tiene por objetivo abordar la caracterización eléctrica en dispositivos nanoelectrónicos para evaluar sus prestaciones y su fiabilidad.

Competencias

- Dominar la terminología científica y desarrollar la habilidad de argumentar los resultados de la investigación en el contexto de la producción científica, para comprender e interactuar eficazmente con otros profesionales.
- Identificar las técnicas de caracterización y análisis propios de la nanotecnología y conocer sus fundamentos, dentro de su especialidad.
- Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo
- Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio
- Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

Resultados de aprendizaje

1. Conocer los mecanismos de variabilidad y fallo en nanodispositivos.
2. Describir los fundamentos e identificar las posibilidades de las técnicas de caracterización eléctrica en la nanoescala.
3. Diseñar pruebas aceleradas de fiabilidad en nanoelectrónica.

4. Dominar la terminología científica y desarrollar la habilidad de argumentar los resultados de la investigación en el contexto de la producción científica, para comprender e interactuar eficazmente con otros profesionales.
5. Operar con la instrumentación y los métodos de caracterización a nivel de dispositivo en los dispositivos nanoelectrónicos.
6. Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo
7. Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio
8. Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

Contenido

1.- Dispositivos en la nanoescala: nanoelectrónica. Métodos de caracterización de dispositivos. Instrumentación avanzada.

2.- Degradación dieléctrica, BTI y hot carriers. Mecanismos de fallo en nanodispositivos.

3.- Efectos de la variabilidad en la nanoescala. Variabilidad de proceso. Mecanismos de degradación y variabilidad dependiendo del tiempo. Modelado y simulación de la variabilidad en nanodispositivos.

4.- Fiabilidad en nanoelectrónica. Fiabilidad y rendimiento. Modelos de fiabilidad y diseño de pruebas de test. Test acelerados y condiciones de test.

5.- Caracterización eléctrica avanzada en la nanoescala. Principios de funcionamiento y aplicación a la nanoelectrónica de las sondas de fuerzas atómicas para conductividad (C-AFM), capacitancia (SCM) y potencial de contacto (KPFM). Spreading resistance (SSRMS). Otras técnicas.

Metodología

Los alumnos deben asistir a las clases magistrales, clases de resolución de problemas / casos / ejercicios y aprendizaje basado en problemas, con participación activa de los alumnos en el aula. También deberán realizar la presentación y defensa de trabajos de temas específicos del ámbito de la asignatura y otras actividades prácticas de laboratorio.

Actividades

Título	Horas	ECTS	Resultados de aprendizaje
Tipo: Dirigidas			
Actividades prácticas	8	0,32	1, 2, 3, 4, 7, 5
Clases magistrales	12	0,48	4
Defensa oral y discusión de trabajos	6	0,24	4, 8
resolución de problemas	10	0,4	1, 2, 3, 4, 7, 8
Tipo: Supervisadas			
Tutorías	8	0,32	4
Tipo: Autónomas			

Estudio personal, lectura de artículos e informes de interés	60	2,4	4
Preparación de trabajos	46	1,84	4, 8, 6

Evaluación

La evaluación del grado de adquisición de las competencias por parte de los estudiantes se realiza teniendo en cuenta las actividades indicadas en la tabla, con sus pesos. Para superar la asignatura hay en conjunto un 5 de promedio, siempre que se tenga como mínimo un 3 en cada una de las actividades de evaluación.

Está previsto realizar pruebas finales teóricas y / o prácticas para recuperar las partes no superadas, siempre que en estas se tenga como mínimo un 3.

Por necesidades académicas, y según el desarrollo del curso, los procedimientos de evaluación podrán ser ajustados.

Sin perjuicio de otras medidas disciplinarias que se estimen oportunas, y de acuerdo con la normativa académica vigente, se calificarán con un cero las irregularidades cometidas por el estudiante que puedan conducir a una variación de la calificación de un acto de evaluación. Por lo tanto, copiar o dejar copiar una práctica, trabajo, o cualquier otra actividad de evaluación implicará suspender con un cero, y si es necesario superarla para aprobar, toda la asignatura quedará suspendida. No serán recuperables las actividades de evaluación calificadas de esta forma y por este procedimiento, y por lo tanto la asignatura será suspendida directamente sin oportunidad de recuperarla en el mismo curso académico.

Las fechas de evaluación y entrega de trabajos se publicarán en el campus virtual y pueden estar sujetos a posibles cambios de programación por motivos de adaptación a posibles incidencias. Siempre se informará en el campus virtual sobre estos cambios, ya que se entiende que esta es la plataforma habitual de intercambio de información entre profesores y estudiantes.

Actividades de evaluación

Título	Peso	Horas	ECTS	Resultados de aprendizaje
Asistencia y participación activa en clase	30%	0	0	1, 2, 3, 4, 7, 8, 5
Defensa oral de los trabajos	30%	0	0	4, 8
Entrega de trabajos	40%	0	0	1, 2, 3, 4, 8, 6, 5

Bibliografía

- Eugene V. Dirote, "Focus on Nanotechnology Research", Nova Publishers, 2004
- Rainer Waser (Ed.), "Nanoelectronics and Information Technology: Advanced Electronic Materials and Novel Devices", Wiley 2006
- J. H. Stathis and S. Zafar, "The negative bias temperature instability in MOS devices: a review", *Microelectronics Reliability*, vol. 46, pp. 270-286, 2006.
- R. Degraeve, M. Aoulaiche, B. Kaczer, Ph. Roussel, T. Kauerauf, S. Sahhaf, G. Groeseneken, "Review of reliability issues in high-k/Metal gate stacks", *International Symposium on the Physical and Failure analysis of Integrated Circuits*, 2008. IPFA 2008.
- W. Wang et. al., "Compact Modeling and Simulation of Circuit Reliability for 65-nm CMOS Technology" *IEEE Transactions on Device and Material Reliability*, 7 pp.509-517, 2007
- T. Grasser, "Bias Temperature Instability for Devices and Circuits", Springer, 2014
- R. Waser, R. Dittmann, G. Staoikoc and K. Szot, "Redox-based resistive switching memories-nanoionic mechanisms, prospects and challenges", *Advanced materials*, vol 21, issue 25-26, pp. 2632-2663, 2009.

- M. Toledano-Luque, B. Kaczer, J. Franco, P.J. Roussel, M. Bina, T. Grasser, M. Cho, P. Weckx, G. Groeseneken, "Degradation of time dependent variability due to interface state generation", Symposium on VLSI Technology (VLSIT), Page(s): T190 - T191, 2013.
- Groeseneken, G. ; Aoulaiche, M. ; Cho, M. ; Franco, J. ; Kaczer, B. ; Kauerauf, T. ; Mitard, J. ; Ragnarsson, L.-A. ; Roussel, P. ; Toledano-Luque, M., "Bias-temperature instability of Si and Si(Ge)-channel sub-1nm EOT p-MOS devices: Challenges and solutions ", 20th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), Page(s): 41 - 50, 2013.
- Luo Weichun, Yang Hong, Wang Wenwu, Xu Hao, Ren Shangqing, Tang Bo, Tang Zhaoyun, Xu Jing, Yan Jiang, Zhao Chao, Chen Dapeng, Tianchun Ye, " Channel Hot-Carrier degradation characteristics and trap activities of high-k/metal gate nMOSFETs ", 20th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), Page(s): 666 - 669, 2013.
- P. C. Feijoo, T. Kauerauf, M. Toledano-Luque, M. Togo, E. San Andres, G. Groeseneken, "Time-Dependent Dielectric Breakdown on Subnanometer EOT nMOS FinFETs" , IEEE Transactions on Device and Materials Reliability, Volume: 12 , Issue: 1 , Page(s): 166 - 170, 2012.
- Alvin W. Strong, Ernest Y. Wu, Rolf-Peter Vollertsen, Jordi Sune, Giuseppe La Rosa, Timothy D. Sullivan, Stewart E. Rauch, III, "Reliability Wearout Mechanisms in Advanced CMOS Technologies", 2009, Wiley-IEEE Press
- Yongho Seo and Wonho Jhe, "Atomic force microscopy and spectroscopy", Rep. Prog. Phys. 71, 016101, 2008.
- J. Loos, "The art of SPM: Scanning Probe Microscopy in materials Science", Advanced Materials, 17, 1821, 2005.
- Sergei Kalinin and Alexei Gruverman, "Scanning Probe Microscopy", Springer, 2007.
- International Electrotechnical Commission, standard IEC 61124, and AENOR UNE-EN 61124 , "Reliability testing , Compliance tests for constant failure rate and constant failure intensity", 2014
- International Technology Roadmap for Semiconductors. Semiconductor Industry association(www.itrs.net)
- www.agilent.com
- www.Keithley.com