

Disseny de Sistemes Electrònics

Codi: 102723

Crèdits: 6

Titulació	Tipus	Curs	Semestre
2500895 Enginyeria Electrònica de Telecomunicació	OB	3	1

La metodologia docent i l'avaluació proposades a la guia poden experimentar alguna modificació en funció de les restriccions a la presencialitat que imposin les autoritats sanitàries.

Professor/a de contacte

Nom: Joan Oliver Malagelada

Correu electrònic: Joan.Oliver@uab.cat

Utilització d'idiomes a l'assignatura

Llengua vehicular majoritària: català (cat)

Grup íntegre en anglès: No

Grup íntegre en català: Sí

Grup íntegre en espanyol: No

Equip docent

Joan Oliver Malagelada

Equip docent extern a la UAB

Vanessa Moreno

Prerequisits

Es recomana tenir aprovades les assignatures de primer curs de programació i haver cursat Sistemes digitals i VHDL de segon curs.

Objectius

L'objectiu principal de l'assignatura és introduir l'alumne en el disseny de sistemes electrònics mixtes:

- Aprendre el disseny i ús dels sistemes electrònics sobre sistema embegut.
- Construcció de sistemes electrònics mixtes amb FPGA/PSoC
- Profunditzar en la descripció del hardware a partir de llenguatges d'alt nivell.

Competències

- Actitud personal
- Aprendre nous mètodes i tecnologies a partir dels coneixements bàsics i dels tecnològics, i tenir versatilitat per adaptar-se a noves situacions
- Hàbits de pensament
- Hàbits de treball personal

- Resoldre problemes amb iniciativa i creativitat. Prendre decisions. Comunicar i transmetre coneixements, habilitats i destreses, comprenent la responsabilitat ètica i professional de l'activitat de l'enginyer tècnic de telecomunicació.
- Treball en equip

Resultats d'aprenentatge

1. Adaptar-se a entorns multidisciplinaris i internacionals.
2. Assumir i respectar el rol dels diversos membres de l'equip, així com els diferents nivells de dependència de l'equip.
3. Construir interfases maquinari/programari basades en plataformes complexes.
4. Construir, explotar i gestionar sistemes de captació, transport, representació, processament, emmagatzematge, gestió i presentació d'informació multimèdia, des del punt de vista dels sistemes electrònics.
5. Desenvolupar el pensament científic.
6. Desenvolupar la capacitat d'anàlisi i de síntesi.
7. Desenvolupar la curiositat i la creativitat.
8. Explotar les tecnologies de la informació i la comunicació atenent a la responsabilitat ètica i professional del enginyer
9. Gestionar el temps i els recursos disponibles. Treballar de forma organitzada.
10. Identificar, gestionar i resoldre conflictes.
11. Mantenir una actitud proactiva i dinàmica respecte al desenvolupament de la pròpia carrera professional, el creixement personal i la formació continuada. Tenir esperit de superació.
12. Reconèixer solucions maquinari/programari en la implantació de sistemes electrònics i de telecomunicació.
13. Treballar cooperativament.

Continguts

1. Introducció: sistemes encastats, circuits programables, sistemes embeguts.
2. FPGA's i PSoC. Arquitectures i aplicacions.
3. Interfície amb el món real. Sensors i actuadors
4. Perifèrics en SoCs:
 - Arquitectures d'adquisició de senyal basades en ADC.
 - Ports d'entrada/sortida.
 - Protocols de comunicació usuals en SoC.
 - Filtres digitals.
5. Llenguatges de descripció del hardware per a la creació de components.
 - Verilog
6. Descomposició hardware/software. Consideracions i tècniques.
7. Sistema operatiu en SoC

Metodologia

Classes de teoria:

Exposicions a pissarra de la part teòrica del temari de l'assignatura. Es donen els coneixements bàsics de la assignatura i indicacions de com completar i aprofundir en els continguts.

Seminaris de problemes:

Es treballen els coneixements científics i tècnics exposats en les classes magistrals. Es resolen problemes i es discuteixen casos pràctics. Amb els problemes es promou la capacitat d'anàlisi i síntesi, el raonament crític, i s'entrena l'estudiant en la resolució de problemes.

La metodologia seguida en problemes és la següent: es lliuren exercicis complets que s'han de resoldre. En classe es fa una revisió dels dubtes que han sorgit.

Pràctiques:

Les pràctiques es realitzen durant el curs i serveixen per aprofundir en els coneixements pràctics de la matèria.

Tot i que les pràctiques seran individuals, segons la pràctica es treballarà amb grups de 2 estudiants.

En les pràctiques l'alumne haurà de desenvolupar els hàbits de pensament propis de la matèria i de treball en grup.

Notes degudes a Covid-19.

1. Les circumstàncies actuals fan imprevisible pensar en la normalitat amb què es desenvoluparà la docència durant el primer semestre del curs.

Per tant, en quasi total seguretat, part de l'ensenyament (si no en la seva totalitat) s'haurà de realitzar en mode virtual.

2. D'altra banda, la metodologia i l'avaluació de la docència proposades poden experimentar modificacions en qualsevol moment en funció de les restriccions d'assistència imposades per la

autoritats sanitàries.

Nota: es reservaran 15 minuts d'una classe, dins del calendari establert pel centre/titulació, per a la complementació per part de l'alumnat de les enquestes d'avaluació de l'actuació del professorat i d'avaluació de l'assignatura/mòdul.

Activitats formatives

Títol	Hores	ECTS	Resultats d'aprenentatge
Tipus: Dirigides			
Classes teòriques	26	1,04	3, 4, 6, 8, 12
Seminaris	12	0,48	3, 4, 6, 12
Tipus: Supervisades			
Pràctiques	12	0,48	9, 11
Tipus: Autònomes			
Estudi	80	3,2	

Avaluació

L'avaluació de l'assignatura es descompon en els següents ítems:

Avaluació continuada:

1. 2 proves d'avaluació continuada. Cada prova té un pes entre 25% i 30% en la nota final de l'assignatura. Cal tenir una nota mínima de 3.5 per a poder fer promig en proves parcials.
2. Activitats de laboratori. El pes en el total de l'assignatura és del 40%. És indispensable aprovar-les per a aprovar l'assignatura. No hi ha mecanisme establert de recuperació de pràctiques.
3. L'entrega de problemes de classe (avaluació opcional) pot suposar un 10% en la nota final.

Prova final

Hi ha una prova d'avaluació final per recuperar la/les part/s d'avaluació amb prova/es continuada suspesa/es o per pujar nota. En aquest darrer cas, la nota final serà la que s'obtingui en aquesta darrera prova.

Per a participar en la prova final l'estudiant ha de tenir pràctiques fetes i haver participat com a mínim en una prova d'avaluació.

Consideracions

Les dates dels exàmens parcials es fixen a inici de curs, i no tenen data de recuperació en cas d'inassistència.

Tota modificació que s'hagi de produir en aquesta previsió d'avaluació deguda a circumstàncies no previstes, serà comunicada de forma addient als alumnes utilitzant el medi de comunicació establert a començament de curs.

Activitats d'avaluació

Títol	Pes	Hores	ECTS	Resultats d'aprenentatge
Pràctiques	40	12	0,48	1, 2, 7, 10, 11, 13
Teoria	60	8	0,32	3, 4, 5, 6, 8, 9, 12

Bibliografia

Bibliografia principal:

J.W. Valvano

Embedded Microcomputer Systems: Real Time Interfacing

Thomson

2011

S. Brown, Z. Vranesic

Fundamentals of Digital Logic with Verilog Design

McGraw-Hill

2014

Bibliografia complementària:

D.G. Bailey.

Design for Embedded Image Processing on FPGAs.

John Wiley & Sons

2011

S.W. Smith.

The Scientist and Engineer Guide to Digital Signal Processing

California Technical Publishing, San Diego

1999

Programari

Per a les pràctiques s'utilitza l'entorn de desenvolupament PSoC Creator (Cypress)

Per a la modelització i simulció amb Verilog s'empra Modelsim (Mentor Graphics)