

| Titulació   | Tipus | Curs |
|---|-------|------|
| 4313797 Enginyeria de Telecomunicació / Telecommunication Engineering | OB    | 1    |

## Professor/a de contacte

Nom: Jordi Carrabina Bordoll

Correu electrònic: jordi.carrabina@uab.cat

## Equip docent

Eloi Ramon Garcia

(Extern) Nil Franch Masdeu

(Extern) Waldo Nogueira Vazquez

## Idiomes dels grups

Podeu consultar aquesta informació al [final](#) del document.

## Prerequisits

És recomanable tenir coneixements de:

Processament Digital del Senyal

Disseny de Sistemes electrònics

Sistemes Digitals i Llenguatges de Descripció del Hardware

Sistemes Electrònics i Aplicacions

## Objectius

(Aquesta matèria ha estat actualitzada per al curs 2024-25)

L' objectiu principal d'aquest curs és aprendre, comprendre i ser capaç de dissenyar sistemes electrònics per al processament digital de senyals amb l' enfocament en sistemes integrats.

Aquests sistemes estan compostos per circuits integrats que gestionen la seva computació i comunicació.

L'estudi d' aquests sistemes integrats s'orientarà a les arquitectures habituals de processament digital de senyals, centrant-se en aplicacions d'acústica, àudio i processament de veu.

S'utilitzaran diferents metodologies de disseny segons el nivell d'abstracció (sistema, arquitectura, implementacions) i s'introduiran els llenguatges de descripció de maquinari (HDL).

Per implementar aquest tipus de sistemes als laboratoris, s'utilitzaran plaques electròniques amb dispositius reconfigurables FPGA.

## Competències

- Capacitat de raonament crític i pensament sistemàtic, com mitjans per a tenir una oportunitat de ser originals en la generació, desenvolupament i/o aplicació d'idees en un context d'investigació o professional.
- Capacitat de treballar en equips interdisciplinaris.
- Capacitat per a utilitzar dispositius lògics programables, així com per dissenyar sistemes electrònics avançats, tant analògics com digitals
- Coneixement dels llenguatges de descripció maquinari per a circuits d'alta complexitat
- Mantenir una activitat proactiva i dinàmica respecte la millora continua.
- Que els estudiants siguin capaços d'integrar coneixements i enfrontar-se a la complexitat de formular judicis a partir d'una informació que, tot i ser incompleta o limitada, inclogui reflexions sobre les responsabilitats socials i ètiques vinculades a l'aplicació dels seus coneixements i judicis
- Que els estudiants sàpiguen aplicar els coneixements adquirits i la seva capacitat de resolució de problemes en entorns nous o poc coneguts dins de contextos més amplis (o multidisciplinaris) relacionats amb la seva àrea d'estudi.
- Que els estudiants sàpiguen comunicar les seves conclusions, així com els coneixements i les raons últimes que les fonamenten, a públics especialitzats i no especialitzats d'una manera clara i sense ambigüitats

## Resultats d'aprenentatge

1. Capacitat de raonament crític i pensament sistemàtic, com mitjans per a tenir una oportunitat de ser originals en la generació, desenvolupament i/o aplicació d'idees en un context d'investigació o professional.
2. Capacitat de treballar en equips interdisciplinaris.
3. Coneixement dels llenguatges de descripció maquinari per a circuits d'alta complexitat.
4. Dissenyar ASICs
5. Dissenyar circuits integrats a partir de llenguatges de descripció de maquinari implementables mitjançant ASICs i/o FPGAs
6. Mantenir una activitat proactiva i dinàmica respecte la millora continua.
7. Que els estudiants siguin capaços d'integrar coneixements i enfrontar-se a la complexitat de formular judicis a partir d'una informació que, tot i ser incompleta o limitada, inclogui reflexions sobre les responsabilitats socials i ètiques vinculades a l'aplicació dels seus coneixements i judicis
8. Que els estudiants sàpiguen aplicar els coneixements adquirits i la seva capacitat de resolució de problemes en entorns nous o poc coneguts dins de contextos més amplis (o multidisciplinaris) relacionats amb la seva àrea d'estudi.
9. Que els estudiants sàpiguen comunicar les seves conclusions, així com els coneixements i les raons últimes que les fonamenten, a públics especialitzats i no especialitzats d'una manera clara i sense ambigüitats
10. Utilitzar dispositius lògics programables digitals.

## Continguts

1. Introducció al Disseny de Sistemes Integrats per al Processament Digital  
Fonaments del Processament Digital del Senyal (Quantització, Mostreig, Transformada Z, Disseny Filer, Transformada Digital de Fourier)  
Metodologies de disseny microelectrònic per ASIC i FPGA
2. Processament digital del senyal d'alt nivell  
Introducció a l'Acústica i a l'Àudio Espacial  
Introducció als sons de la parla i al processament de la parla

Models de filtre d'origen  
 Codificació de veu  
 Models perceptius i aparells auditius (audiòfons i implants coclears)  
 Algorismes de millora de la parla i separació de fonts  
 Àudio espacial (introducció a la panoràmica d'amplitud basada en vectors i ambisònics)

3. Adaptació per a la implementació d'algorismes de processament de senyal  
 Conversió de freqüència de mostreig asíncrona (ASRC)  
 Processament de baixa latència en temps real (buffers circulars)  
 Optimització d'algorismes (Transformada Ràpida de Fourier - Algorismes de Radix)  
 Algorismes de conversió de coma flotant a coma fixa  
 Plataformes i biblioteques per al processament d'àudio i audiòfons en temps real

4. Implementació en sistemes integrats  
 Estructura dels circuits integrats: FPGAs  
 Modelatge, simulació i síntesi HDL  
 Gestió del rellotge i l'energia  
 Verificació i prototipatge

Laboratoris: Processament Digital del Senyal d'Àudio i Parla en Temps Real sobre FPGA

## Activitats formatives i Metodologia

| Títol  | Hores | ECTS | Resultats d'aprenentatge   |
|--|-------|------|----------------------------|
| Tipus: Dirigides                               |       |      |                            |
| Classes Magistral                              | 30    | 1,2  | 1, 4, 5, 3, 6, 7, 8, 10    |
| Sessions de Laboratori                         | 15    | 0,6  | 1, 2, 5, 3, 6, 7, 8, 9, 10 |
| Tipus: Supervisades                            |       |      |                            |
| Realització de Treballs Individuals Temàtics   | 10    | 0,4  | 1, 6, 7, 8, 9              |
| Tipus: Autònomes                               |       |      |                            |
| Estudi   | 69    | 2,76 | 1, 4, 5, 3, 6, 7, 8, 10    |
| Preparació i report d'activitats de laboratori | 20    | 0,8  | 1, 2, 5, 3, 7, 8, 10       |

El curs està principalment guiat per les classes magistrals dels professors de l'assignatura que utilitzaran intensivament el material docent (presentacions, documents, enllaços, eines i altres recursos) que estaran disponibles a través del campus virtual.

Es realitzaran exercicis individuals (amb entregues al campus virtual) de temes específics.

Les classes de laboratori permetran aplicar i experimentar els conceptes adquirits sobre plataformes FPGA àmpliament utilitzades a la indústria.

Nota: es reservaran 15 minuts d'una classe, dins del calendari establert pel centre/titulació, per a la complementació per part de l'alumnat de les enquestes d'avaluació de l'actuació del professorat i d'avaluació de l'assignatura/mòdul.

## Avaluació

### Activitats d'avaluació continuada

| Títol                                 | Pes | Hores | ECTS | Resultats d'aprenentatge   |
|---------------------------------------|-----|-------|------|----------------------------|
| Entregues del treball de laboratori   | 35% | 1     | 0,04 | 1, 2, 5, 3, 6, 7, 8, 9, 10 |
| Evaluació continuada (Part 1): examen | 25% | 2     | 0,08 | 4, 5, 3, 7, 8, 9, 10       |
| Evaluació continuada (Part 2): Exàmen | 25% | 2     | 0,08 | 1, 4, 6, 9                 |
| Exercicis individuals (part 1)        | 15% | 1     | 0,04 | 1, 6, 7, 8, 9              |

L'avaluació de l'alumnat utilitza l'avaluació contínua composta per les valoracions següents:

- Dos exàmens parcials per a cada part de l'assignatura, que donen un 25% de la nota final.
- Treball individual en exercicis temàtics (entregats al campus virtual), que suposa el 15% de la nota final
- Treball en equip al laboratori, programat en 5 sessions, amb l'obligació de lliurar els informes individuals corresponents. Cal una avaluació superior a 5 per aprovar el curs. Aquesta activitat aporta un 35% a la nota final de l'assignatura.

L'examen final permet als estudiants avaluar l'assoliment de les competències en un sol examen o recuperar les avaluacions parcials que van tenir una nota inferior a 3,5. Aquesta és també la nota mínima requerida per a aprovar qualsevol de les 2 parts l'assignatura i la nota mitjana d'ambdós exàmens no ha de ser inferior a 5. Cal una qualificació final ponderada no inferior a 5 per aprovar l'assignatura.

Per obtenir MH caldrà que els alumnes tinguin una qualificació global superior a 8,5 amb les limitacions de la UAB (1MH/10alumnes). Com a criteri de referència, s'assignaran per ordre descendent.

No es tolerarà el plagi ni en els exàmens ni en les activitats individuals entregades al Campus Virtual. Tots els estudiants implicats en una activitat de plagi seran suspesos automàticament. S'assignarà una nota final no superior al 30%.

L'estudiant rebrà una nota de "No Avaluable" en cas que:

- l'estudiant no hagi pogut ser avaluat en les activitats de laboratori per no haver-hi assistit o no haver entregat els corresponents informes sense causa justificada.
- l'estudiant no hagi realitzat un mínim del 50% de les activitats proposades en sessions tutoritzades.
- l'estudiant no hagi aprovat l'avaluació continuada ni realitzat l'examen final

Els estudiants repetidors podran "guardar" la seva qualificació en les activitats de laboratori però no en la resta d'activitats.

## Bibliografia

Procesament Digital de la Parla

- Peter Vary, Rainer Martin, Digital Speech Transmission: Enhancement, Coding and Error Concealment, John Wiley & Sons Inc, 2006. (New issue to appear during 2024).
- L.R. Rabiner and W. Schafer. 2007. Introduction to digital speech processing. [http://cronos.rutgers.edu/~lrr/dsp%20design%20course/final\\_speech\\_paper\\_1\\_2008.pdf](http://cronos.rutgers.edu/~lrr/dsp%20design%20course/final_speech_paper_1_2008.pdf)
- Xuedong Huang, Alex Acero, Hsiao-Wuen Hon, Spoken Language Processing: A Guide to Theory, Algorithm, and System Development, ISBN: 0130226165, Prentice Hall, 2001.

Acústica i àudio 3D

- Jens Blauert, Spatial Hearing: The Psychophysics of Human Sound Localization (Revised Edition), DOI: <https://doi.org/10.7551/mitpress/6391.001.0001>, ISBN electronic: 9780262268684, , The MIT Press, 1996.
- Franz Zotter, Matthias Frank, Ambisonics: A Practical 3D Audio Theory for Recording, Studio Production, Sound Reinforcement, and Virtual Reality, ISBN 3030172066, Springer, 2019.
- Agnieszka Roginska, Paul Geluso, The Art and Science of Binaural and Multi-Channel Audio, ISBN 9781138900004, Routledge, 2017.

#### Psicoacústica

- Brian Moore, An introduction to the Psychology of Hearing, 6<sup>th</sup> Edition, BRILL ACADEMIC PUB, 2006. Link: [https://www.finearts.uvic.ca/~aschloss/course\\_mat/MUS%20511/articles/An%20Introduction%20to%20the](https://www.finearts.uvic.ca/~aschloss/course_mat/MUS%20511/articles/An%20Introduction%20to%20the)
- Hugo Fastl, Eberhard Zwicker, Psychoacoustics, Facts and Models, ISBN 978-3-540-23159-2, DOI <https://doi.org/10.1007/978-3-540-68888-4>, Springer-Verlag Berlin, 2007.

#### Audiopròtesis i Implants Coclears

- Harvey Dillon, Hearing Aids, ISBN 3131289414, Thieme, 2010
- Graeme Clark, Cochlear Implants: Fundamentals and Applications (Modern Acoustics and Signal Processing), ISBN 0387955836, Springer, 2013.

#### Sistemes Integrats i Encatats:

- Edward A. Lee and Sanjit A. Seshia, Introduction to Embedded Systems, A Cyber-Physical Systems Approach, Second Edition, MIT Press, ISBN 978-0-262-53381-2, 2017. Available at [https://ptolemy.berkeley.edu/books/leeseshia/releases/LeeSeshia\\_DigitalV1\\_08.pdf](https://ptolemy.berkeley.edu/books/leeseshia/releases/LeeSeshia_DigitalV1_08.pdf)
- Vaibhav Taraate, Digital logic design using Verilog : coding and RTL synthesis, Springer, ISBN 978-981-16-3198-6, 2022. Available at on-line through your UAB account <https://bibcercador.uab.cat/>
- I. Grout "Digital Systems Design with FPGAs and CPLDs"
- P. Bricaud, M. Keating : "Reuse Methodology Manual for System-On-A-Chip Designs"
- H.J.M. Veendrick "Nanometer CMOS: from ASICS to BASICS", 2<sup>a</sup> edició, Springer. 2017. Available at on-line through your UAB account <https://bibcercador.uab.cat/>

## Programari

Les eines de disseny electrònic (EDA) associades als taulers FPGA d'Intel-Altera utilitzats en laboratoris que permeten:

- Especificació de sistemes digitals en llenguatges HDL
- Construcció d'arquitectures SoC per a processadors RISC (ARM, NIOS)
- Síntesi lògica i física de HDL
- Descàrrega de codi HW i SW del PC a la FPGA
- Execució de l'algorisme a la FPGA

Com a plataforma SoC-FPGA s'utilitzarà la DE1\_SoC d'Intel Altera.

Els estudiants tindran accés gratuït, sota demanda, a cursos d'eina industrial EDA (CADENCE) útils per al seu currículum i formació, principalment per als temes 3 i 4.

[https://www.cadence.com/content/dam/cadence-www/global/en\\_US/documents/training/learning-maps.pdf](https://www.cadence.com/content/dam/cadence-www/global/en_US/documents/training/learning-maps.pdf)

## Llista d'idiomes

La informació sobre els idiomes d'impartició de la docència es pot consultar a la part de CONTINGUTS de la guia.