

Titulació	Tipus	Curs
Enginyeria Electrònica de Telecomunicació	OB	3

Professor/a de contacte

Nom: Joan Oliver Malagelada

Correu electrònic: joan.oliver@uab.cat

Equip docent

Vanessa Moreno Font

Idiomes dels grups

Podeu consultar aquesta informació al [final](#) del document.

Prerequisits

Es recomana tenir aprovades les assignatures de primer curs de programació i haver cursat Sistemes digitals i VHDL de segon curs.

Objectius

L'objectiu principal de l'assignatura és la introducció al disseny de sistemes electrònics mixtes:

- Aprendre el disseny i ús dels sistemes electrònics sobre sistema embegut.
- Construcció de sistemes electrònics mixtes amb FPGA/PSoC
- Profunditzar en la descripció del hardware a partir de llenguatges d'alt nivell.

Competències

- Actitud personal
- Aprendre nous mètodes i tecnologies a partir dels coneixements bàsics i dels tecnològics, i tenir versatilitat per adaptar-se a noves situacions
- Hàbits de pensament
- Hàbits de treball personal

- Resoldre problemes amb iniciativa i creativitat. Prendre decisions. Comunicar i transmetre coneixements, habilitats i destreses, comprenent la responsabilitat ètica i professional de l'activitat de l'enginyer tècnic de telecomunicació.
- Treball en equip

Resultats d'aprenentatge

1. Adaptar-se a entorns multidisciplinaris i internacionals.
2. Assumir i respectar el rol dels diversos membres de l'equip, així com els diferents nivells de dependència de l'equip.
3. Construir, explotar i gestionar sistemes de captació, transport, representació, processament, emmagatzematge, gestió i presentació d'informació multimèdia, des del punt de vista dels sistemes electrònics.
4. Construir interfases maquinari/programari basades en plataformes complexes.
5. Desenvolupar el pensament científic.
6. Desenvolupar la capacitat d'anàlisi i de síntesi.
7. Desenvolupar la curiositat i la creativitat.
8. Explotar les tecnologies de la informació i la comunicació atenent a la responsabilitat ètica i professional del enginyer
9. Gestionar el temps i els recursos disponibles. Treballar de forma organitzada.
10. Identificar, gestionar i resoldre conflictes.
11. Mantenir una actitud proactiva i dinàmica respecte al desenvolupament de la pròpia carrera professional, el creixement personal i la formació continuada. Tenir esperit de superació.
12. Reconèixer solucions maquinari/programari en la implantació de sistemes electrònics i de telecomunicació.
13. Treballar cooperativament.

Continguts

1. Introducció: sistemes encastats, circuits programables, sistemes embeguts.
2. FPGA's i PSoC. Arquitectures i aplicacions.
3. Interfície amb el món real. Sensors i actuadors
4. Perifèrics en SoCs:
 - Arquitectures d'adquisició de senyal basades en ADC.
 - Ports d'entrada/sortida.
 - Protocols de comunicació usuals en SoC.
 - Filtres digitals.
5. Llenguatges de descripció del hardware per a la creació de components.
 - Verilog
6. Descomposició hardware/software. Consideracions i tècniques.
7. Sistema operatiu en SoC

Activitats formatives i Metodologia

Títol	Hores	ECTS	Resultats d'aprenentatge
Tipus: Dirigides			
Classes teòriques	26	1,04	3, 4, 6, 8, 12
Seminaris	12	0,48	3, 4, 6, 12
Tipus: Supervisades			
Pràctiques	12	0,48	9, 11
Tipus: Autònomes			
Estudi	80	3,2	

Classes de teoria:

Exposicions a pissarra de la part teòrica del temari de l'assignatura. Es donen els coneixements bàsics de la assignatura i indicacions de com completar i aprofundir en els continguts.

Seminaris de problemes:

Es treballen els coneixements científics i tècnics exposats en les classes magistrals. Es resolen problemes i es discuteixen casos pràctics. Amb els problemes es promou la capacitat d'anàlisi i síntesi, el raonament crític, i s'entrena en la resolució de problemes.

La metodologia seguida en problemes és la següent: es lliuren exercicis complets que s'han de resoldre. En classe es fa una revisió dels dubtes que han sorgit.

Pràctiques:

Les pràctiques es realitzen durant el curs i serveixen per aprofundir en els coneixements pràctics de la matèria.

Les pràctiques, sempre que ho permeti la capacitat del laboratori, es realitzaran en grups de 2.

En les pràctiques es desenvoluparan els hàbits de pensament propis de la matèria i de treball en grup.

Sobre l'ús d'eines IA.

L'ús d'enes IA ajuda a l'aprenentatge. Però no està admesa en cap de les activitats teòrico-pràctiques que tenen activitat d'avaluació al final.

Eina virtual

El Campus Virtual s'utilitza com a eina de comunicació per a l'assignatura.

Nota: es reservaran 15 minuts d'una classe, dins del calendari establert pel centre/titulació, perquè els alumnes completin les enquestes d'avaluació de l'actuació del professorat i d'avaluació de l'assignatura.

Avaluació

Activitats d'avaluació continuada

Títol	Pes	Hores	ECTS	Resultats d'aprenentatge
Pràctiques	40	12	0,48	1, 2, 7, 10, 11, 13
Teoria	60	8	0,32	3, 4, 5, 6, 8, 9, 12

Aquesta assignatura/mòdul no preveu el sistema d'avaluació única

L'avaluació de l'assignatura es descompon en els següents ítems:

Avaluació continuada:

1. Proves d'avaluació continuada. Les proves d'avaluació continua tenen un pes entre el 55% i el 60% en la nota final de l'assignatura. Les proves, entre elles, tenen el mateix pes. Cal tenir una nota mínima de 3.5 per a poder fer promig en proves parcials. Qui no obtingui aquesta nota la podrà recuperar en l'examen final.
2. Activitats de laboratori. El pes en el total de l'assignatura és entre el 35% i el 40%. És indispensable aprovar les pràctiques per aprovar l'assignatura. No hi ha mecanisme establert de recuperació de pràctiques. L'assistència a les pràctiques és obligatòria.
3. La realització d'exercicis i altres activitats a classe (si es fan, és avaluació opcional) poden suposar un 10% de la nota final.

Prova final

Hi ha una prova d'avaluació final per recuperar la/les part/s de les proves d'avaluació continuada suspesa/es.

Procediment de revisió de les qualificacions

Per a cada activitat d'avaluació, s'indicarà un lloc, data i hora de revisió en la que l'alumnat podrà revisar l'activitat amb el professorat. En aquest context, es podran fer reclamacions sobre la nota de l'activitat, que seran avaluades pel professorat responsable de l'assignatura.

Si l'estudiant no es presenta a aquesta revisió, no es revisarà posteriorment aquesta activitat.

Consideracions

La nota de MH es posa sempre que la nota sigui superior o igual al 90% del total de la nota màxima de l'assignatura i s'obtingui excel·lència en cadascuna de les activitats d'avaluació realitzades.

El no avaluat indica que no s'ha realitzat cap activitat d'avaluació.

Quan no s'arriba a una de les notes mínimes especificades per a cada activitat d'avaluació s'obté un suspens. El nota del suspens surt d'aplicar mínim{4.5, nota mitja de l'assignatura d'acord amb la ponderació d'activitats}.

Irregularitats comeses

Sense perjudici d'altres mesures disciplinàries que s'estimin oportunes, i d'acord amb la normativa acadèmica vigent, les irregularitats comeses per un/a estudiant que puguin conduir a una variació de la qualificació es qualificaran amb un zero (0). Per exemple, plagiar, copiar, deixar copiar, l'ús no autoritzat de la IA (p. ex, Copilot, ChatGPT o equivalents) etc. en qualsevol de les activitats d'avaluació implicarà suspendre-la amb un zero(0). Les activitats d'avaluació qualificades d'aquesta forma i per aquest procediment no seran recuperables. Si és necessari superar qualsevol d'aquestes activitats d'avaluació per aprovar l'assignatura, aquesta assignatura quedarà suspesa directament, sense oportunitat de recuperar-la en el mateix curs.

Estudiants repetidors

Per rebre un tractament diferenciant l'estudiant reptidor/a ha d'enviar un correu electrònic al responsable de l'assignatura a l'inici del curs. S'estudiarà cada cas en particular.

Tota modificació que s'hagi de produir en aquesta previsió d'avaluació deguda a circumstàncies no previstes, serà comunicada de forma addient utilitzant el medi de comunicació establert a començament de curs.

Bibliografia

Bibliografia principal:

J.W. Valvano
Embedded Microcomputer Systems: Real Time Interfacing
Thomson
2011

Saad Motahhir
Smart Embedded Systems and Applications
River Publishers, Gisrupt (Dinamarca)
2023

S. Brown, Z. Vranecic
Fundamentals of Digital Logic with Verilog Design
McGraw-Hill
2014

Bibliografia complementària:

D.G. Bailey.
Design for Embedded Image Processing on FPGAs.
John Wiley & Sons
2011

S.W. Smith.
The Scientist and Engineer Guide to Digital Signal Processing
California Technical Publishing, San Diego
1999

V. Taraate
Digital Logic Design Using Verilog
Springer India
2016

Programari

Per a les pràctiques s'utilitza l'entorn de desenvolupament PSoC Creator (Cypress)

Per a la modelització i simulació amb Verilog s'empra Modelsim (Intel)

Grups i idiomes de l'assignatura

La informació proporcionada és provisional fins al 30 de novembre de 2025. A partir d'aquesta data, podreu consultar l'idioma de cada grup a través daquest [enllaç](#). Per accedir a la informació, caldrà introduir el CODI de l'assignatura

Nom	Grup	Idioma	Semestre	Torn
(PAUL) Pràctiques d'aula	321	Català	primer quadrimestre	matí-mixt

(PAUL) Pràctiques d'aula	322	Català	primer quadrimestre	matí-mixt
(PLAB) Pràctiques de laboratori	321	Català	primer quadrimestre	matí-mixt
(PLAB) Pràctiques de laboratori	322	Català	primer quadrimestre	matí-mixt
(PLAB) Pràctiques de laboratori	323	Català	primer quadrimestre	matí-mixt
(TE) Teoria	320	Català	primer quadrimestre	matí-mixt