
This is the **published version** of the bachelor thesis:

Cano Carabaca, Santi; Paco Sánchez, Pedro Antonio de, dir. Diseño, construcción y medida de un amplificador de bajo ruido con tecnología SiGe. 2022. 93 pag. (956 Grau en Enginyeria de Sistemes de Telecomunicació)

This version is available at <https://ddd.uab.cat/record/266885>

under the terms of the  license



TRABAJO DE FIN DE GRADO

GRADO EN INGENIERÍA DE SISTEMAS DE TELECOMUNICACIÓN

DISEÑO, CONSTRUCCIÓN Y MEDIDA DE UN AMPLIFICADOR DE BAJO RUIDO CON TECNOLOGÍA SIGE

Santi Cano Carabaca

DIRECTOR: Pedro de Paco

DEPARTAMENTO DE TELECOMUNICACIÓN Y INGENIERÍA DE SISTEMAS

UNIVERSIDAD AUTÓNOMA DE BARCELONA

Bellaterra, Julio 4, 2022

Abstract

This work explains the process that has been followed to design, build and measure a low noise amplifier that offers a gain of 35 dB and a minimum noise figure at a working frequency of 7.5 GHz.

The first step in the design of any amplifier is the study of the characteristics of the transistor. In this work, SiGe technology will be chosen due to its low consumption. Then the electrical model of the adaptation and polarization networks will be made using Aglient's ADS program and then its Momentum tool will be used to calculate the electromagnetic fields generated by the copper tracks. In this way, the simulation results can be better approximated to the real behavior of the device. However, we will see that to achieve that 35dB of gain it is not enough to just use one stage, so the design of a 3-stage low noise amplifier will also be explained.

Finally, the construction process of the 1-stage and 3-stage designs and the steps to follow to correctly measure the resulting amplifiers will be explained.

Resumen

En este trabajo se explica el proceso que se ha seguido para diseñar, construir y medir un amplificador de bajo ruido que ofrezca una ganancia de 35 dB y una figura de ruido mínima a una frecuencia de trabajo de 7,5 GHz .

El primer paso en el diseño de cualquier amplificador es el estudio de las características del transistor. En este trabajo se optará por usar tecnología SiGe debido a su bajo consumo. Luego se realizará el modelo eléctrico de las redes de adaptación y de polarización mediante el programa ADS de Aglient y a continuación se utilizará su herramienta Momentum para calcular los campos electromagnéticos generados por las pistas de cobre. De esta forma, se podrán aproximar mejor los resultados de la simulación al comportamiento real del dispositivo. Sin embargo, veremos que para conseguir esos 35dB de ganancia no es suficiente con solo usar una etapa, por lo que también se explicará el diseño de un amplificador de bajo ruido de 3 etapas.

Finalmente, se explicará el proceso de construcción de los diseños de 1 y de 3 etapas y los pasos a seguir para medir correctamente los amplificadores resultantes.

Índice general

Abstract	I
Resumen	II
Listado de Figuras	IX
Listado de Tablas	x
1. Introducción	1
1.1. Motivación y Objetivos	1
2. Características de los transistores	3
2.1. Característica I-V: Punto de polarización	4
2.1.1. Elección del punto de polarización óptimo	6
2.1.2. Influencia de la frecuencia en el punto de polarización	9
2.2. Parámetros de Scattering	10
2.3. Figura de ruido mínima y ganancia máxima	13
2.4. Frecuencia de corte	15
2.5. Estabilidad	15
2.6. Círculos de ganancia y figura de ruido	18
2.6.1. Análisis teórico de los círculos de ganancia	18
2.6.2. Análisis teórico de los círculos de figura de ruido	20
2.6.3. Simulación de los círculos de ganancia y ruido	21
2.7. DC-Block Y DC-Feed	23

3. Diseño del LNA de 1 etapa	25
3.1. Modelo eléctrico ideal	25
3.2. Modelo eléctrico real	28
3.2.1. Elección del sustrato	29
3.2.2. Capacidades y resistencias reales	29
3.2.3. Redes de polarización	31
3.2.4. Redes de adaptación y estabilización	33
3.3. Modelo electromagnético: Diseño del Layout	36
3.3.1. Layout de la red de polarización	37
3.3.2. Layout de la red de adaptación	39
3.3.3. Layout de la unión de ambas redes	40
3.3.4. Cavidades resonantes: la “carcasa” del amplificador	43
3.3.5. Punto de compresión	46
4. Construcción y resultados del LNA de 1 etapa	48
4.1. Construcción del LNA de 1 etapa	48
4.2. Medida de los parámetros S con el VNA	50
4.2.1. Calibración con el CALKIT	50
4.2.2. Resultados y comparación con la hipótesis	51
4.3. Medida del factor de ruido con el Analizador de Espectros	55
4.3.1. Método del Factor Y	55
4.3.2. Montaje y configuración del “Setup” para la medición del ruido	56
4.3.3. Resultados y comparación con la hipótesis	57
5. Diseño del LNA de 3 etapas	60
5.1. Modelo eléctrico real	60
5.1.1. Enlaces interetapas	61
5.1.2. Gain Flatness	61
5.1.3. Amplificador LNA de 2 etapas	62
5.1.4. Amplificador LNA de 3 etapas	63

5.2. Modelo electromagnético	64
5.2.1. Redes de adaptación	64
5.2.2. Redes de polarización	66
5.3. Dependencia entre las distintas etapas de un amplificador y sus respectivas ganancias	67
6. Conclusiones	71
6.1. Futuras líneas de investigación	72
Bibliografía	I
A. Código Matlab	III
A.1. Función Automatic_Measurement	III
A.2. Función SParametersPlot	V
A.3. Función EtapasSeparadas	VII

Índice de figuras

2.1. Modelo no lineal PSPICE	5
2.2. Característica I-V Transistor BFR840L3RHESD	5
2.3. DC current gain $h_{FE} = f(I_C)$, $V_{CE} = 1,8V$ BFR840L3RHESD transistor	6
2.4. Circuito PSPICE con los parameter sweep de V_{CE} y I_C transistor BFR840L3RHESD	7
2.5. Cómo cambiar el tipo de barrido de <i>linear</i> a <i>single point</i>	7
2.6. Dependencia de la figura de ruido respecto de I_B en μA y V_{CE} en V	8
2.7. Dependencia de la ganancia respecto de I_B en μA y V_{CE} en V	8
2.8. Dependencia de la figura de ruido respecto de I_B en μA y V_{CE} en V y múltiples frecuencias	9
2.9. Dependencia de la ganancia respecto de I_B , V_{CE} y múltiples frecuencias	9
2.10. Diferentes combinaciones $V_{CE} - I_C$ para el transistor SPARA	11
2.11. Cómo seleccionar un archivo Touchstone haciendo uso del N-Port S-Parameter File	11
2.12. Modelo no lineal PSPICE. Se ha incluido el <i>S-parameters</i>	12
2.13. Parámetros de Scattering del transistor BFR840L3RHESD. $V_{CE} = 1,5V$, $I_C = 4mA$ y $I_B = 11\mu A$	12
2.14. Figura de ruido mínima y ganancia máxima con transistor BFR840L3RHESD	13
2.15. Figura de ruido mínima y ganancia máxima con transistor BFR840L3RHESD SPARA	14
2.16. Factor de Rollett y $\mu - test$ transistor BFR840L3RHESD y BFR840L3RHESD SPARA	16
2.17. Círculos de estabilidad de fuente y de carga para transistor BFR840L3RHESD	17
2.18. Círculos de estabilidad de fuente y de carga para transistor BFR840L3RHESD SPARA	17
2.19. Red de dos puertas genérica con impedancia de fuente y carga arbitraria	18

2.20. Circuito general de un amplificador de una etapa	20
2.21. A la izquierda (a) círculos de ganancia de fuente y de figura de ruido. A la derecha (b) círculos de ganancia de carga y ganancia de potencia	22
2.22. DC-Feed con dos líneas de transmisión de $\lambda/4$ acabadas en forma de stub radial.	23
2.23. Circuito de líneas acopladas con función DC-Block	24
3.1. Modelo eléctrico de un amplificador de 1 etapa desadaptado	25
3.2. Herramienta Smith Chart para la red de adaptación de la entrada. Seleccionar el pin de la impedancia de carga y introducir el valor de impedancia conjugada que se quiere adaptar. En la impedancia de fuente se tienen 50Ω	26
3.3. Herramienta de tuning con 4 barridos en longitud eléctrica (uno por cada ele- mento distribuido)	27
3.4. Matching Networks de entrada y de salida para la primera etapa de un modelo ideal	27
3.5. Círculos de ganancia y figura de ruido adaptados	28
3.6. Representación de la capacitancia y del parámetro S_{21} de la capacidad GRM0225C1CR70WA03 de Murata	30
3.7. Representación de la impedancia en función de la frecuencia para la resistencia SCPX_0705_D_19950814 de 10Ω	30
3.8. Los parámetros $S(1,3)$ y $S(2,3)$ muestran el aislamiento de la entrada respecto de la alimentación y de la alimentación respecto del transistor respectivamente . . .	31
3.9. Aislamiento de la red de polarización de entrada	32
3.10. Representación del modelo eléctrico de la red de polarización de entrada	32
3.11. Redes de adaptación y estabilización para 1 etapa	33
3.12. Modelo eléctrico del amplificador de 1 etapa real	34
3.13. Parámetros S del amplificador de 1 etapa real	34
3.14. Parámetros S del amplificador de 1 etapa real sin focos de inestabilidad	35
3.15. Mejoras en el ancho de banda y en el aislamiento	35
3.16. Dimensiones del transistor BFR840L3RHESD [10]	37
3.17. Ejemplo de la representación de las dimensiones de una resistencia (izquierda) y de una capacidad (derecha) en un Data Sheet	38
3.18. Layout de la red de polarización de entrada	38

3.19. Aislamiento de las simulaciones electromagnética (línea discontinua) y eléctrica (línea continua)	39
3.20. Layout de las redes de adaptación	40
3.21. Comparativa de los parámetros S y del ancho de banda del modelo eléctrico (línea continua) respecto del electromagnético (línea discontinua) de las redes de adaptación junto con el transistor y los DC-Feed	40
3.22. Layout del amplificador de 1 etapa real	41
3.23. Comparativa de los parámetros S y del ancho de banda del modelo eléctrico (línea continua) respecto del electromagnético (línea discontinua) del amplificador real de 1ª etapa	41
3.24. Layout del amplificador real de 1 etapa con agujeros y planos de masa añadidos .	42
3.25. Simulación de los parámetros de Scattering del modelo de prueba del amplificador	42
3.26. Cavity rectangular y diagrama de onda estacionaria en su interior	43
3.27. Amplificador real de 1 etapa a construir	45
3.28. Simulación eléctrica (línea continua) y electromagnética (línea discontinua) con el modelo SPARA del transistor	45
3.29. Simulación eléctrica (línea continua) y electromagnética (línea discontinua) con el modelo no lineal del transistor	46
3.30. Punto de compresión a 1 dB del amplificador simulado con el modelo no lineal del transistor (izquierda) y con el modelo SPARA del mismo (derecha)	46
4.1. Construcción de las pistas con la fresadora (izquierda) y comprobación de circulación de corriente a través de los agujeros (derecha)	49
4.2. Proceso de construcción del amplificador	49
4.3. Proceso de calibración con el kit de calibración OSLT. En la imagen también se muestra el CALKIT eléctrico	51
4.4. Montaje previo a la medición de los parámetros S del amplificador	52
4.5. Resultados para el punto de polarización en el que mejor trabaja el amplificador: $V_C = 2,5$ V y $V_B = 0,85$ V	52
4.6. Comparación de los resultados obtenidos a través del VNA (línea continua) con la simulación electromagnética de la figura 3.28	53
4.7. Dispositivos conectados al ordenador del laboratorio según el programa <i>Keysight Connection Expert</i>	54
4.8. Medición en el VNA del punto de compresión a 1 dB	55

4.9. Relación lineal entre las potencias de ruido a la entrada y a la salida. [20]	55
4.10. <i>Setup</i> para medir la figura de ruido con el método del factor Y [20]	57
5.1. Gain flatness del LNA con las 3 etapas idénticas	62
5.2. Parámetros S del modelo eléctrico de únicamente la segunda etapa. No se ha enlazado todavía la primera etapa	62
5.3. Figura de ruido y parámetros S del modelo eléctrico de la primera y segunda etapa enlazadas	63
5.4. Parámetros S del modelo eléctrico de únicamente la tercera etapa. No se han enlazado todavía las dos etapas anteriores	63
5.5. Figura de ruido y parámetros S del modelo eléctrico del LAN de 3 etapa enlazadas	64
5.6. Gain flatness del LNA de 3 etapas de distintas adaptaciones	64
5.7. Representación de una parte del proceso de simulación electromagnética paso por paso	65
5.8. Simulación eléctrica (línea continua) y electromagnética (línea discontinua) de la red de adaptación del LNA de 3 etapas	65
5.9. Gain flatness del modelo electromagnético de la red de adaptación del LNA de 3 etapas	66
5.10. Layout del LNA de 3 etapas	66
5.11. Figura de ruido y parámetros S de la simulación electromagnética (línea discontinua) del LNA de 3 etapas	67
5.12. Gain Flatness del LNA de 3 etapas	67
5.13. Simulación de los parámetros S del modelo eléctrico del amplificador para cada etapa por separado	68
5.14. Comparación de los parámetros S entre la simulación eléctrica del amplificador de 3 etapas y la concatenación de los 3 amplificadores de 1 etapa concatenados mediante matrices ABCD	69
5.15. Comparación de los parámetros S entre la simulación electromagnética del amplificador de 3 etapas y la concatenación de los 3 amplificadores de 1 etapa concatenados mediante matrices ABCD	70

Índice de tablas

2.1. Distintos proyecto de LNAs	3
2.2. Características AC, $V_{CE} = 1,8V$, $f = 5,5GHz$ transistor BFR840L3RHESD . . .	6
2.3. Resultados de las simulaciones de los parámetros de scattering a una frecuencia de 7,5 GHz para cada transistor	13
2.4. Ganancia y figura de ruido a una frecuencia de 7,5 GHz para cada transistor . .	14
2.5. Círculos de ganancia y ruido desadaptados	22
3.1. Círculos de ganancia y de ruido adaptados	28
3.2. Propiedades del Sustrato Rogers AD1000	29
4.1. Medidas de la Figura de ruido para una polarización de $V_{CE} = 2,5V$, $V_B = 0,85V$ y una corriente de colector de 12 mA (en máxima ganancia)	58
4.2. Medidas de la Figura de ruido para distintas polarizaciones a 7 GHz	58

Capítulo 1

Introducción

En un sistema de telecomunicaciones las antenas se rigen por el principio de reciprocidad, es decir que la directividad, la impedancia, el ancho de haz etc., son iguales en transmisión y en recepción. No obstante, no hay que confundir el transmisor y el receptor con la antena transmisora y la receptora.

Por un lado, el transmisor debe encargarse de entregar a la antena transmisora una señal conocida modulada y codificada, que ha pasado por un amplificador de potencia para aumentar su energía y propagarla por el espacio en una o varias direcciones.

Por otro lado, el receptor debe captar la señal de potencia entregada por la antena receptora, que ha sido atenuada y se le ha superpuesto ruido (reduciendo su SNR) y posibles interferencias durante su viaje a través de distintos medios. En este punto las señales recibidas son demasiado pequeñas para ser demoduladas. Por ejemplo, la potencia de las señales Wi-Fi recibidas suelen ser de entre -50 dBm y -75 dBm, mientras que las señales de GPS pueden llegar hasta los -125 dBm en recepción. La solución es añadir un amplificador después de la antena receptora para que amplifique la señal. Sin embargo, hay que tener en cuenta que para demodular y decodificar correctamente la señal recibida debemos tener una SNR grande para que la *Bit Error Rate* (BER) sea baja. Esto se consigue usando un amplificador que aumente la magnitud de la señal aportando el menor ruido posible. En otras palabras, hay que usar un amplificador de bajo ruido o LNA.

Este trabajo se centrará en el diseño, la construcción y la medición del LNA que compone una pequeña parte de todo este sistema de recepción tan complejo.

1.1. Motivación y Objetivos

A finales del siglo XX y principios del siglo XXI, la demanda de productos de comunicación inalámbrica relacionados con la telefonía móvil y la conexión a Internet ha crecido vertiginosamente, hasta tal punto de pasar del 2G al 5G en menos de 30 años. Como ya se ha comentado, el

primer elemento de la mayoría de receptores de los sistemas de comunicaciones es el amplificador de bajo ruido o LNA, que recibe y amplifica la señal débil y corrompida por el ruido de la antena agregando la menor cantidad de ruido posible.

El principal elemento a tener en cuenta en un LNA es la figura de ruido (NF), que es la cantidad de ruido intrínseco que añade el LNA. Un buen LNA tiene un NF bajo, de entre 1 y 3 dB, aunque en algunos casos puede llegar a los 5dB. Además, el LNA debe tener suficiente ganancia para aumentar la señal al nivel de potencia deseado. La ganancia y la figura de ruido no suelen llevarse bien, ya que cuando mejoras una, sueles empeorar la otra, por lo que los ingenieros de microondas suelen jugar con este *trade-off*.

Debido a la creciente demanda de amplificadores de bajo ruido, el objetivo principal de este trabajo es explicar el proceso de diseño, construcción y medición de un LNA que trabaje una frecuencia central de 7,5GHz y ofrezca una figura de ruido de entre 1 y 3 dB con una ganancia de 35 dB. Para ello, el trabajo se resume en 7 capítulos:

- **En el capítulo 2** se hace un estudio de cuál de los 4 transistores que funcionan con tecnología SiGe es el que ofrece un mejor comportamiento para el tipo de amplificador que queremos diseñar. También se realiza una breve explicación de los parámetros S, la figura de ruido y la ganancia y sus respectivos círculos, la estabilidad y la importancia de los DC-Block y DC-Feed en un amplificador.
- **En el capítulo 3** se explica todo el proceso del diseño de un amplificador de una etapa. Esto se hace así porque para comprender el funcionamiento de un amplificador de tres etapas, primero debemos comprender su modelo más sencillo. Para el diseño veremos las diferencias entre el modelo eléctrico ideal, el modelo eléctrico real y el modelo electromagnético y estudiaremos las 3 partes principales del amplificador: la red de adaptación, la red de polarización y la red de estabilización.
- **En el capítulo 4** procedemos a construir un amplificador de 1 etapa con los resultados de las simulaciones electromagnéticas del capítulo anterior. Veremos todos los problemas que pueden llegar a surgir durante un proceso de montaje y la importancia que tiene comprender este proceso para diseñar un modelo que luego sea fabricable. Finalmente, en el proceso de medición se explicará la importancia de calibrar el VNA antes de medir y un método muy útil para realizar varias mediciones automáticamente.
- **En el capítulo 5** se realiza el diseño del amplificador de 3 etapas. No se hace una explicación tan detallada de los apartados ya vistos en el capítulo 3, pero sí se mencionan aspectos que no se tienen en cuenta en una etapa, como los enlaces interetapa, la uniformidad en ganancia, la dependencia entre las distintas etapas...
- **En el capítulo 6** se construye el amplificador de 3 etapas y se destaca la complejidad del montaje y la precisión necesaria de este para que todo funcione correctamente.
- **En el capítulo 7** se encuentran las conclusiones obtenidas al final del trabajo.

Capítulo 2

Características de los transistores

Si bien los amplificadores de AsGa tienen un comportamiento óptimo en Ganancia y ruido, presentan un mayor consumo de corriente. La misión de este proyecto es validar si se puede construir un amplificador comparable en prestaciones a un amplificador de AsGa pero con un consumo menor. Para conseguir este objetivo se propone el uso de transistores de SiGe.

De momento el objetivo de este proyecto se basa en aprender el proceso de diseño y fabricación de un LNA a temperatura ambiente, pero en un futuro, el siguiente paso sería diseñarlo para temperaturas criogénicas. En la siguiente tabla se muestran distintos tipos de LNAs diseñados a temperaturas muy frías:

Referencia	Tecnología	Frecuencia (GHz)	G_{max} (dB)	NF (dB)	P_{dc} (mW)	FOM (GHz/mW)
[1]	100 nm InP HEMT	4-12	37	6	15	4.52
[2]	130 nm InP HEMT	0.5-13	38.1	4.4	15	7.2
[3]	InP HEMT	4-12	34	5	9	6.04
[4]	200 nm InP HEMT	4-12	27	13	5.7	2.91
[5]	100 nm GaAs mHEMT	4-12	31	5.3	8	5.85
[6]	130 nm SiGe HBT	8-12	15	21	8.2	2.6
[7]	SiGe HBT	0.5-4	25	9	8.3	1.17
[8]	SiGe HBT	4-8	26	8	0.58	22.4
[9]	SiGe NPN	3-14	32.4	11.4	5.8	5.39

Tabla 2.1: Distintos proyecto de LNAs

donde la figura de mérito o FOM no es más que una cifra que determina la magnitud de la calidad, desempeño, efectividad o eficiencia de un trabajo y en amplificadores de bajo ruido se

define como:

$$FOM = \frac{S_{21,mag} \cdot Bandwidth[GHz]}{(NF_{mag} - 1) \cdot P_{DC}[mW]} \quad (2.1)$$

En este capítulo se realizará un estudio de 4 modelos de transistores de SiGe diferentes y se seleccionará aquel que mejor se adapte a las necesidades del amplificador.

- Transistor BFR840L3RHESD de Infineon, cuyo Data Sheet podemos encontrar en [10]
- Transistor BFP720 de Infineon, cuyo Data Sheet podemos encontrar en [11]
- Transistor BFU725F de NXP (mismo que BFP740 de Infineon), cuyo Data Sheet podemos encontrar en [12]
- Transistor BFU730LX de NXP (mismo que BFR843EL3 de Infineon), cuyo Data Sheet podemos encontrar en [13]

Es importante comprobar que las especificaciones de los Data Sheet de cada transistor se adaptan a los modelos eléctricos de los fabricantes.

2.1. Característica I-V: Punto de polarización

En este apartado estudiaremos la característica I-V de cada transistor. Un transistor que funciona en la región activa se dice que está polarizado y esto es muy útil para aplicaciones de amplificación. En ADS se puede representar la característica I-V para ver a partir de qué tensión de colector-emisor V_{CE} y de qué corriente de base I_B se consigue que el transistor pase de la región de saturación a la región activa. Para hacer la simulación del punto de polarización se puede usar la función *BJT Curve Tracer* con una corriente de base de 0 a $70\mu A$ y una tensión colector-emisor de 0 a 3V o equivalentemente usando un *DC simulation* que muestree la corriente de base y un *parameter sweep* que barra la tensión V_{CE} :

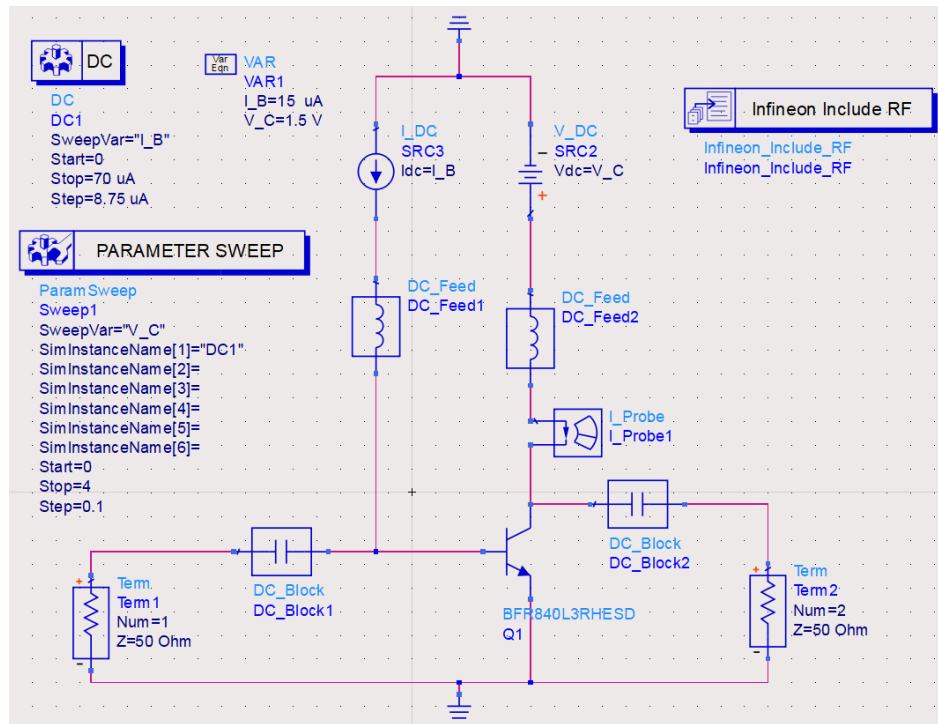


Figura 2.1: Modelo no lineal PSPICE

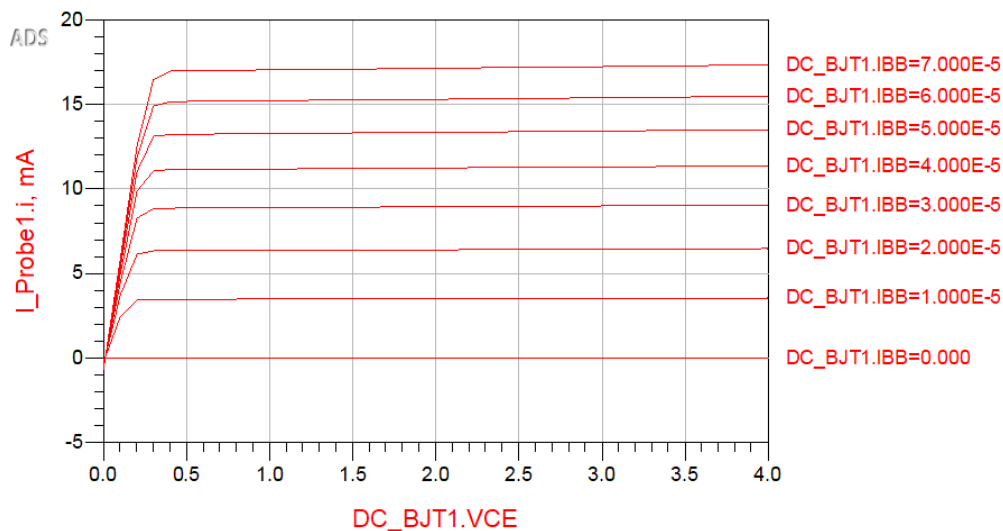


Figura 2.2: Característica I-V Transistor BFR840L3RHESD

Notar que aunque se aumente V_{CE} a un valor mayor del máximo permitido por los Data Sheet, no se contempla el punto de ruptura porque la aproximación del modelo eléctrico de Infineon se ha optimizado para potencias bajas.

Si se realizar la misma simulación para los 4 transistores se observa que tienen una característica I-V muy parecida, pero no idéntica. Esto se debe a que los packages de cada transistor son diferentes y provocan que en continua haya una mínima variación en el punto de polarización.

Por otro lado, de la figura 2.2 se puede obtener β o ganancia de corriente DC (h_{FE}), que es

la relación entre la corriente de colector I_C y la corriente de base I_B , es decir, cuántas veces es mayor la primera que la segunda.

$$\beta = h_{FE} = \frac{I_C}{I_B} \quad (2.2)$$

Esta relación disminuye a medida que I_C aumenta, tal y como vemos en [10, fig. 4]:

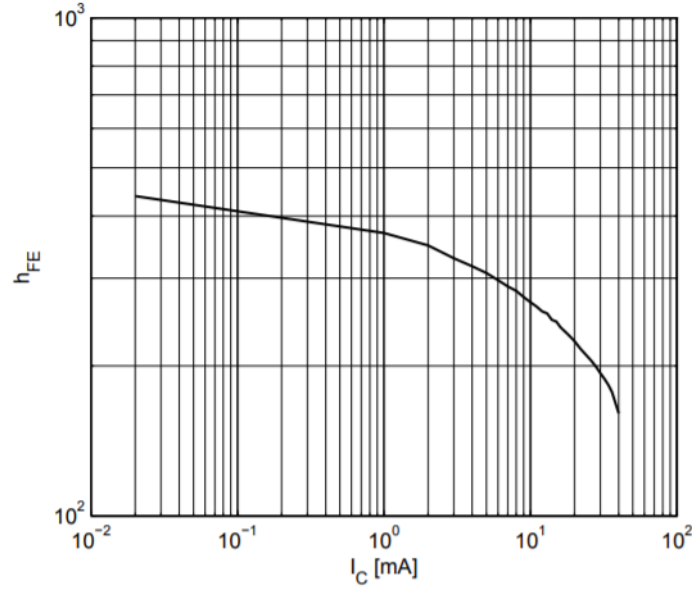


Figura 2.3: DC current gain $h_{FE} = f(I_C)$, $V_{CE} = 1,8V$ BFR840L3RHESD transistor

2.1.1. Elección del punto de polarización óptimo

En este apartado se va a determinar qué alimentación, V_{CE} y I_B debe trabajar el transistor elegido para obtener una figura de ruido mínima y una ganancia elevada.

Como se ve en [10], el fabricante proporciona distintos valores ganancias y figuras de ruido en función de la frecuencia. Dado que el transistor funcionará a una frecuencia de 7,5 GHz se tomará como referencia la tabla de 5,5 GHz del Data Sheet.

Parameter	Symbol	Values	Unit	Test Condition
Maximum power gain	G_{ms}	22	dB	$I_C = 10mA$
Transducer gain	$ S_{21} ^2$	19		$I_C = 10mA$
Minimum noise figure	NF_{min}	0,65	dB	$I_C = 5mA$
Associated gain	G_{ass}	16,5		$I_C = 5mA$

Tabla 2.2: Características AC, $V_{CE} = 1,8V$, $f = 5,5GHz$ transistor BFR840L3RHESD

A continuación se demuestra que los valores dados por el Data Sheet se parecen en el simulador. Para empezar se añaden dos *parameter sweep* a nuestro modelo PSPICE: uno que barra un rango de corrientes I_B y otro que barra un rango de tensiones V_{CE} .

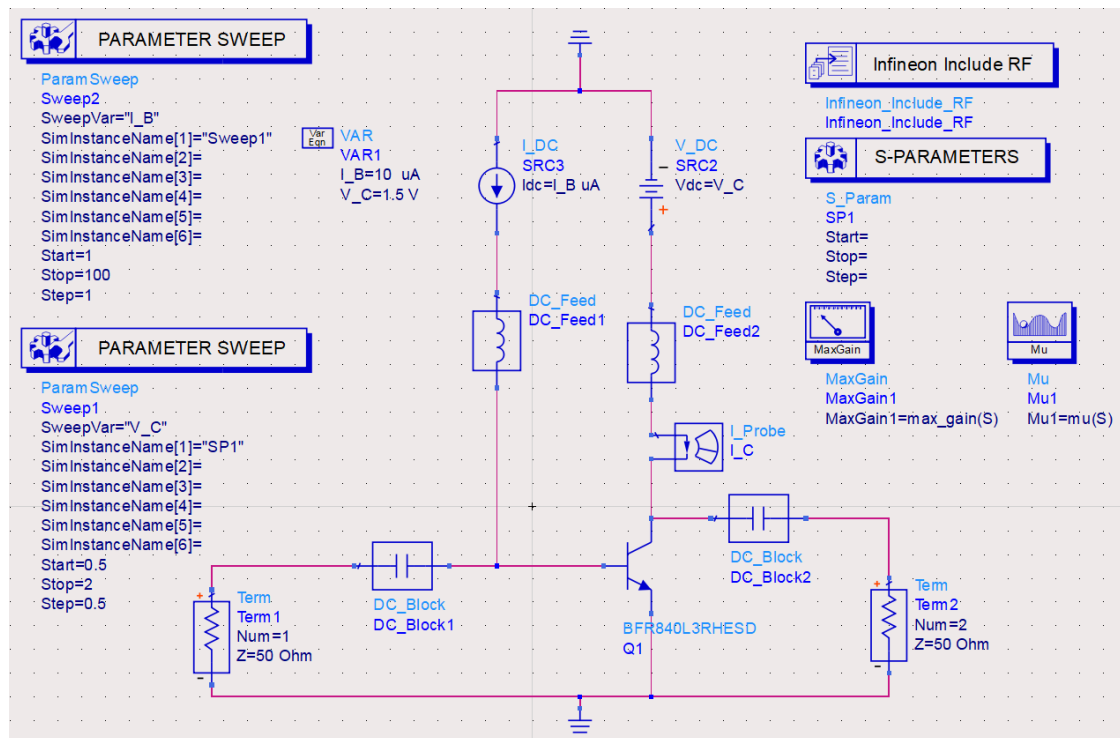


Figura 2.4: Circuito PSPICE con los parameter sweep de V_{CE} y I_C transistor BFR840L3RHESD

Además, hay que enfocar el análisis para una única frecuencia; en este caso para $f = 7,5$ GHz. Para hacerlo hay que ir a la función S-parameters y cambiar el tipo de barrido a *single point*

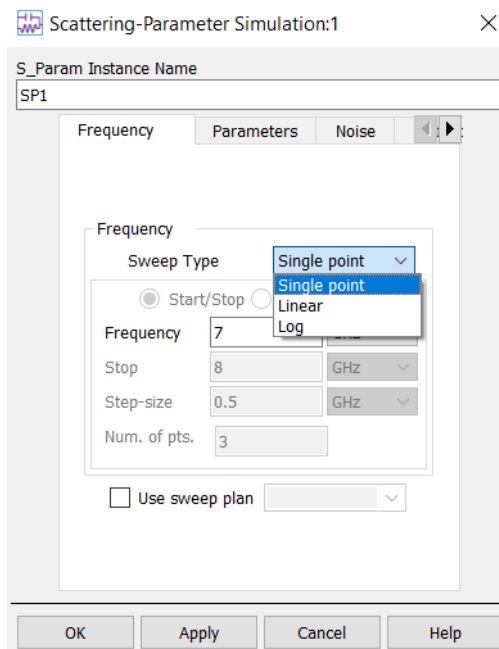


Figura 2.5: Cómo cambiar el tipo de barrido de *linear* a *single point*

Una vez simulado observar que la tensión V_{CE} no tiene mucha influencia en la figura de ruido

y la ganancia. Sin embargo, cuando la corriente de base I_B es muy pequeña se genera mucho ruido y poca ganancia, mientras que cuando I_B es grande sucede lo contrario.

Los markers 1 y 3 indican la mínima y máxima figura de ruido respectivamente, correspondientes a los markers 2 y 4 que indican la ganancia mínima y máxima respectivamente.

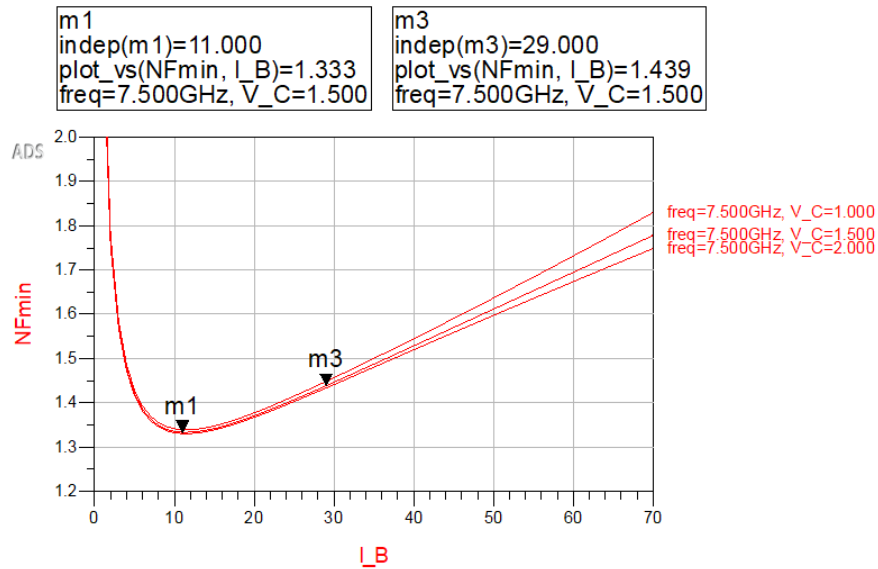


Figura 2.6: Dependencia de la figura de ruido respecto de I_B en μA y V_{CE} en V

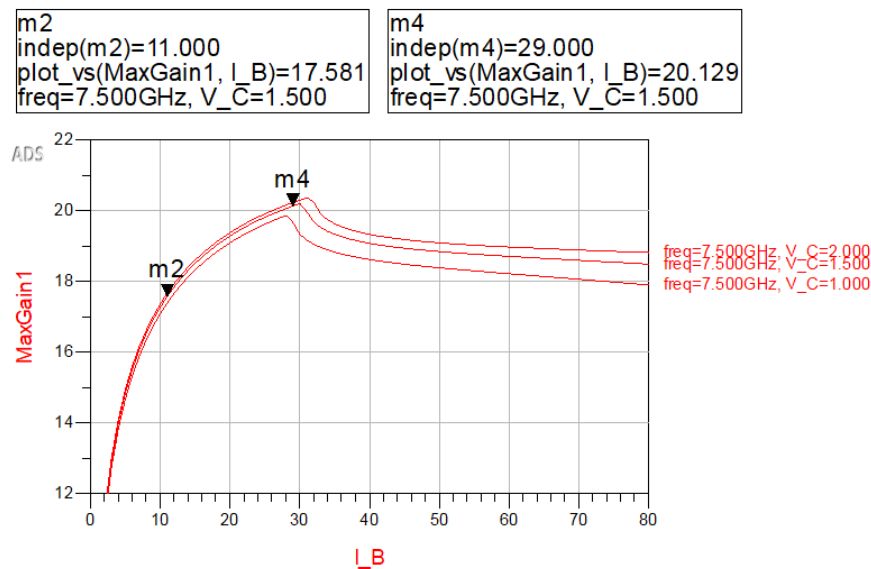


Figura 2.7: Dependencia de la ganancia respecto de I_B en μA y V_{CE} en V

Notar que hay una figura de ruido mínima para una corriente de base $I_B = 11\mu A$ que, haciendo uso de la expresión 2.2, corresponde a una corriente de colector $I_C = 4mA$. De igual forma, se encuentra la ganancia máxima en $I_B = 29\mu A$ que corresponde a una $I_C \approx 9mA$. Las diferencias respecto del Data Sheet se deben a que se ha usado una frecuencia distinta.

2.1.2. Influencia de la frecuencia en el punto de polarización

También es interesante analizar la figura de ruido y la ganancia en función de la frecuencia:

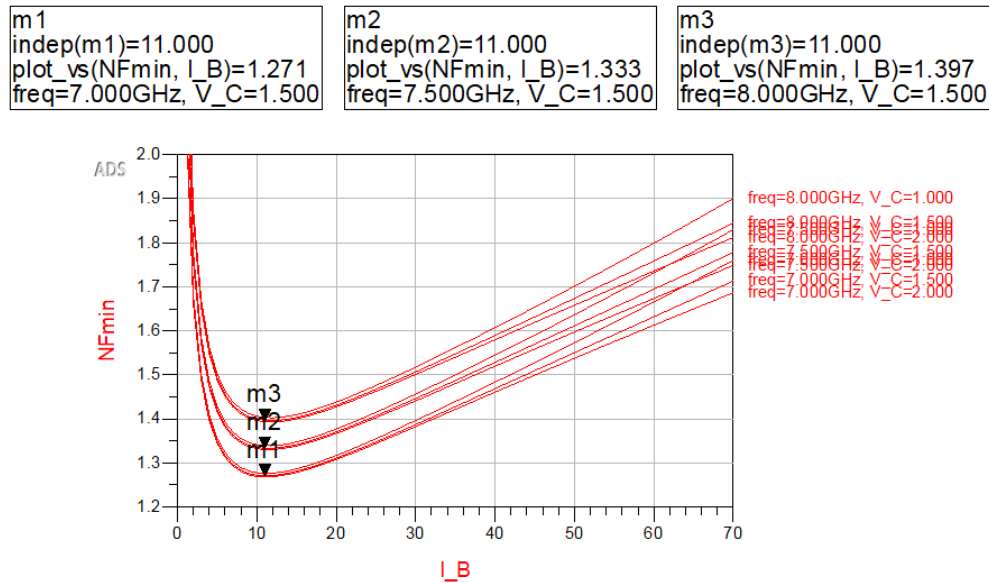


Figura 2.8: Dependencia de la figura de ruido respecto de I_B en μA y V_{CE} en V y múltiples frecuencias

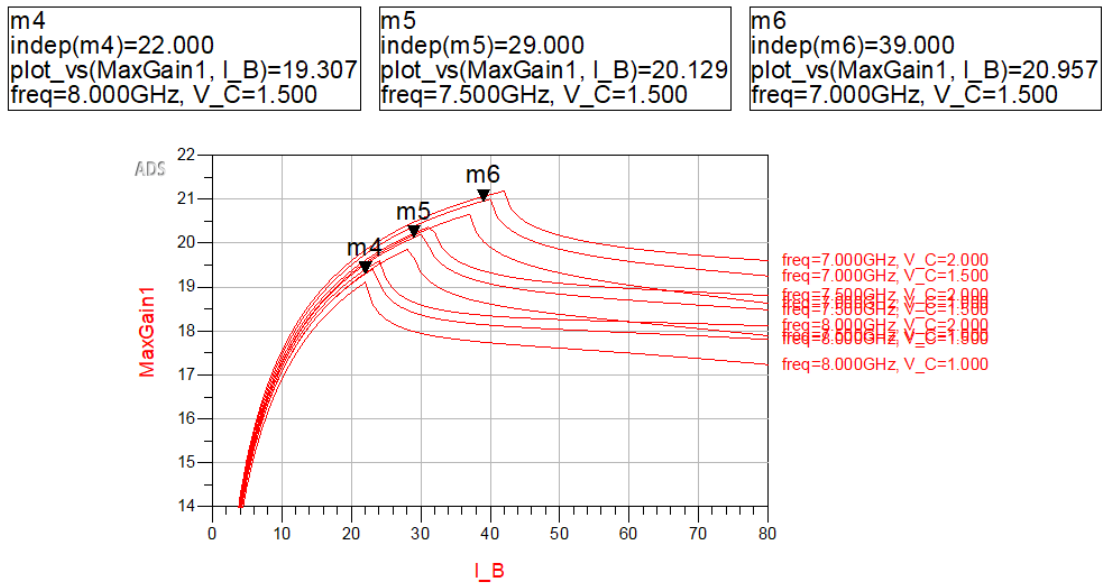


Figura 2.9: Dependencia de la ganancia respecto de I_B , V_{CE} y múltiples frecuencias

Como cabía esperar, tanto la figura de ruido como la ganancia dependen de la frecuencia y a medida que esta aumenta, también lo hace la figura de ruido y la ganancia disminuye. En otras palabras, el aumento de la frecuencia siempre será un mal condicionante para la figura de ruido y la ganancia.

2.2. Parámetros de Scattering

Los parámetros de scattering se utilizan, normalmente en frecuencias altas, para definir el comportamiento de redes eléctricas lineales en régimen permanente de pequeñas señales. Los amplificadores de bajo ruido trabajan con señales de potencia bajas y por tanto tendrán un comportamiento lineal. Si se trabajara con amplificadores de potencia habría que tener en cuenta las no-linealidades. Clasificamos los parámetros S (teniendo en cuenta que las redes de entrada y salida están adaptadas) según:

- S(1,1): Es el coeficiente de reflexión a la entrada
- S(1,2): Es la potencia de la señal que entra por la entrada y sale por la salida
- S(2,1): Es la potencia de señal que entra por la salida y sale por la entrada. Si el sistema es recíproco $S_{21} = S_{12}$
- S(2,2): Es el coeficiente de reflexión a la salida. Si el sistema es simétrico $S_{22} = S_{11}$

Hay tres formas de calcular los parámetros de Scattering gracias a las librerías de Infineon y ADS.

1. La primera consiste en realizar un modelo no lineal PSPICE que se utiliza para representar el dispositivo. Este es el caso ideal, sin embargo, los modelos de señales grandes no suelen producir parámetros S precisos. Si se usa este modelo, se debe comprobar que los parámetros S simulados se aproximen a los del Data Sheet del fabricante. Este tipo de modelos es útil para simulaciones de CC (Corriente Continua).
2. En Infineon, y en muchos otros fabricantes, los transistores tienen un modelo SPARA, que actúa como una caja negra con un puerto de entrada conectado a la base y un puerto de salida conectado al colector, formando así una matriz de 4 parámetros de scattering. En el interior de la caja negra se encuentra el transistor evaluado con diferentes puntos de trabajo (combinaciones de valores de corriente de colector I_C y tensión de colector-emisor V_{CE}) medidos por el fabricante. Cabe esperar que el método SPARA sea más optimo que el anterior, debido a que se trata de un archivo con muchas mediciones hechas por el propio fabricante que determinan un comportamiento medio de los parámetros S del transistor para cada frecuencia. Sin embargo, este método está limitado por el número de combinaciones V_{CE}, I_C que haya medido y incluido el fabricante en el paquete y además, tampoco será útil si queremos evaluar no linealidades como el comportamiento de los armónicos, entre otros, ya que se trata de un modelo de pequeña señal.

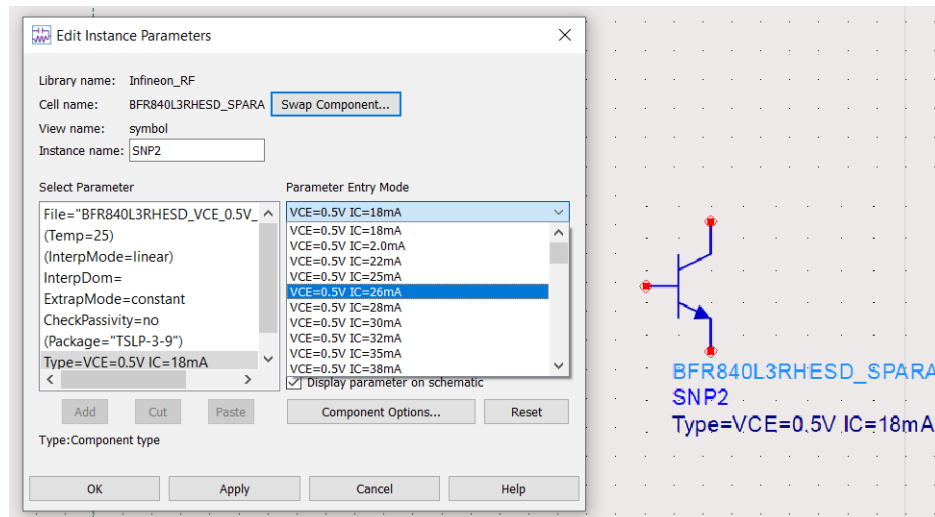


Figura 2.10: Diferentes combinaciones $V_{CE} - I_C$ para el transistor SPARA

3. Usar un “*Dynamic N-Port S-parameter File*”: un elemento de ADS que permite importar una lista *Touchstone* de parámetros S para una frecuencia dada. Este *Touchstone* se puede realizar en el laboratorio tomando las medidas S del transistor y anotándolas por columnas o descargando listas de medidas hechas por los propios fabricantes.

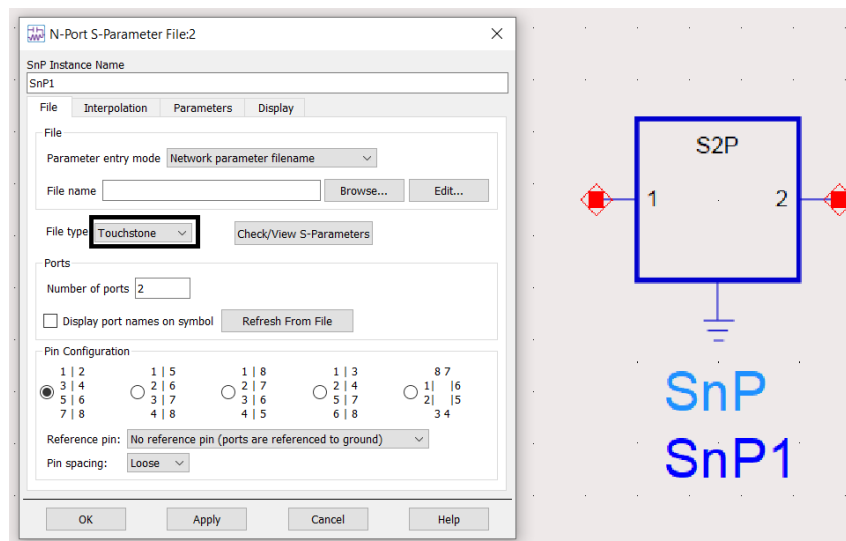


Figura 2.11: Cómo seleccionar un archivo Touchstone haciendo uso del N-Port S-Parameter File

En este capítulo se usarán las opciones 1 y 2 para comprobar cuál de los dos modelos se parece más al Data Sheet y, más adelante, cuando se construya el amplificador se usará la opción 3 para importar las mediciones y comparar cuál de los dos se parece más a los resultados medidos en el laboratorio.

Para medir los parámetros S se ha usado la función *S-Parameters* con un rango de frecuencias de 3 GHz a 8 GHz como se muestra a continuación:

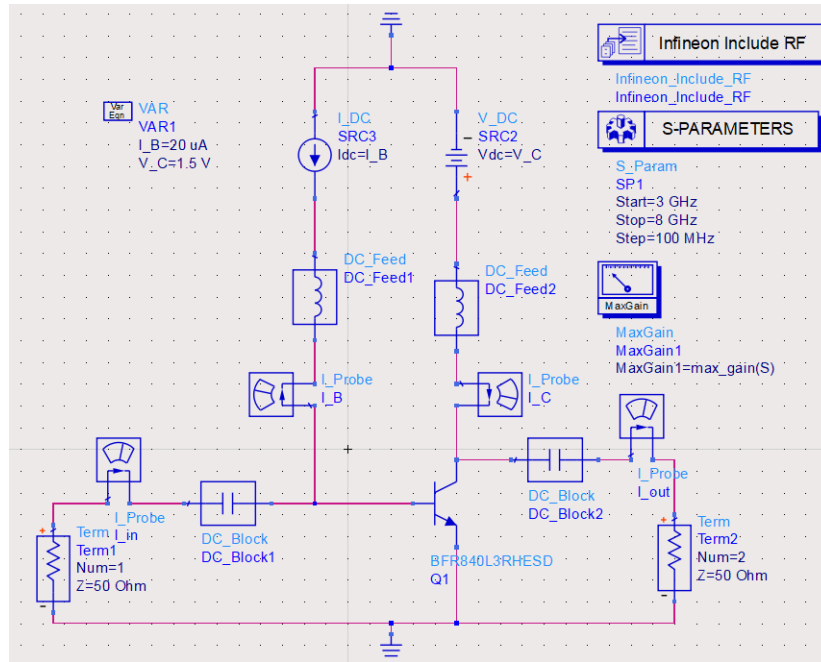


Figura 2.12: Modelo no lineal PSPICE. Se ha incluido el *S-parameters*

Se toma una corriente de colector I_C y una tensión de colector-emisor V_{CE} de referencia para usar en ambos casos. Para realizar la simulación de los parámetros S se va a usar el punto de polarización que se ha encontrado en el apartado 2.1.1, donde se produce mínima figura de ruido para el transistor BFR840L3RHESD y el que se recomienda en el Data Sheet para el resto de transistores

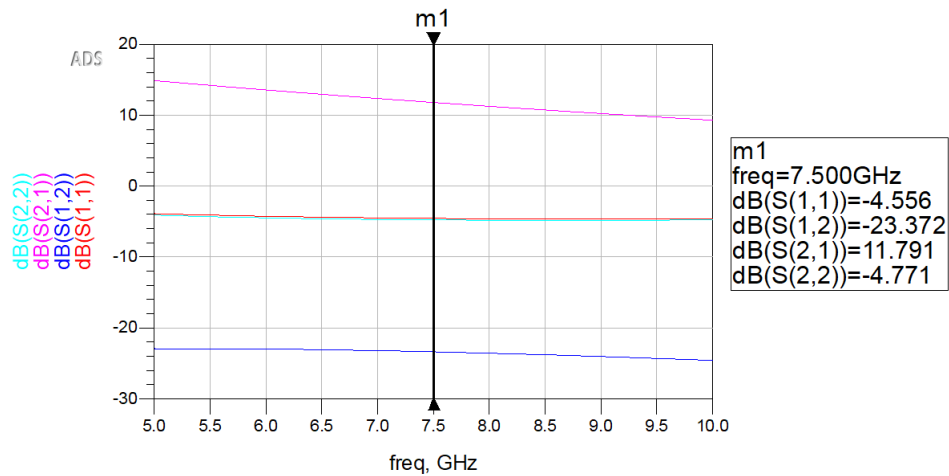


Figura 2.13: Parámetros de Scattering del transistor BFR840L3RHESD. $V_{CE} = 1,5V$, $I_C = 4mA$ y $I_B = 11\mu A$

Observar que el sistema no está adaptado, ya que todavía no se han añadido las redes de adaptación. En la siguiente tabla se muestran los resultados de los parámetros S para ambos modelos de cada transistor:

Transistor	S(1,1)	S(1,2)	S(2,1)	S(2,2)	Unidad	V_{CE}, I_C
BFR840L3RHESD	-4,556	-23,372	11,791	-4,771	dB	$V_{CE} = 1,5V, I_C = 4mA$
BFR840L3RHESD SPARA	-4,313	-22,476	13,298	-5,883	dB	$V_{CE} = 1,5V, I_C = 4mA$
BFP720	-3,420	-23,714	12,470	-11,092	dB	$V_{CE} = 3V, I_C = 5mA$
BFP720 SPARA	-4,715	-24,466	12,217	-10,522	dB	$V_{CE} = 3V, I_C = 5mA$
BFP740 (NXP BFU725F)	-2,641	-24,804	9,983	-7,552	dB	$V_{CE} = 3V, I_C = 6mA$
BFP740 (NXP BFU725F) SPARA	-3,178	-23,104	10,664	-9,798	dB	$V_{CE} = 3V, I_C = 6mA$
BFR843EL3 (NXP BFU730LX)	-5,323	-28,339	12,735	-4,830	dB	$V_{CE} = 1,8V, I_C = 8mA$
BFR843EL3 (NXP BFU730LX) SPARA	-6,212	-26,558	12,203	-5,742	dB	$V_{CE} = 1,8V, I_C = 8mA$

Tabla 2.3: Resultados de las simulaciones de los parámetros de scattering a una frecuencia de 7,5 GHz para cada transistor

Notar que en ningún caso hay diferencias importantes entre el modelo no lineal PSPICE de un transistor y su modelo SPARA, por lo que de momento no se puede saber cuál de los dos se aproxima más a la realidad.

2.3. Figura de ruido mínima y ganancia máxima

En este apartado se va a realizar de nuevo una comparación de ganancia máxima y figura de ruido mínima entre el modelo no lineal y el modelo SPARA de cada transistor. El transistor que ofrezca la menor figura de ruido y la mayor ganancia será el que se usará en el diseño del amplificador.

Para cada transistor, se usarán los mismos valores de V_{CE} y I_C que en la tabla 2.3. Cabe destacar que para que ADS calcule la figura de ruido hay que ir a la función *S-parameters* y seleccionar *Calculate noise* en la pestaña de *Noise*.

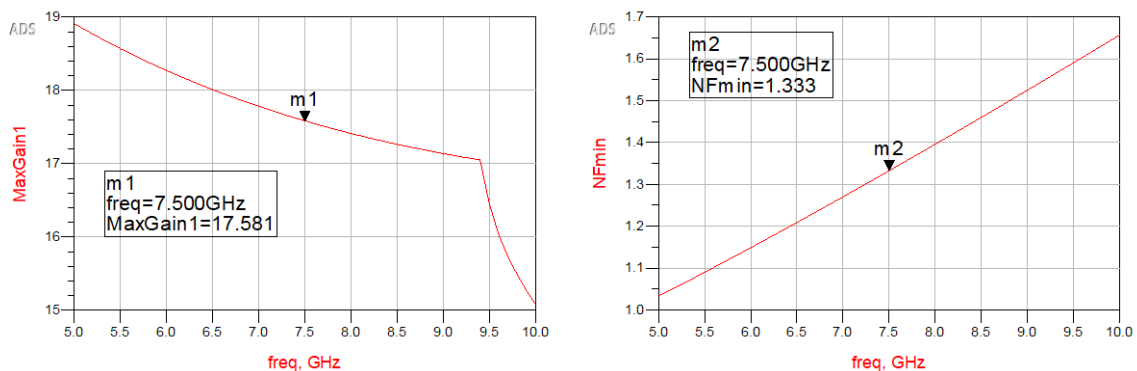


Figura 2.14: Figura de ruido mínima y ganancia máxima con transistor BFR840L3RHESD

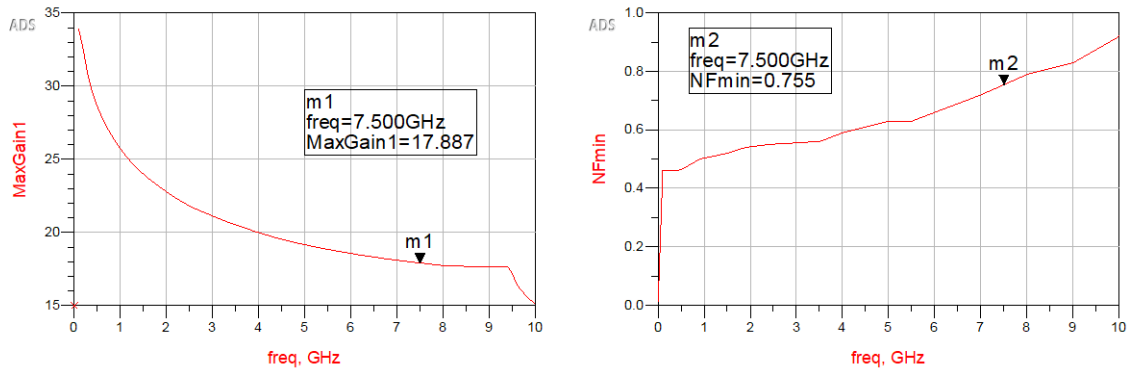


Figura 2.15: Figura de ruido mínima y ganancia máxima con transistor BFR840L3RHESD SPARA

Si se realizan estas mismas simulaciones para los otros 3 transistores, se obtienen los siguientes valores de figura de ruido mínima y ganancia máxima para la frecuencia de 7,5GHz:

Transistor	NFmin	Gmax	Unidad	VCE, IC
BFR840L3RHESD	1,333	17,581	-	$V_{CE} = 1,5V, I_C = 4mA$
BFR840L3RHESD SPARA	0,755	17,887	-	$V_{CE} = 1,5V, I_C = 4mA$
BFP720	0,944	18,092	-	$V_{CE} = 3V, I_C = 5mA$
BFP720 SPARA	0,809	15,673	-	$V_{CE} = 3V, I_C = 5mA$
BFP740	1,203	17,394	-	$V_{CE} = 3V, I_C = 6mA$
BFP740 SPARA	1,122	16,884	-	$V_{CE} = 3V, I_C = 6mA$
BFR843EL3	1,058	17,786	-	$V_{CE} = 1,8V, I_C = 8mA$
BFR843EL3 SPARA	1,106	16,072	-	$V_{CE} = 1,8V, I_C = 8mA$

Tabla 2.4: Ganancia y figura de ruido a una frecuencia de 7,5 GHz para cada transistor

En vista de estos resultados el transistor que ofrece una menor figura de ruido es el BFR840L3RHESD SPARA. Además, es el transistor que exige menor alimentación en sus terminales. Es por esto que se ha elegido este transistor para diseñar el LNA.

Notar que en todos los casos, el modelo SPARA es mucho más eficiente en términos de figura de ruido que el modelo no lineal PSPICE. Como se ha comentado en el apartado 2.2, cabe esperar que el modelo SPARA sea más exacto en términos de figura de ruido que el modelo de señal grande. Sin embargo, debido a la diferencia tan importante entre ambos modelos no podemos asegurar cuál de los dos es más preciso, por lo que se tendrá comprobar experimentalmente.

2.4. Frecuencia de corte

La frecuencia de corte (o *cutoff frequency* en inglés) en un transistor es el límite de la respuesta frecuencial en el que la energía que fluye a través de este se reduce al valor de -3dB (la mitad) de la potencia respecto al nivel de referencia de 0dB.

La frecuencia de corte suele ser unas 10 veces más grande que la frecuencia de operación. En el caso de este transistor, la frecuencia de corte será de unos 80 GHz.

2.5. Estabilidad

Tal y como se explica en [14, pág 564], la estabilidad es un parámetro que controla las posibles oscilaciones indeseadas que pueden generar distorsión en la señal de potencia. Estas oscilaciones se generan por culpa de una impedancia con parte real negativa a la entrada ($|S_{11}| = |\Gamma_{in}| > 1$) o a la salida ($|S_{22}| = |\Gamma_{out}| > 1$) de los puertos de la red de parámetros S.

Además, la estabilidad depende de la frecuencia, por lo que un amplificador puede ser estable a ciertas frecuencias y hacerse inestable en otras.

Durante el análisis de la estabilidad nos podemos encontrar con 3 situaciones:

- **Inestabilidad:** el transistor provoca oscilaciones y por tanto no puede funcionar como amplificador. La inestabilidad es útil en osciladores.
- **Estabilidad incondicional:** una red de puertos es incondicionalmente estable a una frecuencia dada si las partes reales de Z_{in} y Z_{out} son positivas para todas las impedancias de fuente y de carga. Este estado es el más deseado, debido a que el transistor siempre será estable. Para determinar si nuestro sistema es incondicionalmente estable usamos el factor de estabilidad o factor de John Rollett:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (2.3)$$

donde

$$\Delta = |S_{11}S_{22}| - |S_{12}S_{21}| < 1 \quad (2.4)$$

Cuando $K > 1$ y $|\Delta| < 1$, el transistor será incondicionalmente estable, es decir, se encontrará en la zona estable, donde se produce la máxima ganancia. Si los parámetros de scattering no satisfacen estas dos condiciones el sistema no sería incondicionalmente estable y habría que usar los círculos de estabilidad para ver si hay valores de Γ_s y Γ_L para los que haya estabilidad condicional.

Sin embargo, hay otro parámetro mucho más útil que el factor K de Rollett que permite evaluar cuan estable es el sistema. Este se denomina μ - test

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}^*| + |S_{12}S_{21}|} > 1 \quad (2.5)$$

A diferencia de la K , que solo indica si un sistema es estable cuando $K > 1$, el parámetro μ , que de igual forma satisface estabilidad incondicional cuando $\mu > 1$, también es capaz de comparar la estabilidad de dos dispositivos distintos, siendo más estable aquel que tenga mayor μ . Por ejemplo, si tenemos un sistema A con estabilidad incondicional $\mu = 3$ y un sistema B con $\mu = 6$, sabemos que ambos sistemas son estables, pero el sistema B es más estable que el A.

A continuación se muestra la simulación de los parámetros K y μ del circuito usado en la figura 2.12:

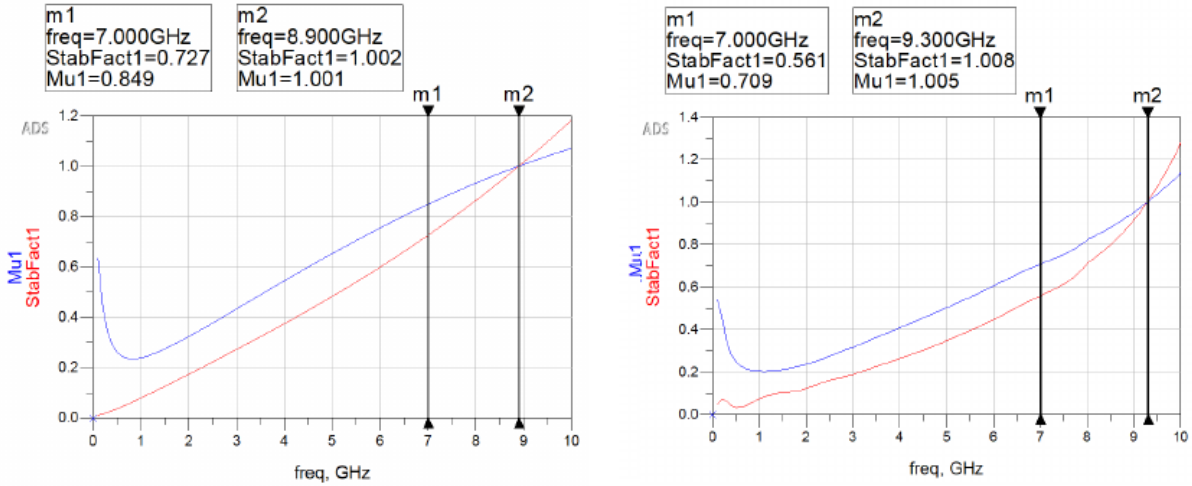


Figura 2.16: Factor de Rollett y μ – test transistor BFR840L3RHESD y BFR840L3RHESD SPARA

Notar que el circuito no es incondicionalmente estable a la frecuencia de 7 GHz. De hecho tendría que llegar a los 9,3 GHz para que empezara a serlo. Para hacer la simulación se ha usado la función *StabFact* y *mu* del ADS.

- **Estabilidad condicional:** una red de puertos es condicionalmente estable a una frecuencia dada si las partes reales de Z_{in} y Z_{out} son negativas para algunas de las impedancias de fuente y de carga. Para analizar la estabilidad condicional del transistor se usan los círculos de estabilidad, que determinan las regiones de Γ_s y Γ_L donde este será condicionalmente estable. Para ello buscamos el centro (C) y radio (R) de los círculos de ganancia de fuente y carga a partir de los parámetros S. Recordar que cada conjunto de parámetros S viene asociado a un valor de frecuencia, por lo que la estabilidad dependerá directamente de esta.

$$C_s = \frac{(S_{11} - \Delta s_{22}^*)^*}{|S_{11}| - |\Delta|^2} \quad ; \quad R_s = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (2.6)$$

$$C_L = \frac{(S_{22} - \Delta s_{11}^*)^*}{|S_{22}| - |\Delta|^2} \quad ; \quad R_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (2.7)$$

Para hacer la simulación se han usado las funciones *S_StabCircle* para la fuente y *L_StabCircle* para la carga. Cabe destacar que es necesario normalizar la carta de smith

para visualizar correctamente los círculos de estabilidad yendo a *plot options*, desmarcando la casilla *auto scale* y poniendo 1 en “max”.

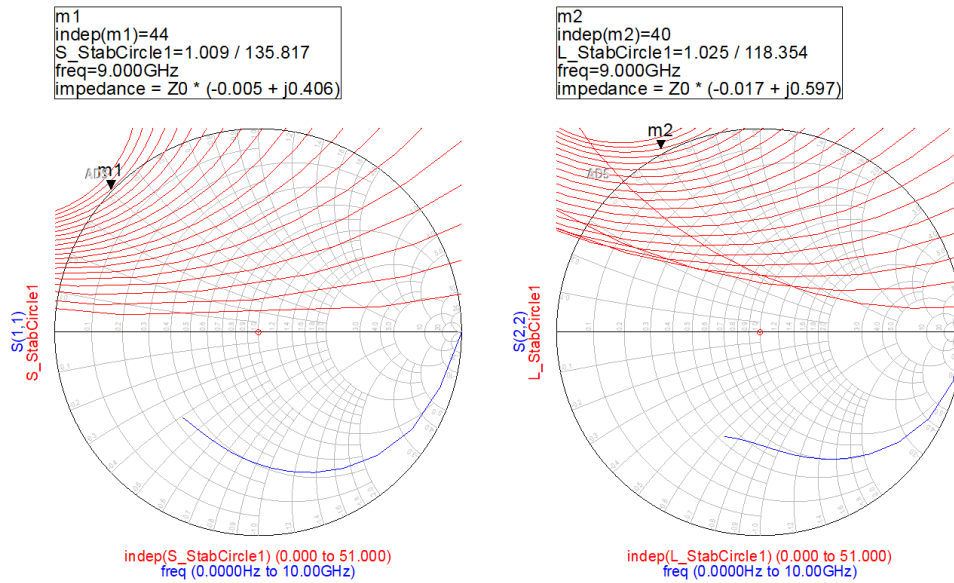


Figura 2.17: Círculos de estabilidad de fuente y de carga para transistor BFR840L3RHESD

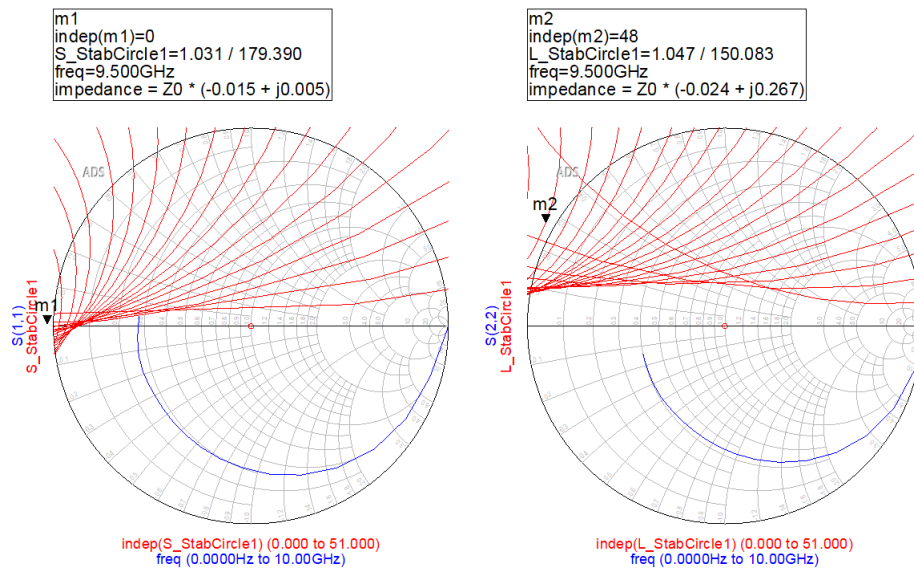


Figura 2.18: Círculos de estabilidad de fuente y de carga para transistor BFR840L3RHESD SPARA

Hay estabilidad en todas aquellas impedancias, que, asociadas a un círculo de estabilidad, se encuentran fuera de la carta de smith. Interesa que todos los círculos se encuentren fuera de la carta de Smith para asegurar que todas las impedancias que hay dentro de esta hagan el circuito estable (o lo que es lo mismo, haya estabilidad incondicional). En este caso, vemos que a partir de 9 GHz para el transistor BFR840L3RHESD y 9,5 para el BFR840L3RHESD SPARA empieza a haber estabilidad incondicional; que comparando con el método del parámetro μ (estabilidad a partir de 8,9 GHz para el transistor

BFR840L3RHESD y 9,3 GHz para el transistor BFR840L3RHESD SPARA), los resultados son muy parecidos.

En resumen, el transistor es inestable para el rango de frecuencias en el que debe trabajar. Hay varias soluciones y una de ellas es usar un filtro paso alto.

Es muy importante saber que la estabilidad que se ha estudiado solo se aplica para 1 transistor. Para diseños de más de una etapa hay que buscar otros métodos para comprobar la estabilidad del circuito (p. ej. observando el aislamiento o evitando picos de inestabilidad en el parámetros S_{21}).

2.6. Círculos de ganancia y figura de ruido

En el diseño de un front-end de RF es importante que la primera etapa de amplificación tenga características de bajo ruido y alta ganancia para desacoplar los efectos de ruido de las siguientes etapas. No obstante, es muy difícil diseñar amplificadores que cumplan con los dos parámetros de diseño, por lo que se crea un cierto compromiso o “trade-off”. De ahí la utilidad de contar con los círculos de ganancia y los círculos de figura de ruido, que indican qué impedancias (normalmente complejas) a la entrada y salida del transistor consiguen mejores resultados.

El objetivo de este apartado es encontrar dichas impedancias complejas que en el siguiente capítulo serán adaptadas a 50Ω mediante las redes de adaptación. No obstante, para entender mejor el funcionamiento de estos círculos antes debe hacerse un análisis teórico con la ayuda de [14, pág 575].

2.6.1. Análisis teórico de los círculos de ganancia

Considerando un bipuerto genérico de dos puertas caracterizado por su matriz de parámetros S , conectado a una impedancia de fuente y de carga genérica, Z_S y Z_L .

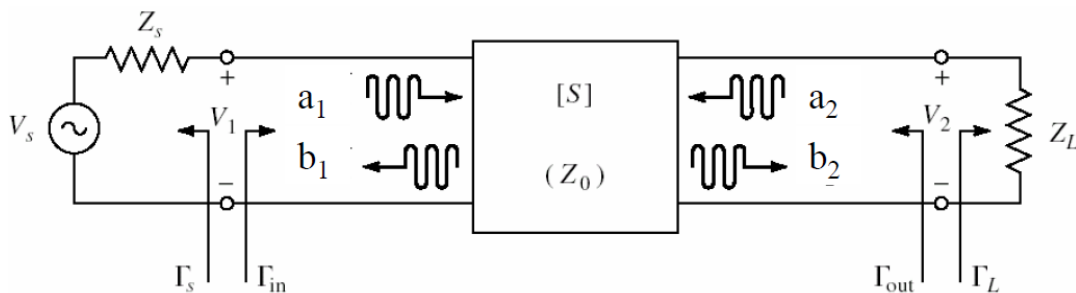


Figura 2.19: Red de dos puertas genérica con impedancia de fuente y carga arbitraria

donde a_1 y a_2 son las ondas progresivas a la entrada y a la salida de la red de parámetros $[S]$ y b_1 y b_2 sus respectivas ondas regresivas. Los coeficientes de reflexión vistos hacia la fuente

y hacia la carga son:

$$\Gamma_S = \frac{a_1}{b_1} = \frac{Z_s - Z_o}{Z_s + Z_o} \quad ; \quad \Gamma_L = \frac{a_2}{b_2} = \frac{Z_L - Z_o}{Z_L + Z_o} \quad (2.8)$$

Además, como que la red no está adaptada $\Gamma_{in} \neq S_{11}$ y $\Gamma_{out} \neq S_{22}$ porque $Z_o \neq Z_L \neq Z_S$. De esta forma podemos expresar el coeficiente de reflexión a la entrada y a la salida del bipuerto en función de la matriz de parámetros S del bipuerto y el coeficiente de reflexión de fuente y carga respectivamente.

$$\Gamma_{in} = \frac{b_1}{a_1} = s_{11} + \frac{s_{12}s_{21}\Gamma_L}{1 - s_{22}\Gamma_L} \quad ; \quad \Gamma_{out} = \frac{b_2}{a_2} = s_{22} + \frac{s_{12}s_{21}\Gamma_s}{1 - s_{11}\Gamma_s} \quad (2.9)$$

Podemos diferenciar tres definiciones de ganancia:

- Ganancia de potencia $G_P = P_L/P_{in}$: definida según el ratio entre la potencia disipada en la carga y la potencia entregada al bipuerto. Es independiente de Z_S .

$$G_P = |s_{21}|^2 \frac{1 - |\Gamma_L|^2}{(1 - |\Gamma_{in}|^2)|1 - s_{22}\Gamma_L|^2} \quad (2.10)$$

- Ganancia disponible $G_A = P_{avn}/P_{avs}$: definida según el ratio entre la potencia disponible desde la salida del bipuerto y la potencia disponible desde la fuente. Asume adaptación conjugada en la fuente y en la carga. Depende de Z_S pero no de Z_L .

$$G_A = |s_{21}|^2 \frac{1 - |\Gamma_s|^2}{(1 - |\Gamma_{out}|^2)|1 - s_{11}\Gamma_s|^2} \quad (2.11)$$

- Ganancia de transferencia $G_T = P_L/P_{avs}$: definida según el ratio entre la potencia disipada en la carga y la potencia disponible desde la fuente. Depende de Z_S y Z_L

$$G_T = |s_{21}|^2 \frac{(1 - |\Gamma_s|^2)(1 - |\Gamma_L|^2)}{|(1 - s_{11}\Gamma_s)(1 - s_{22}\Gamma_L) - s_{12}s_{21}\Gamma_s\Gamma_L|^2} \quad (2.12)$$

Un caso especial ocurre cuando la ganancia de transferencia se calcula en condiciones de adaptación, reflexión nula en la carga y en la fuente ($\Gamma_L = \Gamma_s = 0$), simplificándose por tanto la expresión.

$$G_T = |s_{21}|^2 \quad (2.13)$$

Otro caso especial se produce cuando el parámetro $S_{12}=0$. Esta condición de no reciprocidad es común en muchos dispositivos, estableciendo la condición de ganancia unilateral según:

$$G_{TU} = \frac{P_L}{P_{avs}} = G_s G_o G_L = \frac{(1 - |\Gamma_s|^2)}{|1 - s_{22}\Gamma_L|^2} |s_{21}|^2 \frac{(1 - |\Gamma_L|^2)}{|(1 - s_{22}\Gamma_L)|^2} \quad (2.14)$$

Un amplificador de una etapa se puede entender como una estructura que consta de tres partes: el transistor que realiza el proceso de amplificación, caracterizado por una matriz de parámetros S, y dos redes de adaptación (a la entrada y la salida) que realizan la función de adaptar la impedancia Z_o a la impedancia de fuente y carga (Z_S, Z_L). De ahí que la mejor definición es

la de ganancia de transferencia porque toma en cuenta errores de fuente y carga y además de forma separada como indica la figura 2.20.

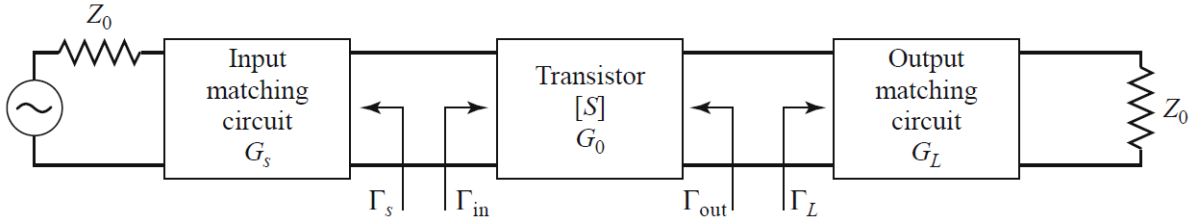


Figura 2.20: Circuito general de un amplificador de una etapa

De la definición de ganancia de transferencia unilateral podemos establecer la definición de círculos de ganancia.

$$G_{TU} = \frac{P_L}{P_{avs}} = G_s G_0 G_L \quad (2.15)$$

donde:

$$G_s = \frac{1 - |\Gamma_s|^2}{|1 - \Gamma_{in} \Gamma_s|^2} \quad (2.16)$$

$$G_0 = |S_{21}|^2 \quad (2.17)$$

$$G_L = \frac{1 - |\Gamma_L|^2}{|1 - S_{22} \Gamma_L|^2} \quad (2.18)$$

Si además el transistor es unilateral, es decir que $S_{12} = 0$ (o es tan pequeño que puede despreciarse), entonces las expresiones de 2.9 pueden reducirse a $\Gamma_{in} = S_{11}$, $\Gamma_{out} = S_{22}$.

Definimos círculos de ganancia constante a todos los valores de Γ_s (equivalentemente Γ_L) que mapeados sobre la carta de Smith definen un valor único de G_s (equivalentemente G_L). Estos valores permiten definir una familia de círculos con centro:

$$C_s = \frac{\frac{G_s}{G_{s-max}} s_{11}^*}{1 - (1 - \frac{G_s}{G_{s-max}}) |s_{11}|^2} \quad (2.19)$$

y radio

$$R_s = \frac{\sqrt{1 - \frac{G_s}{G_{s-max}} (1 - |s_{11}|^2)}}{1 - (1 - \frac{G_s}{G_{s-max}}) |s_{11}|^2} \quad (2.20)$$

Observar que la ganancia máxima se obtiene para $\Gamma_s = s_{11}^*$ y es de valor $G_{s-max} = \frac{1}{1 - |s_{11}|^2}$.

2.6.2. Análisis teórico de los círculos de figura de ruido

Continuando con el análisis del libro [14, pág 580], los círculos de figura de ruido de un amplificador dependerán únicamente del factor de ruido mínimo, intrínseco al transistor, R_n , y

el coeficiente de fuente óptimo,

$$F = F_{min} + \frac{4R_n}{Z_o} \frac{|\Gamma_s - \Gamma_{opt}|^2}{(1 - |\Gamma_s|^2)|1 + \Gamma_{opt}|^2} \quad (2.21)$$

que permite llegar a la definición de una familia de círculos de factor de ruido constante en el plano de $|\Gamma_s|$ con centro

$$C_F = \frac{\Gamma_{opt}}{N + 1} \quad (2.22)$$

y radio

$$R_F = \frac{\sqrt{N(N + 1 - |\Gamma_{opt}|^2)}}{N + 1} \quad ; \quad N = \frac{F - F_{min}}{4R_n/Z_o} |1 + \Gamma_{opt}|^2 \quad (2.23)$$

2.6.3. Simulación de los círculos de ganancia y ruido

Habiendo entendido el funcionamiento teórico de los círculos de ganancia y de ruido se procede a simularlos mediante las siguientes funciones de ADS:

- *GsCircle*: devuelve los círculos de ganancia referentes a la fuente (Source) y correspondientes a la expresión 2.16. El centro y el radio de los círculos se calcula mediante las expresiones 2.19 y 2.20 respectivamente.
- *GlCircle*: devuelve los círculos de ganancia referentes a la carga (Load) y correspondientes a la expresión 2.18. El centro y el radio de los círculos se calcula mediante las expresiones 2.19 y 2.20 respectivamente.
- *GpCircle*: devuelve los círculos de ganancia de potencia correspondientes con la expresión 2.10. El primer círculo de esta función corresponde con la función maxGain.
- *NsCircle*: devuelve los círculos de figura de ruido referentes a la fuente (Source). El centro y el radio de los círculos se calcula mediante las expresiones 2.22 y 2.23 respectivamente. Cabe destacar que en el análisis teórico el ruido se refiere a la entrada, pero en realidad todos los dispositivos lo introducen a la salida. Esto es así para que expresiones como la de Friis tengan coherencia a la hora de aplicarlas teóricamente. Por este motivo que no existe una función “*NlCircle*” en ADS.

Se recomienda usar el botón de help que hay dentro de las funciones para saber cómo funciona la sintaxis de cada una. En la figura 2.21 se observan los círculos de ganancia usando las funciones DC-Feed y DC-Block

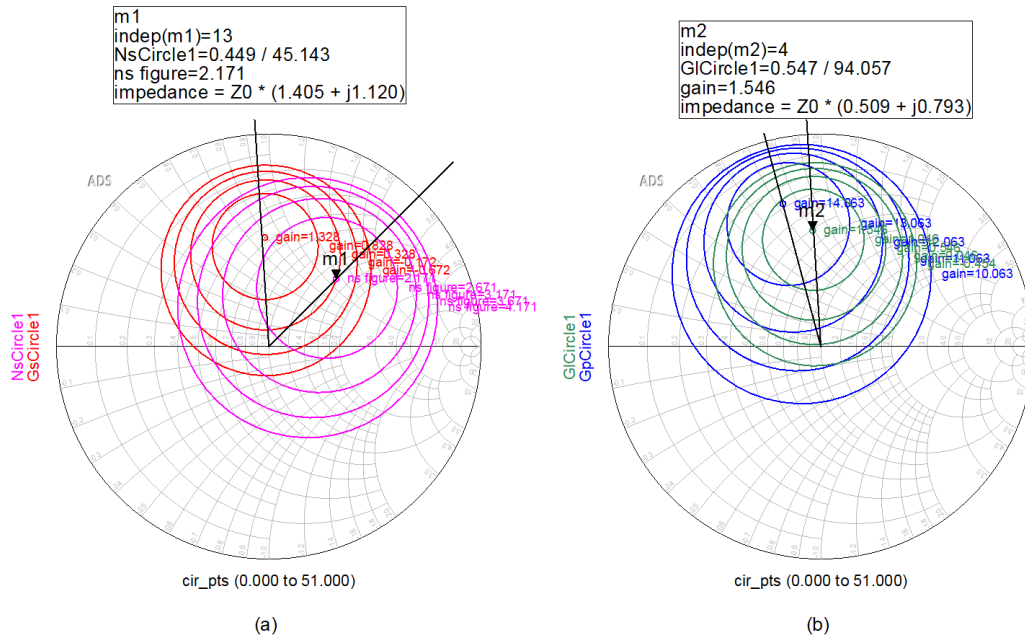


Figura 2.21: A la izquierda (a) círculos de ganancia de fuente y de figura de ruido. A la derecha (b) círculos de ganancia de carga y ganancia de potencia

Círculos	1r círculo	2o círculo	3r círculo	4o círculo	5o círculo
NsCircle	2,171	2,671	3,171	3,671	4,171
GsCircle	1,328	0,828	0,328	-0,172	-0,672
GIcicle	1,546	1,046	0,546	0,046	-0,454
GpCircle	14,063	13,063	12,063	11,063	10,063

Tabla 2.5: Círculos de ganancia y ruido desadaptados

Observar que, para cada caso, el círculo del centro representa el punto más óptimo y a medida que nos alejamos de este, los siguientes círculos van representando una disminución en su efectividad de 0,5 dB (este *step* se puede modificar en la sintaxis de las funciones).

De hecho, si se compara el valor del primer círculo de la figura de ruido con la función *NFmin* de la tabla 2.4 se comprueba que el valor es exactamente el mismo. También se observa que la función *maxGain* de ADS coincide con el primer círculo de la ganancia de potencia (que es independiente de Z_S).

A continuación se calcula la ganancia de transferencia unilateral siguiendo la expresión 2.15. Notar que es bastante mala porque todavía no se ha adaptado el sistema:

$$G_{TU} = G_s G_0 G_L = 10^{\frac{0,328}{10}} \cdot |3,273|^2 \cdot 10^{\frac{1,546}{10}} = 16,49 = 12,17 \text{ dB}$$

La impedancia de la que se partirá en el siguiente capítulo para diseñar las redes de adaptación o *Matching Networks* de entrada y de salida está marcada con los markers.

2.7. DC-Block Y DC-Feed

Los DC-Block y los DC-Feed son capacitancias y inductancias, respectivamente, que tienen un papel muy importante en todo amplificador:

- El DC-Feed bloquea el paso a RF a altas frecuencias para que la señal no se vaya a la alimentación y deja pasar la tensión en continua a bajas frecuencias para que alimente al transistor.
- El DC-Block, en cambio, bloquea la continua cuando ésta alimenta al transistor para que no se vaya hacia las Matching Networks y se solape con la señal de potencia RF que se inyecta por el terminal 1 y se extrae por el 2.

Sin embargo, cuando se quiere diseñar el modelo real del amplificador que funciona a altas frecuencias ($\sim 7,5GHz$) los elementos concentrados como las bobinas y las capacidades se ven influenciados por parásitos que perjudican el sistema. Es por esto que a estas frecuencias se intentan usar elementos distribuidos como las líneas de transmisión, que no introducen pérdidas, sino un desfase en la onda dependiendo de la longitud de estas.

Es por esto que se pueden idear otras formas de construir los DC-Feed como usar una línea de transmisión de $\lambda/4$ de alta impedancia conectada a la fuente de alimentación y a otra línea de transmisión de $\lambda/4$ de alta impedancia con forma cuadrada o con forma de stub radial (que dará mejor comportamiento en ancho de banda) conectada a un circuito abierto. Lo que equivale a usar una capacidad conectada a un circuito abierto, pero ahorrándonos los inconvenientes que implica hacer esto (como los parásitos). A continuación se muestra una figura extraída de [15, pág 25] donde se muestra la representación del DC-Feed que acabamos de explicar:

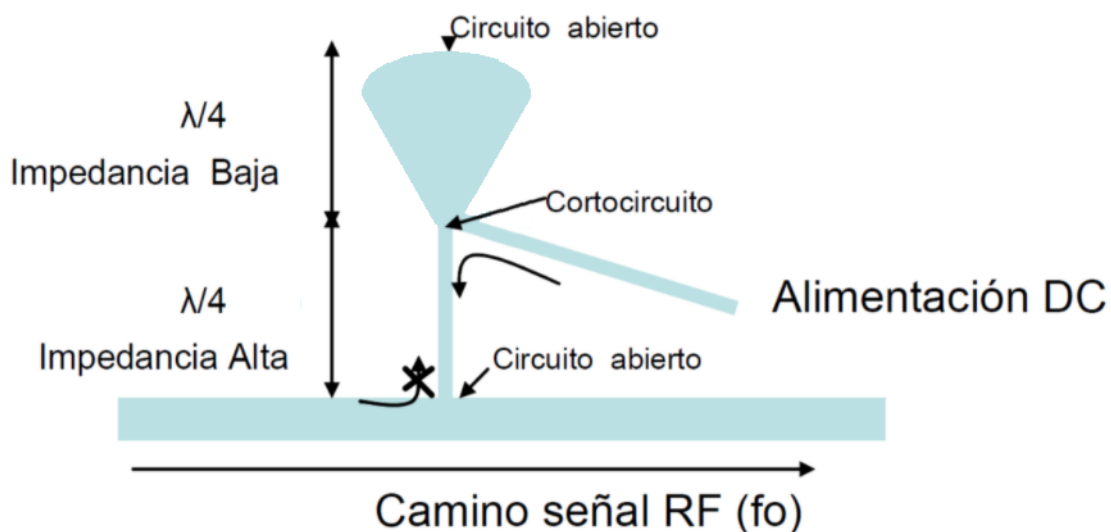


Figura 2.22: DC-Feed con dos líneas de transmisión de $\lambda/4$ acabadas en forma de stub radial.

Por su parte los *DC-Block* pueden sustituirse por líneas acopladas en vez de usar capacidades

reales. Sin embargo, a temperatura ambiente introducen más ruido que las capacidades reales. Esto es debido a la separación S de las líneas acopladas, que necesita ser muy pequeña para tener una figura de ruido óptima, pero, a su vez, si es demasiado pequeña no será posible fabricarla. A continuación se muestra una figura extraída de [16, pág 71] donde se muestra la representación del DC-Block que acabamos de explicar:

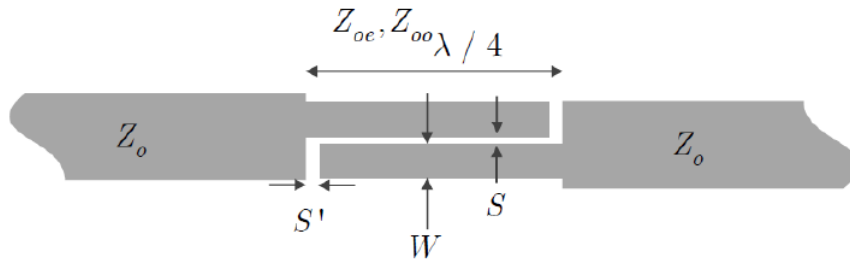


Figura 2.23: Circuito de líneas acopladas con función DC-Block

Capítulo 3

Diseño del LNA de 1 etapa

En todo proceso de ingeniería de microondas primero hay que realizar un estudio del modelo eléctrico ideal para comprobar sus límites y establecerlos como objetivos. En este capítulo partimos del diseño de un modelo ideal de LNA de una etapa que usaremos como referencia para elaborar y explicar el modelo eléctrico real, pasando por las distintas fases de construcción, como las redes de polarización o bias tee, las redes de estabilización, de adaptación... Para, finalmente, llegar al modelo electromagnético que usaremos para construir el amplificador en el laboratorio.

3.1. Modelo eléctrico ideal

En el modelo ideal usaremos las funciones DC-Block y DC-Feed de ADS y no tendremos en cuenta el sustrato.

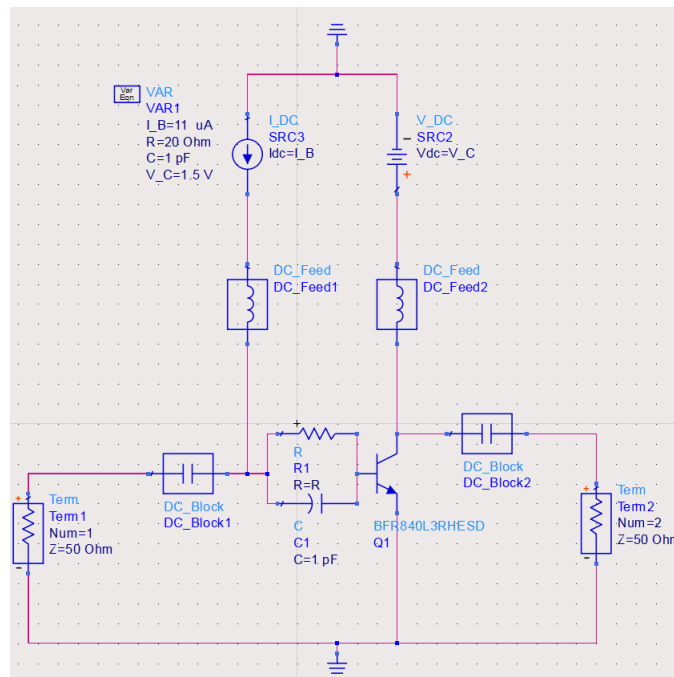


Figura 3.1: Modelo eléctrico de un amplificador de 1 etapa desadaptado

A continuación se realizarán las *Matching Networks* de entrada y de salida para adaptar el sistema. Para ello se parte de la impedancia marcada en la figura 2.21 (a) para la *Matching Network* de entrada y de la impedancia marcada en la figura 2.21 (b) para la *Matching Network* de salida. Sabiendo esto hay dos maneras de elaborar estas redes de adaptación:

1. **Smith Chart Utility:** esta herramienta sirve para elaborar rápidamente las redes de adaptación usando las líneas de transmisión y los stubs en circuito abierto y cortocircuito de la paleta. De esta forma, para una red de adaptación de entrada llevar el punto verde de Z_L^* a $Z_S = 50\Omega$ y para la red de adaptación de salida llevarlo de Z_S^* a $Z_L = 50\Omega$, tal y como se ve en la figura 3.2.

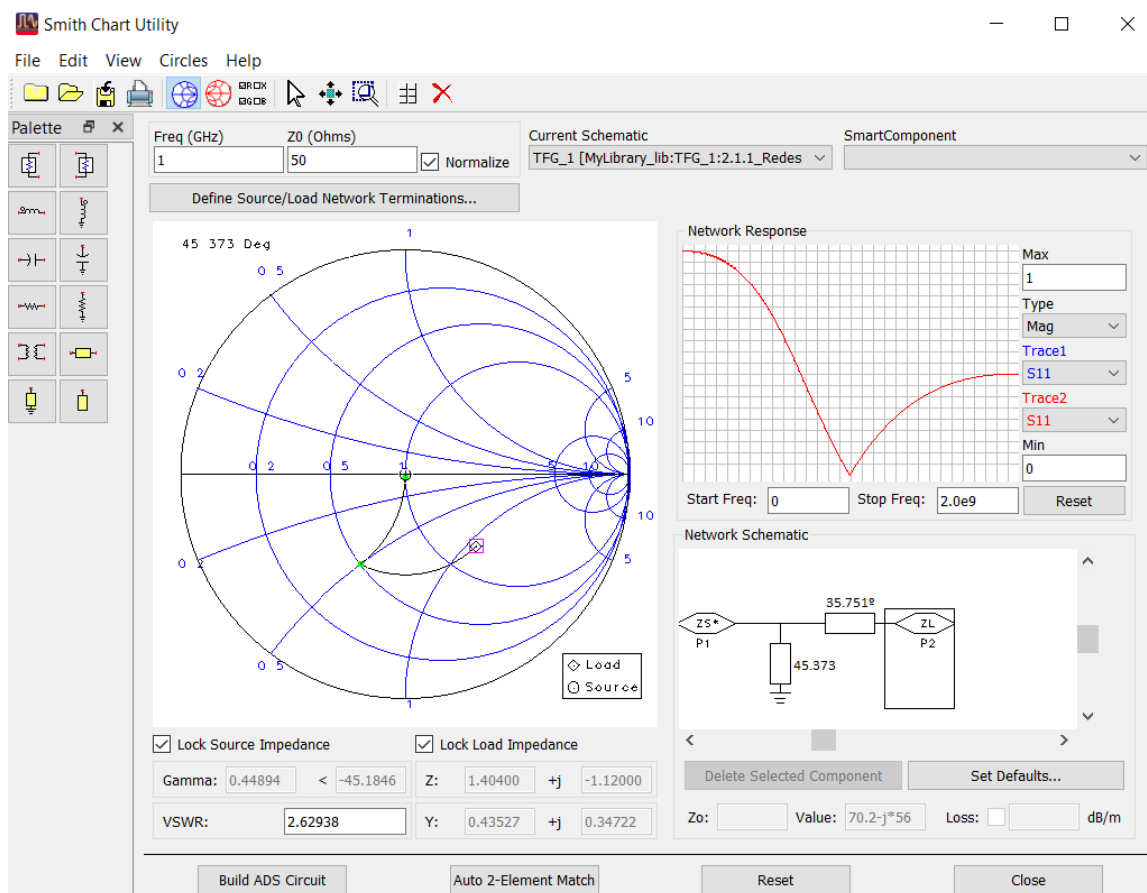


Figura 3.2: Herramienta Smith Chart para le red de adaptación de la entrada. Seleccionar el pin de la impedancia de carga y introducir el valor de impedancia **conjugada** que se quiere adaptar. En la impedancia de fuente se tienen 50Ω

Si se selecciona la línea de transmisión o el stub que se han dibujado automáticamente en la Network Schematic se puede extraer el valor de sus longitudes eléctricas. Hay que tener en cuenta que haciendo esto se modifica la impedancia de entrada de la red de adaptación de salida (ya no corresponderá con el m2 de la figura 2.21.b). Por tanto hay que simular de nuevo el círculo de ganancia a la carga para obtener la nueva impedancia de la que partir para adaptar la salida.

2. **Tunning:** otra forma de crear las redes de adaptación es usando la herramienta *tunning* sobre las longitudes eléctricas e ir probando diferentes líneas de transmisión (*TLIN* en ADS) y stubs en cortocircuito (*TLSC* en ADS) y circuito abierto (*TLOC* en ADS) hasta llegar al centro:

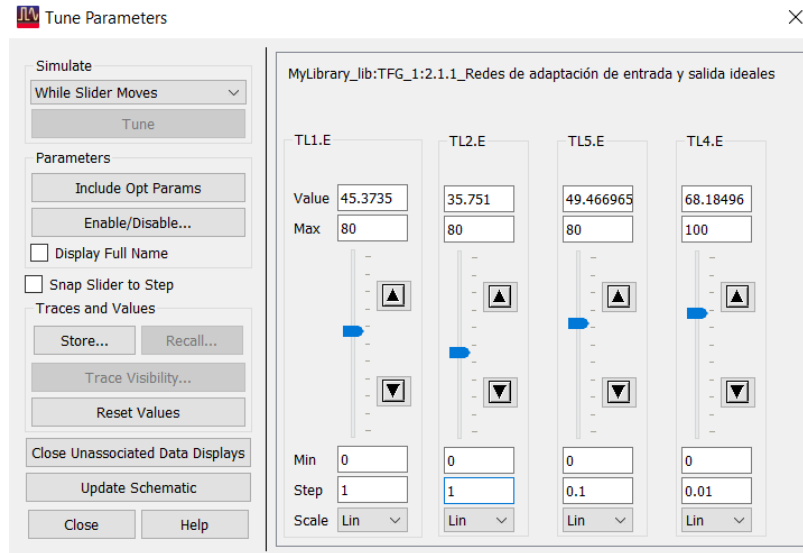


Figura 3.3: Herramienta de tunning con 4 barridos en longitud eléctrica (uno por cada elemento distribuido)

Tener en cuenta que se pueden crear varias redes de adaptación, pero habrá que quedarse con la que menos longitud eléctrica tenga para que el prototipo sea lo más pequeño y menos costoso posible.

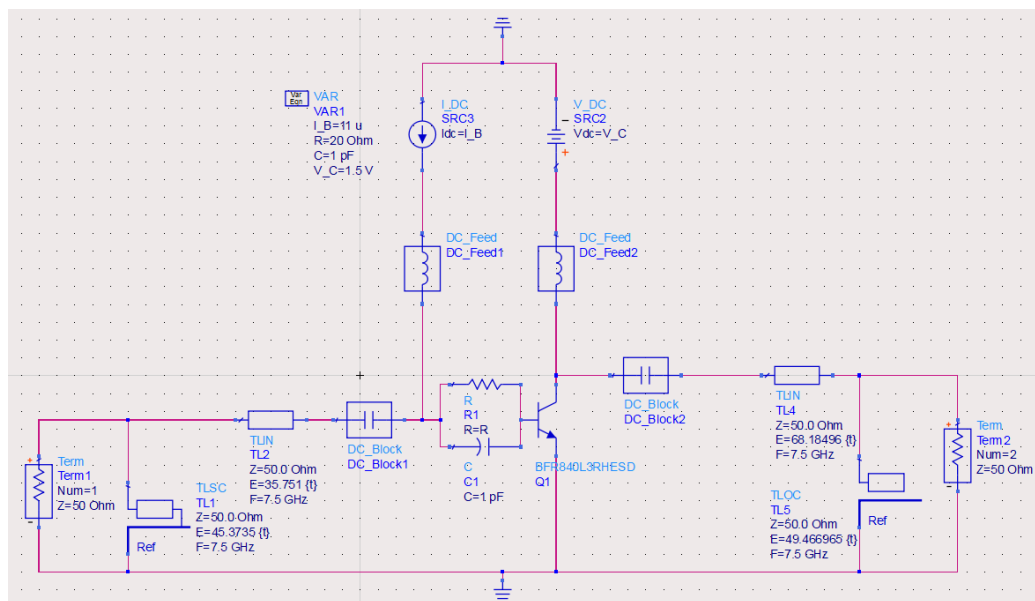


Figura 3.4: Matching Networks de entrada y de salida para la primera etapa de un modelo ideal

Si se simulan los círculos de ganancia y de ruido se puede observar que estos se han movido

al centro de la carta de Smith, confirmando que la adaptación que hemos hecho es correcta. Notar que estos círculos marcan ganancias de fuente y de carga muy bajas porque nos indican cuánta ganancia de fuente y de carga le falta al sistema para estar perfectamente adaptado.

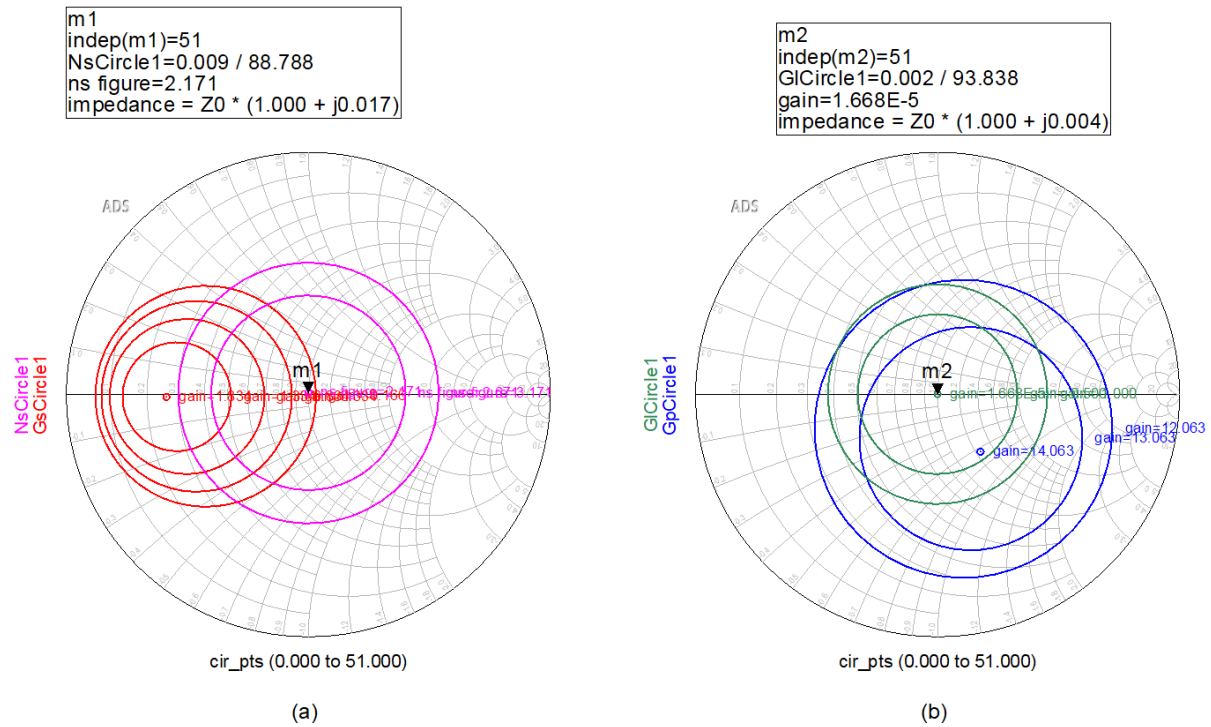


Figura 3.5: Círculos de ganancia y figura de ruido adaptados

Círculos	1r círculo	2o círculo	3r círculo	4o círculo	5o círculo
NsCircle	2,171	2,671	3,171	3,671	4,171
GsCircle	1,834	1,334	0,834	0,334	-0,166
GICircle	1,668E-5	-0,500	-1	-1,500	-2,000
GpCircle	14,063	13,063	12,063	11,063	10,063

Tabla 3.1: Círculos de ganancia y de ruido adaptados

Calculando de nuevo la ganancia de transferencia se observa que esta es prácticamente máxima para los círculos que se han elegido.

$$G_{TU} = 10^{\frac{-0,166}{10}} \cdot |3,939|^2 \cdot 10^{\frac{1,668E-5}{10}} = 1 \cdot 15,516 \cdot 1 = 15,516 = 11,908dB$$

3.2. Modelo eléctrico real

Antes de diseñar el amplificador de 3 etapas, primero se hará uno de 1 etapa con un sustrato que esté disponible en el laboratorio. Cuando se finalice este primer prototipo y el resultado

sea el esperado, se añadirán las siguientes dos etapas para conseguir el objetivo de los 35dB de ganancia.

3.2.1. Elección del sustrato

La elección del sustrato es muy importante en el diseño de cualquier dispositivo con tecnología microstrip. Hay muchos tipos de sustratos y una buena opción para decidir cuál de ellos elegir es buscar el sustrato que presente menos pérdidas en transmisión para nuestra frecuencia de trabajo de 7,5 GHz. Estas pérdidas en transmisión se cuantifican con la tangente de pérdidas (comúnmente denominadas “dissipation factor” en los Data Sheet) y son la disipación de energía electromagnética de un material dieléctrico.

$$\tan(\delta) = \frac{w\varepsilon'' + \sigma}{w\varepsilon'} = \frac{1}{Q} \quad (3.1)$$

donde σ es la conductividad de las pistas del sustrato (normalmente de cobre) y Q es el factor de calidad. Cuando no se tiene claro el sustrato que se quiere elegir se puede abrir un esquemático en ADS y añadir una línea de transmisión real *MLIN* conectada a dos terminales. Luego mirar todos los sustratos disponibles en el laboratorio y trasladar sus propiedades a ADS con la función *MSUB*. De esta forma, mediante la herramienta tuning podemos evaluar la tangente de pérdidas de cada sustrato y quedarnos con el que mejores condiciones tenga para nuestra frecuencia (7,5 GHz).

Otro aspecto a tener en cuenta cuando se elige el sustrato de un amplificador es que el grosor del transistor y del sustrato sean muy parecidos. Si el sustrato fuera mucho más ancho que el transistor, el pin de éste se doblaría y se rompería en el momento de soldarlo, por lo que sería necesario añadir una pequeña plataforma debajo de este para que estuviera a la misma altura. Este amplificador usará el sustrato Rogers ARLON AD1000, que está disponible en el laboratorio y cuyo Data Sheet encontramos en [17]

General Parameters	Value	Units
Dielectric constant (Dk)	10,2	-
Substrate thickness (H)	25	mils
Dissipation factor (TanD)	0,0023	-
Conductor thickness (T)	0.006 to 0.127	mils
Copper conductivity (Cond)	$5,8 \cdot 10^7$	S/m

Tabla 3.2: Propiedades del Sustrato Rogers AD1000

3.2.2. Capacidades y resistencias reales

A lo largo de este proyecto se usarán varios tipos de capacidades y resistencias reales, pero en este apartado solo se explicarán un caso de cada tipo para comprender la influencia de los

parásitos. Se han elegido los componentes de Murata porque en su página web [18] los tienen bien documentados y en general, suelen ser muy económicos.

Los DC-Block del modelo ideal deben sustituirse por una capacidad de aproximadamente 1pF para una frecuencia de 7,5GHz. Es muy importante comprobar que las capacidades funcionen como deseamos a la frecuencia de trabajo. Se ha elegido la capacidad GRM0225C1CR70WA03 que, aunque tiene una capacitancia de 0,7pF, los elementos parasitarios hacen que a nuestra frecuencia valga 1,1pF como vemos en la figura 3.6:

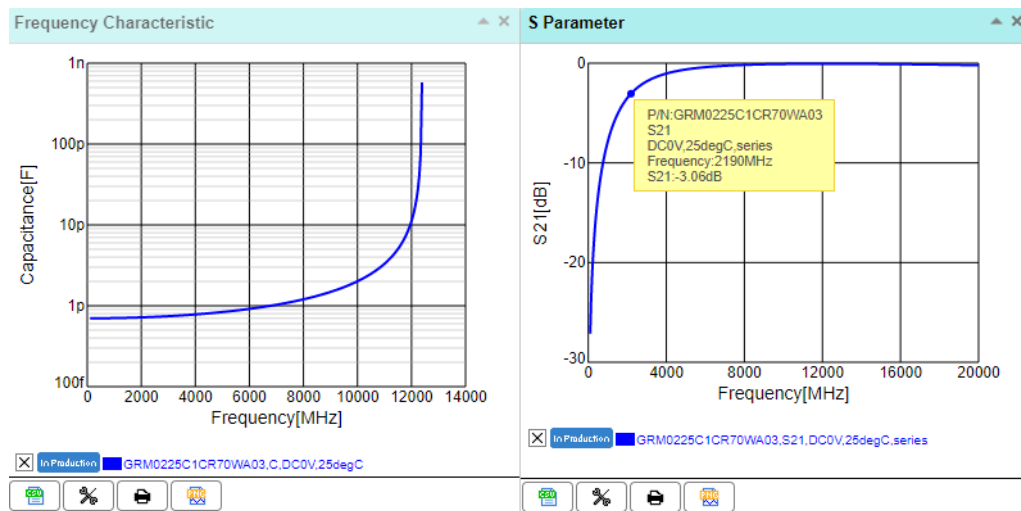


Figura 3.6: Representación de la capacitancia y del parámetro S_{21} de la capacidad GRM0225C1CR70WA03 de Murata

Para la resistencia del estabilizador se ha usado una resistencia real SCPX_0705_D_19950814 de 10Ω . A diferencia de las capacidades y las bobinas, los modelos reales de las resistencias no varían considerablemente en función de la frecuencia.

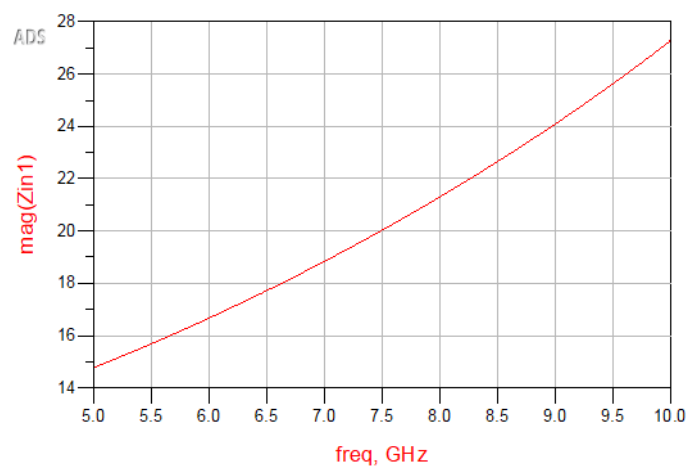


Figura 3.7: Representación de la impedancia en función de la frecuencia para la resistencia SCPX_0705_D_19950814 de 10Ω

3.2.3. Redes de polarización

Hasta ahora se ha supuesto que las fuentes de corriente y de tensión que alimentan a la base y al colector del transistor son ideales. Sin embargo, en un diseño real esto no es así debido a que las fuentes de corriente continua introducen un poco de ruido. Además, cualquier onda que se encuentre en un rango frecuencial menor al de nuestra frecuencia de trabajo puede colarse en nuestro circuito RF y saturar el transistor. Esto puede suceder con las ondas de radio FM y televisión (30MHz-300MHz), con las ondas GPS, bluetooth y móvil (300MHz-3GHz) y TV por satélite y Wifi (3GHz-30GHz).

Este problema se puede solucionar construyendo una red de polarización que aisle las frecuencias indeseadas. El aislamiento lo debemos considerar desde el punto donde ponemos la tensión DC hasta el camino de RF. Se consigue un buen aislamiento cuando este vale -20dB o menos para toda la banda frecuencial usando capacidades en paralelo (aunque también podrían usarse bobinas en serie o una combinación de ambas) que tengan un parámetro $S(2,1)$ muy bajo a la frecuencia que queremos mejorar este parámetro. No obstante, como que la frecuencia de trabajo es muy alta, se ha decidido usar un stub radial (siguiendo lo explicado en el apartado 2.7) como primer elemento de esta cadena de capacidades en paralelo. La figura 3.8 muestra el aislamiento de generado por la red de polarización de la entrada habiendo usado solamente un stub radial:

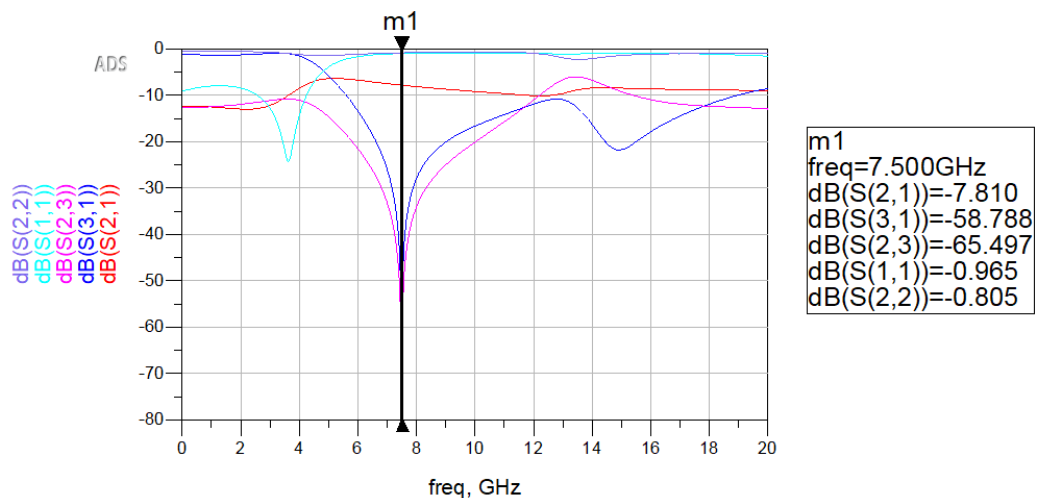


Figura 3.8: Los parámetros $S(1,3)$ y $S(2,3)$ muestran el aislamiento de la entrada respecto de la alimentación y de la alimentación respecto del transistor respectivamente

A continuación, haciendo uso de las capacidades de Murata en paralelo se consigue obtener un buen aislamiento para todo el rango frecuencial:

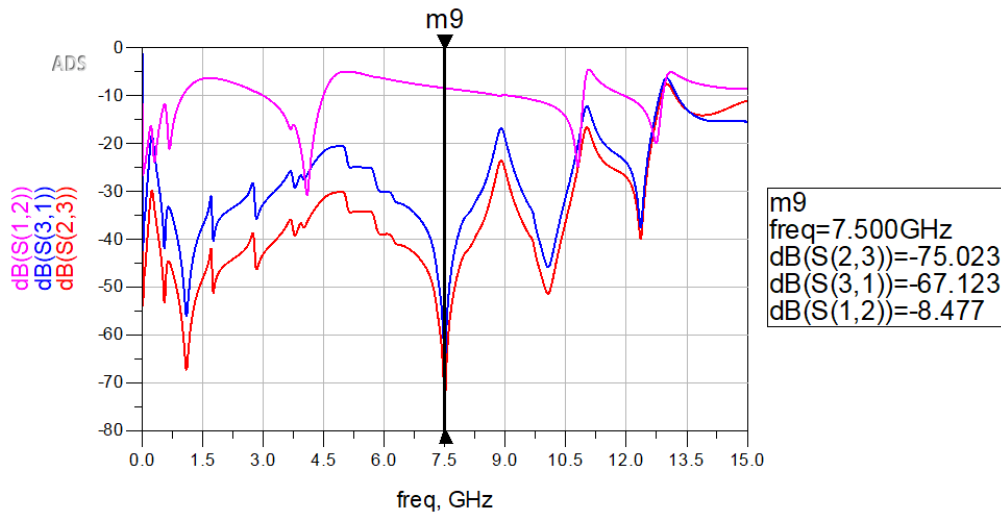


Figura 3.9: Aislamiento de la red de polarización de entrada

Hasta ahora era útil usar una fuente de corriente para alimentar la base del transistor porque los Data Sheet de transistores BJT suelen dar este parámetro en corriente. Sin embargo, debido a que no existen fuentes de corriente en la práctica, hay que sustituirla por una fuente de tensión equivalente. Para poner una fuente de tensión equivalente, se activa la opción *Simulate* \gg *DC Annotation* \gg *Annotate Pin Current* y con tuning se puede encontrar la tensión que genera una corriente de $11\mu A$. Esta es 0,813 V.

En la figura 3.10 se muestra el modelo eléctrico de la red de polarización de entrada

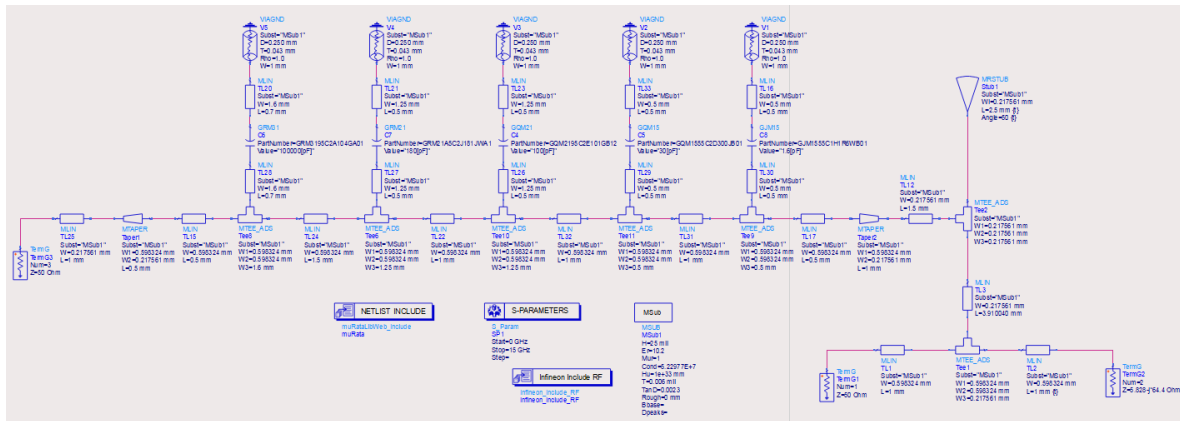


Figura 3.10: Representación del modelo eléctrico de la red de polarización de entrada

Notar que el TermG2 tiene una impedancia de carga igual a la impedancia de entrada del transistor que usaremos. Se ha procurado que los agujeros (VIAGND) tengan el mismo tamaño que las brocas que se usarán en el laboratorio y que las dimensiones de las líneas de transmisión y de los mTee tengan la misma anchura que las capacidades.

Finalmente se repite el mismo proceso para la red de polarización de salida.

elevan la estabilidad del sistema. Los resultados no son muy buenos, por lo que hay que tomar una decisión: eliminar la red de estabilización que está compuesta por una resistencia real culpable de este mal comportamiento para mejorar la figura de ruido y la ganancia a costa de disminuir la estabilidad. Recordar que una resistencia real cuya potencia de ruido para frecuencias menores a 100 GHz y temperaturas mayores a 100 °K, se define como:

$$\bar{v}_n^2 = 4k_BTR \quad (3.2)$$

Si finalmente se elimina la red de estabilización y se reajustan las redes de adaptación se observa que la figura de ruido se reduce a 1,6 dB y la ganancia aumenta hasta los 13,606 dB con una estabilidad de 0,896.

Por último conectamos las redes de polarización al DC-Feed y observamos que estas no alteran gravemente a las redes de adaptación ni viceversa:

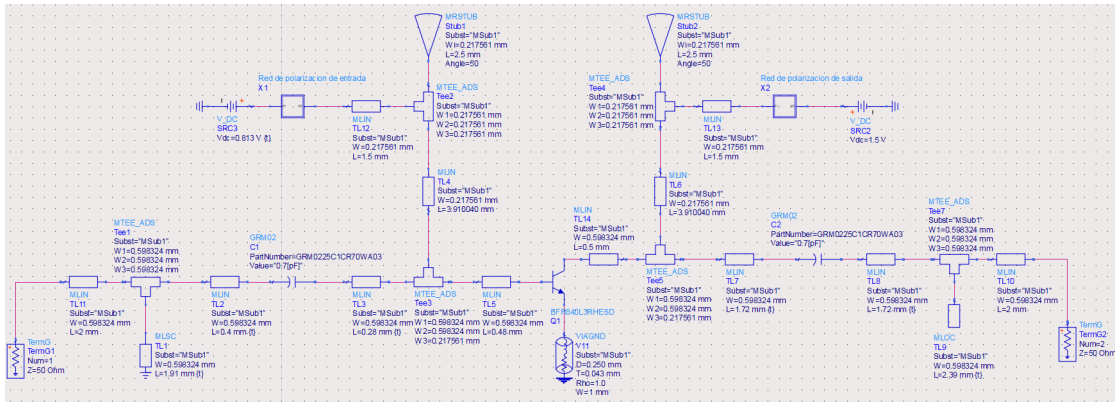


Figura 3.12: Modelo eléctrico del amplificador de 1 etapa real

Simulando se obtiene una figura de ruido de 1,573 dB, una transmisión de 11,851 dB y una estabilidad de $\mu = 2,1$. Si se evalúan también los parámetros S a lo largo del espectro frecuencial se puede observar que no hay una adaptación perfecta (los parámetros S(1,1) y S(2,2) no coinciden a la frecuencia de trabajo de 7,5 GHz) debido a que se ha priorizado la figura de ruido a la ganancia.

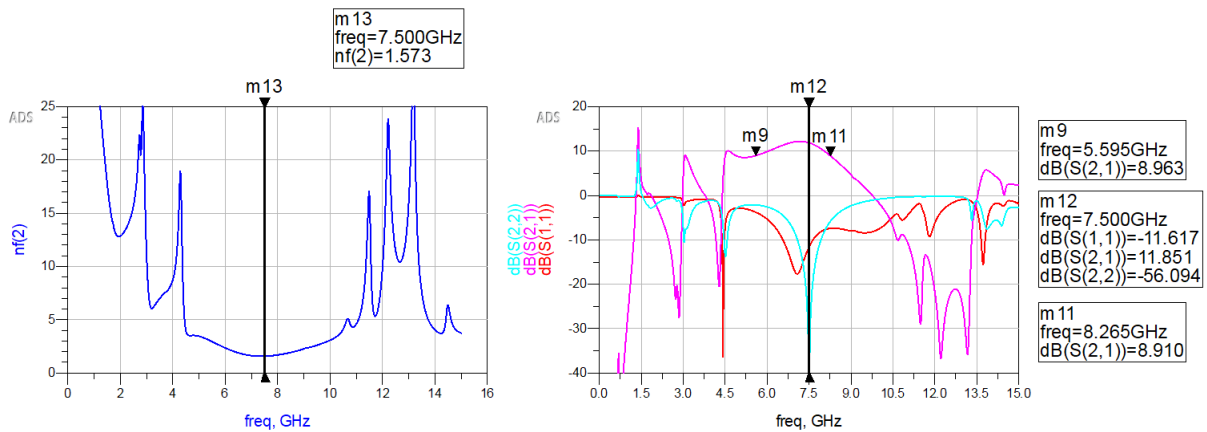


Figura 3.13: Parámetros S del amplificador de 1 etapa real

Debido a los elementos concentrados presentes en el sistema se generan frecuencias de resonancia que hay que eliminar. Estos picos de ganancia se encuentran en 1,5GHz, 3GHz y 14GHz donde los parámetros S11 y S22 son positivos (esto son focos de inestabilidad). Sería ideal tener la máxima ganancia solo en la región de trabajo entre 7 y 8 GHz. Para solucionarlo se puede añadir alguna resistencia entre el stub radial y el resto de capacidades de las redes de polarización. En las bases esta resistencia puede ser grande, mientras que en los colectores deberá ser más pequeña para evitar grandes caídas de tensión. Si se añade una resistencia de 100Ω en la base y de 20Ω en el colector se eliminan los focos de inestabilidad:

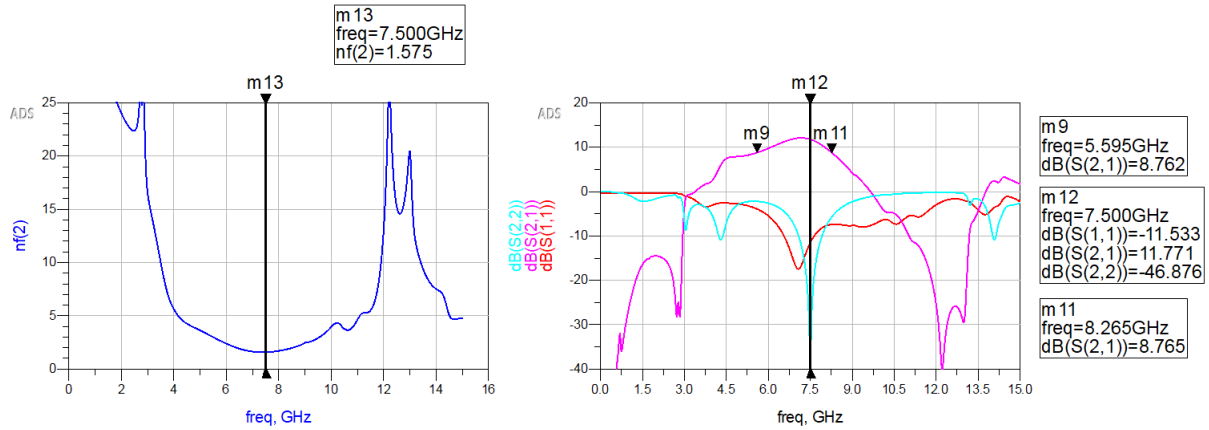


Figura 3.14: Parámetros S del amplificador de 1 etapa real sin focos de inestabilidad

Además, con esas resistencias también se mejora el aislamiento de las redes de polarización del amplificador como se ve en la figura 3.15.

Finalmente se puede calcular el ancho de banda actual encontrando las frecuencias que corresponden a una caída de 3dB respecto del valor del parámetro S(2,1) como:

$$BW = f_{max} - f_{min} = 8,3GHz - 5,6GHz = 2,7GHz$$

Cabe destacar que hay un trade-off entre aislamiento y ancho de banda. Como que el aislamiento ha mejorado con la resistencia, se pueden eliminar las capacidades de 180pF y 1.6pF de la red de polarización (figura 3.10) para mejorar el ancho de banda:

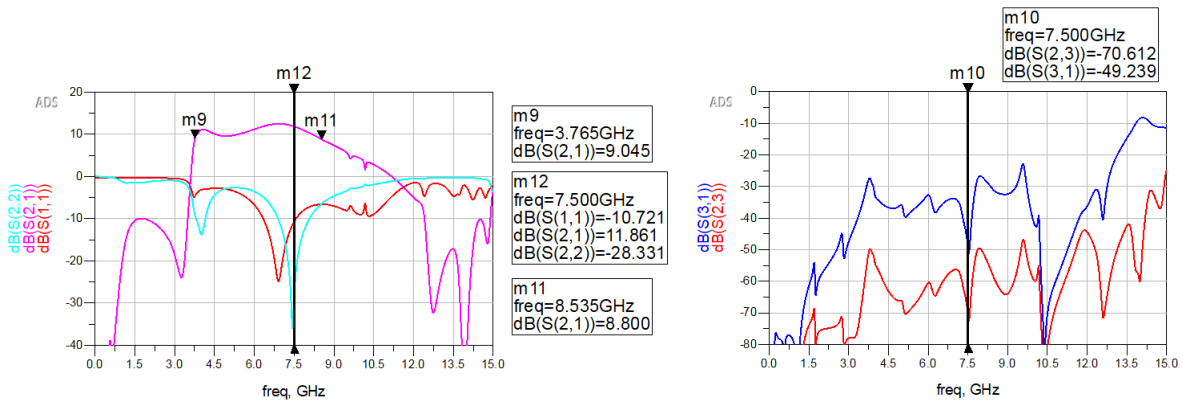


Figura 3.15: Mejoras en el ancho de banda y en el aislamiento

De esta forma, ahora el ancho de banda es de:

$$BW = f_{max} - f_{min} = 8,5GHz - 3,8GHz = 4,7GHz$$

Notar que existe un comportamiento de amplificador de banda ancha. El causante de esto son las capacidades de la red de adaptación o DC-Blocks. Uno se puede dar cuenta de esto si compara el parámetro de transmisión de la figura 3.15 con el de la figura 3.6, donde ambos empiezan alrededor de los 3GHz. Luego a partir de los 8,5GHz empieza a decaer la transmisión del amplificador debido a que la capacitancia de la figura 3.6 ya no es próxima a 1pF, provocando que las redes de adaptación diseñadas con este valor empiecen a desadaptarse a medida que aumenta la frecuencia.

3.3. Modelo electromagnético: Diseño del Layout

A partir del esquemático, las herramientas pueden generar una primera visión de la placa, donde aparecen todos los componentes (en forma de huella) y las conexiones existentes entre los pines de estos. Para generar el Layout hay que ir a *Layout* \gg *Generate/Update Layout* desde el esquemático. Cuando estamos en el Layout hay que poner los pines y elegir el sustrato en *EM* \gg *Substrate* \gg *File* \gg *Import Substrate from schematic* para poder hacer las simulaciones electromagnéticas correctamente. Distinguimos las partes de un circuito impreso o layout en:

- Pistas: líneas de metal (normalmente cobre), que establecen conexión entre varios puntos de un circuito. Vienen a ser la unión de todas las líneas de transmisión que dibujamos.
- Plano: superficie de cobre que cubre toda la placa. También puede haber planos que cubren sólo una determinada área de la placa para distribuir la potencia.
- Vaciados en la placa de circuito impreso: cobre que ha sido eliminado alrededor de una pista o un plano para que no entre en contacto con otros.
- Vías: agujeros cuya superficie interior ha sido metalizada para conectar las diferentes capas de la placa.

Cuando trabajamos con esquemáticos muy grandes es aconsejable ir por partes para asegurarnos de que el modelo electromagnético vaya funcionando paso por paso. Es por esto que primero se diseñarán los layouts de las redes de polarización, luego de las redes de adaptación y por último, cuando consigamos que se parezcan todo lo posible al modelo eléctrico, los juntaremos.

Generalmente los fabricantes de transistores no elaboran sus modelos electromagnéticos, por lo que el Layout no es capaz de dibujar ni simular este elemento. Para solventar este problema hay que buscar las dimensiones del transistor en el Data Sheet y dejar ese espacio vacío en el layout.

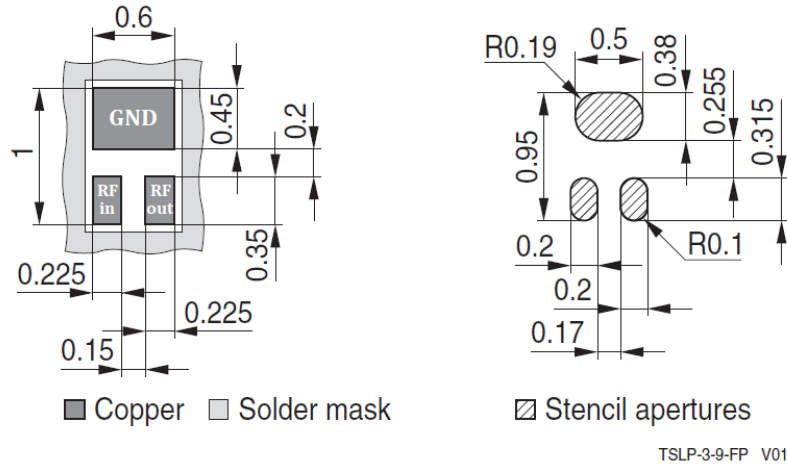


Figura 3.16: Dimensiones del transistor BFR840L3RHESD [10]

Con las capacidades sucede lo mismo, pero normalmente el fabricante sí incluye las dimensiones de estas, por lo que cuando generemos el Layout solo habrá que borrarlas y mantener el espacio que hayan dejado.

Antes de poder generar cualquier tipo de simulación electromagnética es necesario situar los pines. Una vez hecho esto, hay que abrir el *EM Simulation Settings* y comprobar que en la pestaña *Substrate* está seleccionado el sustrato que se va a usar. Luego, en la pestaña *Frequency plan* determinar el rango de frecuencias y el número de puntos a los que se van a realizar la simulación electromagnética. Por último, en la pestaña *Options* » *Mesh* hay que seleccionar el tipo de mallado que se quiere hacer en la simulación. La opción *Mesh density* es la que determina el número de celdas del mallado y la exactitud de la simulación electromagnética. El costo computacional y el tiempo de simulación dependerán del número de celdas y del rango de frecuencia seleccionado. Además, cuantas más celdas se especifiquen usando *Edge mesh* y *Transmission Line Mesh*, más precisas serán las aproximaciones de corriente transversal.

Una vez se obtienen los resultados de la simulación electromagnética se usa la opción *EM* » *Component* » *Create EM Model and Symbol* para insertar el Layout en el esquemático desde la opción *Open the Library Browser* que se encuentra en la paleta de componentes o bien arrastrando el EM Model del menú principal de ADS. Esto es útil cuando no se dispone del modelo electromagnético del transistor ni de las capacidades y bobinas, ya que se pueden conectar sus respectivos modelos eléctricos al layout desde el esquemático.

3.3.1. Layout de la red de polarización

Para empezar se generan los layout de las redes de polarización por separado para comprobar que los resultados se aproximen a los obtenidos en el apartado 3.2.2.

De igual forma que sucede con el transistor, normalmente los fabricantes no incluyen un modelo electromagnético en capacidades, bobinas ni resistencias. Es por eso que para saber el

espacio que debemos dejar entre líneas de transmisión para poder colocar el dispositivo hay que consultar el Data Sheet de cada uno. Las líneas deben llegar a tocar el medio dieléctrico (representado en gris en la figura 3.17) para que haya conexión con el dispositivo.

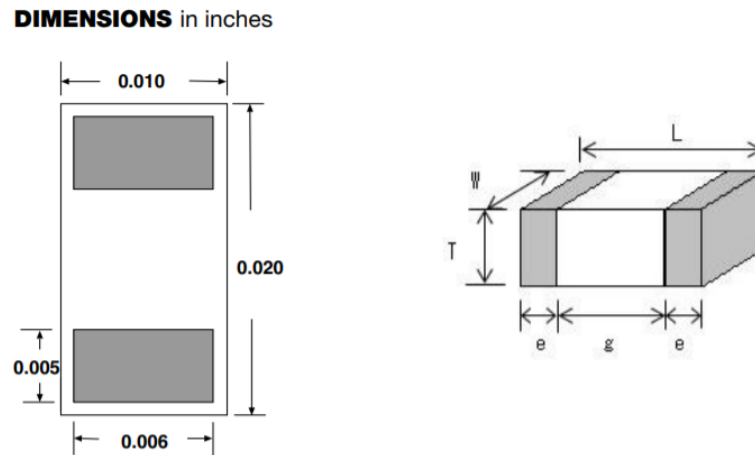


Figura 3.17: Ejemplo de la representación de las dimensiones de una resistencia (izquierda) y de una capacidad (derecha) en un Data Sheet

Para los puertos con conexión a los TermG se han usado pines TML y para los puertos con conexión a las capacidades pines TML zero length con un Shape Edge igual a la anchura de cada una.



Figura 3.18: Layout de la red de polarización de entrada

Observar que la simulación electromagnética del aislamiento ofrece unos resultados muy parecidos a la simulación eléctrica de la figura 3.9:

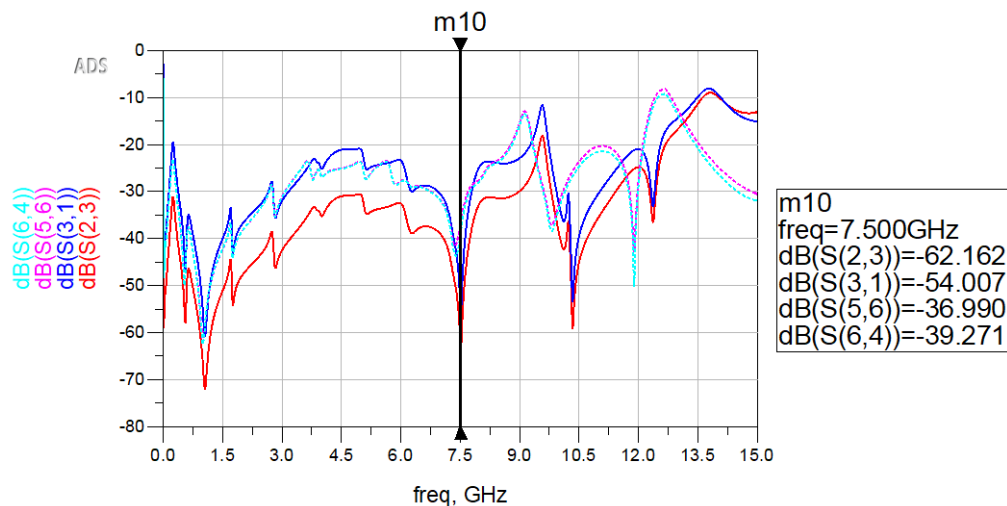


Figura 3.19: Aislamiento de las simulaciones electromagnética (línea discontinua) y eléctrica (línea continua)

3.3.2. Layout de la red de adaptación

Para el layout de la red de adaptación se ha tenido que disminuir el ancho de la línea del circuito RF para que concuerde con las dimensiones de los puertos de entrada del colector y del emisor del transistor según la figura 3.13. Para lograrlo, se han añadido dos mtapper que reducen el grosor de las líneas de 0.75 mm a 0.35 mm. Aprovechando esta modificación también se han aumentado las líneas entre el transistor y los DC-Feed para que los stubs radiales no estén demasiado cerca. Luego se ha vuelto a tunear las redes de adaptación para volver a llevar los círculos de ganancia y figura de ruido lo más al centro posible de la carta de smith.

Por otro lado, se han vuelto a usar pines TML para las conexiones con las fuentes de alimentación y con los TermG y pines TML zero length con un Shape Edge igual a la anchura de la línea a la que se conectan para las conexiones del transistor y de las capacidades. A continuación se muestra el Layout resultante.

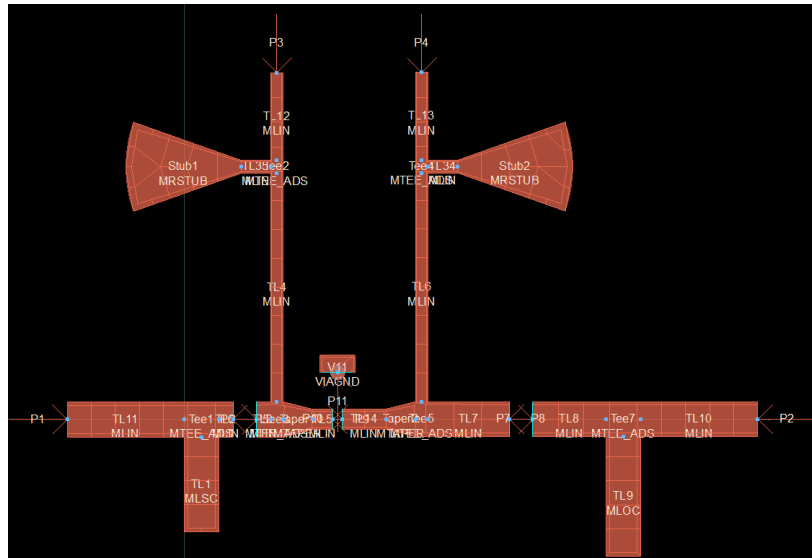


Figura 3.20: Layout de las redes de adaptación

En la figura 3.21 se muestra la simulación, donde se observa como los resultados son muy parecidos, ya que el parámetro de transmisión ($S(4,3)$) del modelo electromagnético solo ha disminuido 1dB respecto del $S(2,1)$ del modelo eléctrico. Notar que en esta simulación no se ha añadido todavía la red de polarización y por eso hay focos de inestabilidad.

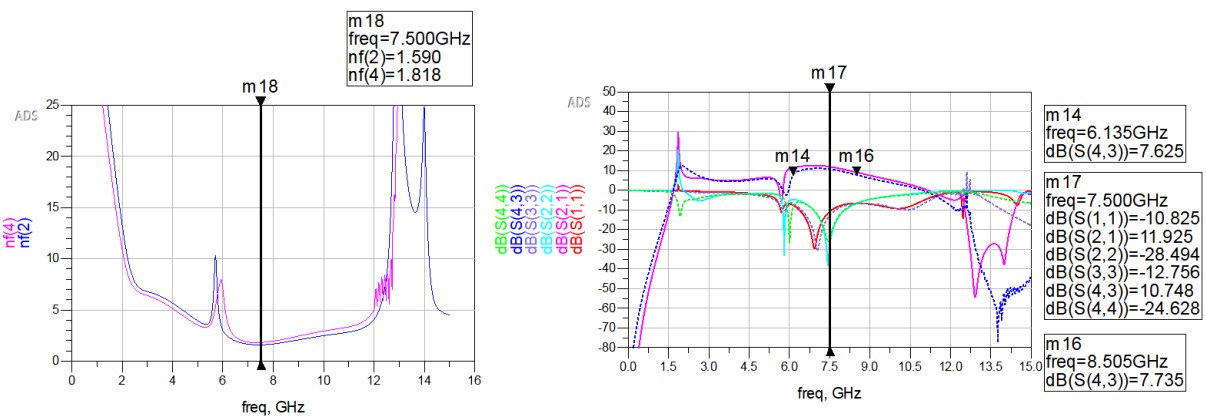


Figura 3.21: Comparativa de los parámetros S y del ancho de banda del modelo eléctrico (línea continua) respecto del electromagnético (línea discontinua) de las redes de adaptación junto con el transistor y los DC-Feed

3.3.3. Layout de la unión de ambas redes

Por los resultados obtenidos en los dos apartados anteriores se puede determinar que el modelo electromagnético de las redes de polarización y de adaptación se parece bastante a su respectivo modelo eléctrico. Por tanto, ya solo queda juntar ambos layout:

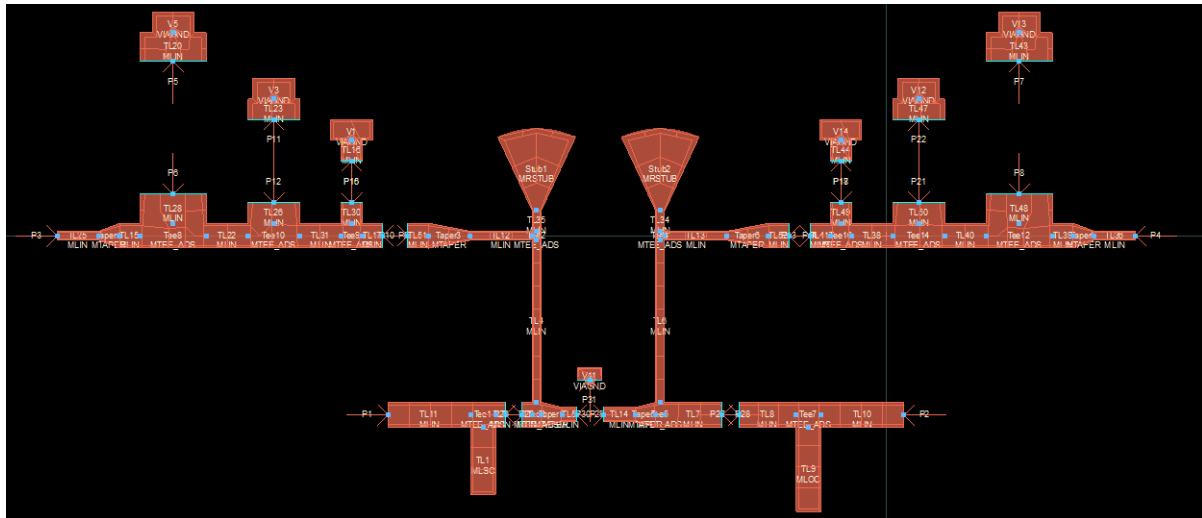


Figura 3.22: Layout del amplificador de 1 etapa real

Si se simulan y comprueban otra vez los parámetros S se puede apreciar como ambos modelos se parecen bastante e incluso hay una mejor adaptación en el modelo electromagnético.

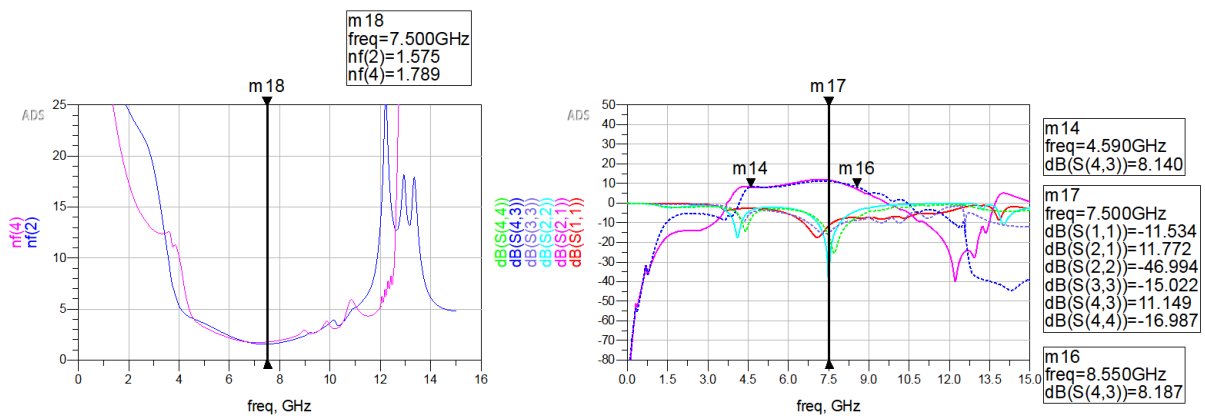


Figura 3.23: Comparativa de los parámetros S y del ancho de banda del modelo eléctrico (línea continua) respecto del electromagnético (línea discontinua) del amplificador real de 1ª etapa

3.3.3.1. Estructura óptima y via holes

El principal inconveniente de la disposición del layout de la figura 3.22 es que las líneas del circuito RF son más cortas que las de la red de polarización, ocasionando que no se puedan soldar los conectores SMA a los puertos de entrada y de salida. En consecuencia habría que alargar las líneas ocasionando una pequeña desadaptación y un aumento de la figura de ruido. Además, ambas polarizaciones se encuentran en lados opuestos de la pista, lo que también dificultará la conexión con la alimentación DC.

Una alternativa más eficiente a la anterior estructura sería rotar las redes de polarización hacia arriba y colocar los stubs radiales mirando hacia fuera. Luego añadir una especie de “pared” entre ambas redes de polarización para que no haya acoplamientos provenientes de la

red opuesta. Este mismo mecanismo también servirá para conectar el emisor del transistor a tierra mediante agujeros.

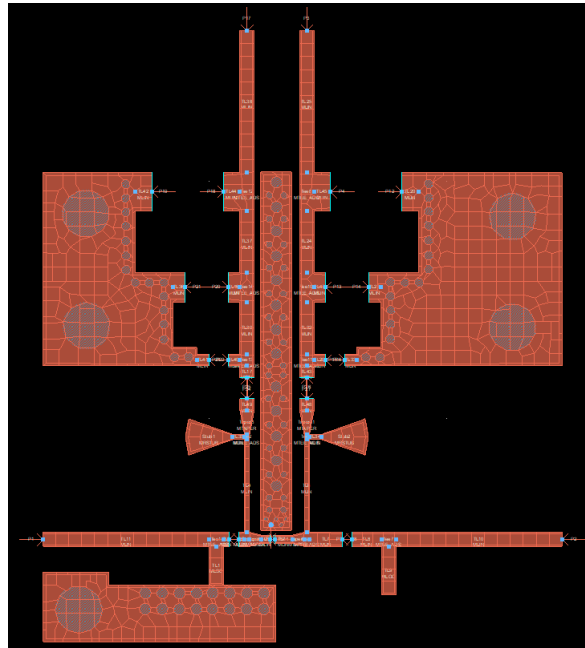


Figura 3.24: Layout del amplificador real de 1 etapa con agujeros y planos de masa añadidos

Los agujeros o *via holes* que conectan cualquier componente a tierra tienen un comportamiento inductivo. Una buena forma de mitigar este comportamiento es añadir muchos más agujeros de un tamaño arbitrario alrededor del primero, tal y como hemos hecho en la figura 3.24.

Si simulamos obtenemos unos resultados ligeramente peores a los del apartado 3.3.3 debido a que ahora hemos agregado planos de masa y agujeros y hemos puesto las redes de polarización paralelamente para que sea implementable. Esto genera una figura de ruido de 2,04 dB y los siguientes parámetros S:

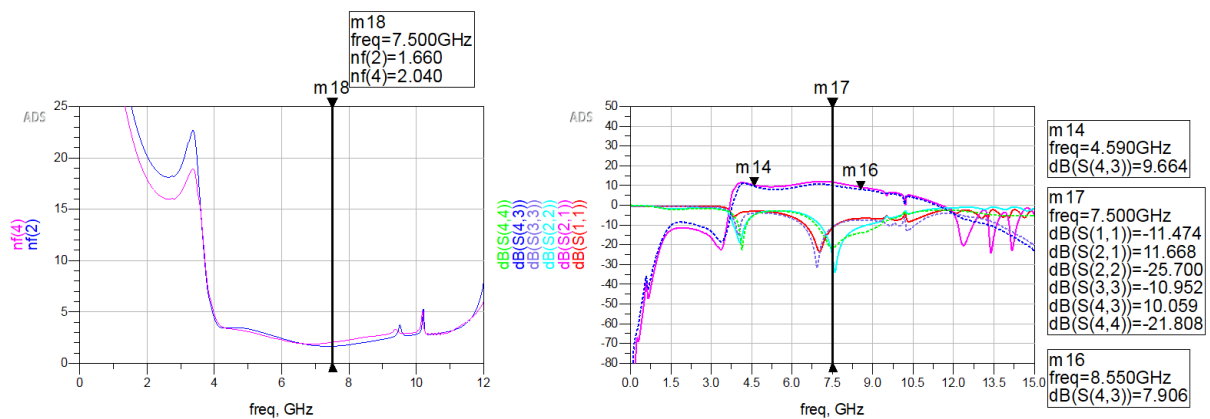


Figura 3.25: Simulación de los parámetros de Scattering del modelo de prueba del amplificador

Se ha hecho la simulación sin los planos ni los agujeros para agilizar tiempo de simulación debido a que en el siguiente apartado todavía lo tendremos que modificar. Recordar que en todo momento se stán usando el modelo de señal grande del transistor (PSPICE). Sin embargo, en el siguiente apartado se realizará la adaptación para el modelo SPARA.

3.3.4. Cavidades resonantes: la “carcasa” del amplificador

El amplificador tiene que estar aislado del exterior para que no radie campos electromagnéticos que interfieran en otros dispositivos ni viceversa. Es por esto que es necesario el uso de una “carcasa”. Sin embargo, esta puede actuar como guía de onda y resonar, comportándose como una cavidad resonante.

Una cavidad de radiofrecuencia (RF) es un tipo especial de resonador, que consiste en una estructura metálica cerrada que confina los campos electromagnéticos. Las microondas rebotan de un lado a otro entre las paredes de la cavidad generando frecuencias de resonancia que pueden llegar a solapar las señales electromagnéticas que viajan a través de las líneas de transmisión del amplificador que estará en el interior de la cavidad.

El análisis de las cavidades resonantes [19] es similar a las de las líneas de transmisión, con la diferencia que en estas, se supone un modo de propagación TEM (en la frecuencia de resonancia interviene una sola dimensión), mientras que en las cavidades resonantes hay infinitos modos de propagación TEM que dependen de 3 dimensiones.

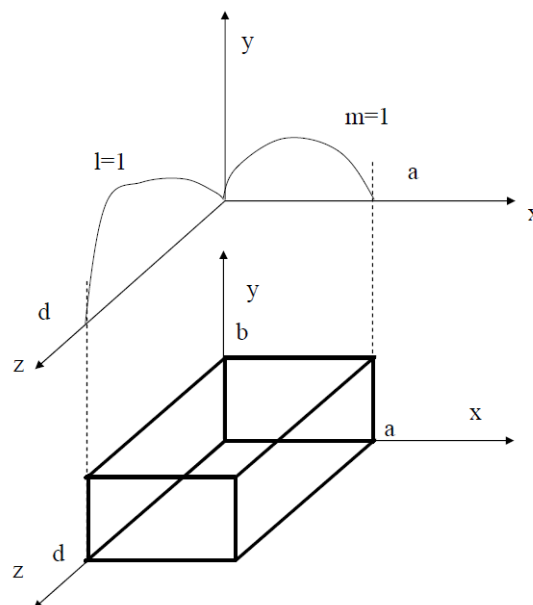


Figura 3.26: Cavidad rectangular y diagrama de onda estacionaria en su interior

Los dos tipos de cavidades más usados son la cavidad resonante rectangular y la circular. Como que el contorno del amplificador es rectangular se usará esta cavidad para almacenarlo dentro. La figura 3.26 muestra una cavidad rectangular constituida por una sección de guía de

longitud d cerrada por un cortocircuito en sus extremos y con dimensiones transversales a y b . Para que se cumpla la condición de resonancia (energía magnética almacenada sea igual a la energía eléctrica) la longitud de la guía tiene que ser múltiplo de $\lambda/4$. No obstante, como la condición de cierre debe repetirse en los dos extremos de la cavidad, resulta que la dimensión de la cavidad debe ser múltiplo de $\lambda/2$. De esta forma definimos la frecuencia de resonancia para una cavidad en forma de cubo como:

$$f_c = \frac{c}{2\pi\sqrt{\mu_r\epsilon_r}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2 + \left(\frac{l\pi}{d}\right)^2} \quad (3.3)$$

donde m , n y l son el número de variaciones en el diagrama de onda estacionaria en las direcciones x,y,z de los modos resonantes en la cavidad TE_{mnl} y TM_{mnl} . Si $b < a < d$ entonces el modo dominante (el de menor frecuencia de resonancia) será el modo TE_{101} , correspondiente al modo dominante TE_{10} en guía de onda en una guía cortocircuitada de longitud $\lambda/2$, mientras que el modo TM dominante será el TM_{110} . Esto se aplica a nuestro caso, ya que la altura del amplificador es menor a sus otras dos dimensiones. De esta forma, se puede conseguir que el modo TE_{10} sea mayor a 9GHz para que el amplificador no resuene. Sabiendo que $\mu_r \approx \epsilon_r \approx 1$ porque la carcasa estará hecha de chapa (un buen conductor) y sabiendo que las dimensiones del amplificador son de 18,26 mm x 27,75 mm, entonces:

$$f_c = \frac{299792458}{2\pi\sqrt{\mu_r\epsilon_r}} \sqrt{\left(\frac{1 \cdot \pi}{19mm}\right)^2 + \left(\frac{0 \cdot \pi}{5mm}\right)^2 + \left(\frac{1 \cdot \pi}{28mm}\right)^2} = 9,53GHz$$

Sin embargo, la carcasa debe tener dos conectores SMA para conectar el circuito RF a la entrada y a la salida de un cable coaxial. Los conectores SMA tienen una impedancia característica de 50Ω , por lo que el circuito RF deberá empezar y acabar con esta impedancia (es por eso que hasta ahora se habían puesto Termg de 50Ω en todos los diseños). Además, la carcasa también debe tener dos conectores para enlazar las redes de polarización a la fuente de alimentación DC. La carcasa influye indirectamente en las dimensiones que deberá tener el amplificador. En el laboratorio existen cajas/carcasas prefabricadas, por lo que se adaptará el tamaño del amplificador a una de estas y luego se soldará dentro. La caja elegida tiene un tamaño de 24,1 mm x 39,1 mm x 23,3 mm y si se vuelve a estimar la frecuencia de resonancia:

$$f_c = \frac{299792458}{2\pi\sqrt{\mu_r\epsilon_r}} \sqrt{\left(\frac{1 \cdot \pi}{24,1mm}\right)^2 + \left(\frac{0 \cdot \pi}{23,3mm}\right)^2 + \left(\frac{1 \cdot \pi}{39,1mm}\right)^2} = 7,3GHz$$

La cavidad resonante ya no llega a la frecuencia de corte de 9GHz. Para solucionarlo, se pueden crear compartimentos más pequeños mediante “tabiques” dentro de la cavidad resonante para que cada uno tenga una frecuencia de resonancia más alta.

A continuación se muestra el layout del amplificador después de haberlo modificado para adaptarlo a su carcasa. Esta vez sí se ha simulado con los agujeros y los planos, por lo que se han tenido que realizar varias modificaciones respecto al layout de la figura 3.24 para optimizar de nuevo la adaptación y la figura de ruido.

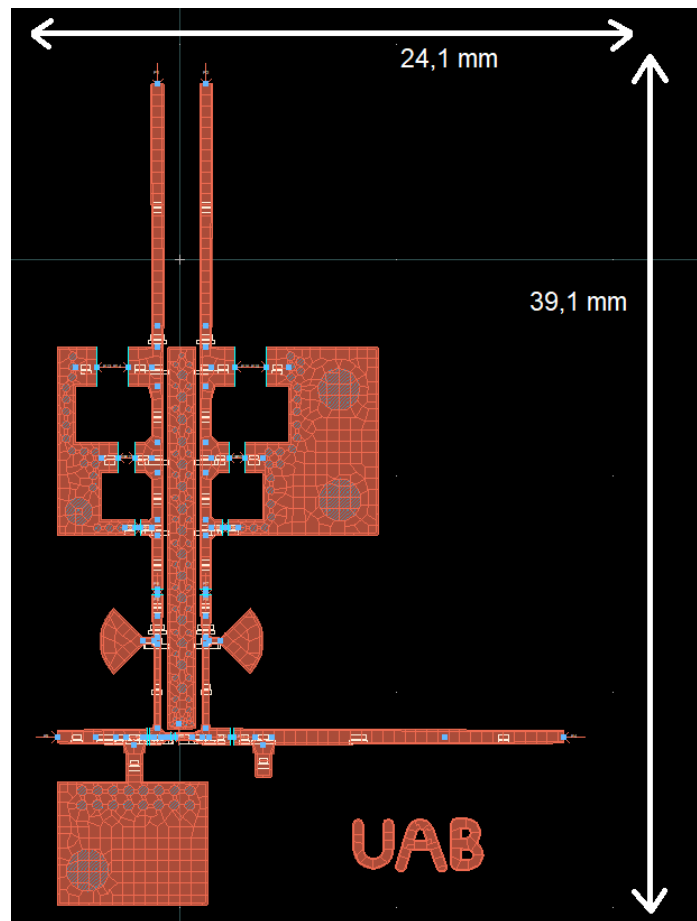


Figura 3.27: Amplificador real de 1 etapa a construir

Finalmente se concluye el diseño con dos simulaciones: la primera usando el modelo SPARA del transistor, que es con el que se ha diseñado el LNA y el que se va a construir; la segunda usando el modelo no lineal del transistor en el mismo circuito. A pesar de que el layout del modelo no lineal no ha sido adaptado a este, porque se ha diseñado con el modelo SPARA, nos servirá para comprobar cuál de las dos simulaciones se parece más a lo que midamos en el VNA.

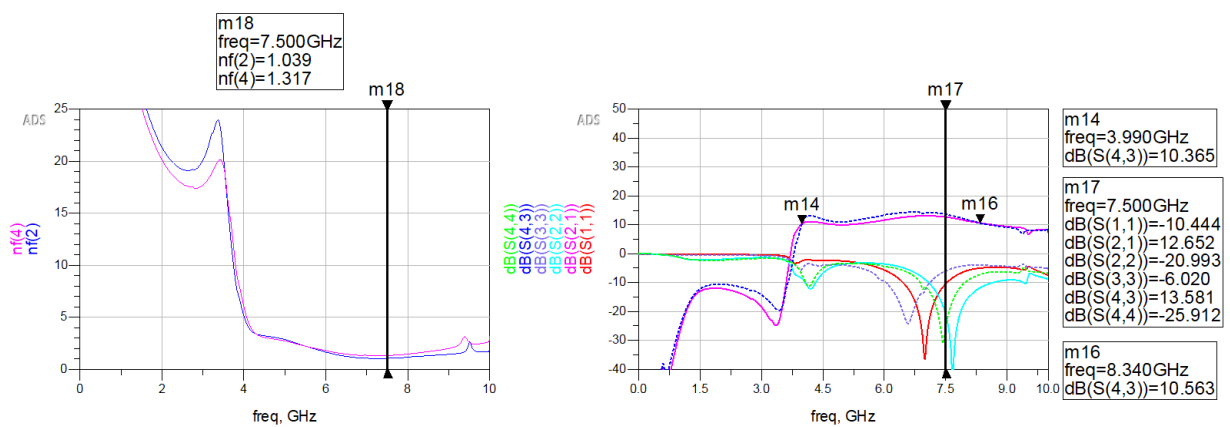


Figura 3.28: Simulación eléctrica (línea continua) y electromagnética (línea discontinua) con el modelo SPARA del transistor

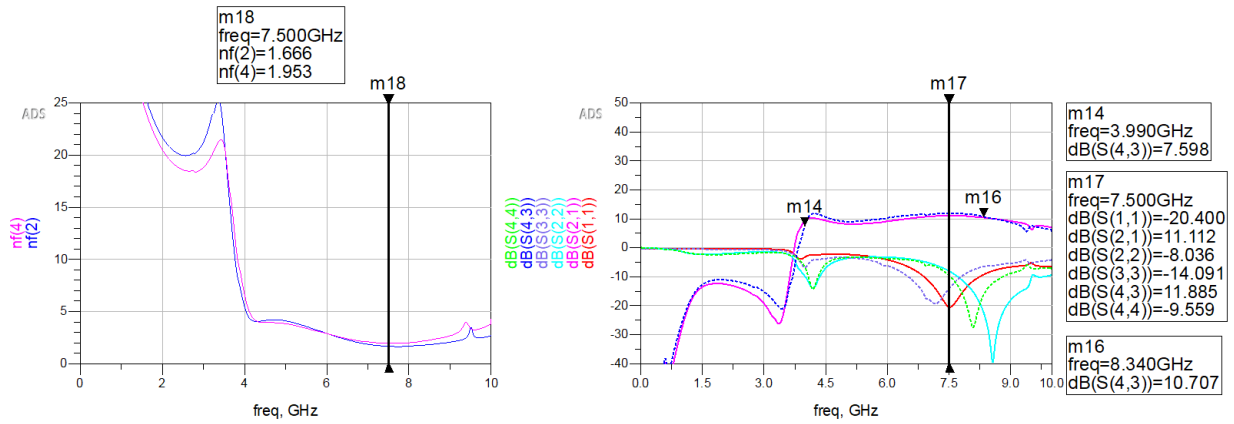


Figura 3.29: Simulación eléctrica (línea continua) y electromagnética (línea discontinua) con el modelo no lineal del transistor

La construcción y medición del amplificador resultante, así como las conclusiones obtenidas se explican en el siguiente capítulo.

3.3.5. Punto de compresión

El amplificador tiene una región lineal de operación donde la ganancia es constante e independiente del nivel de potencia, la cual se conoce como “ganancia de pequeña señal”. A medida que aumenta la potencia de entrada la ganancia del amplificador empieza a disminuir y este entra en compresión. Dado que se desea ganancia en la operación del amplificador, es importante conocer el límite de la señal de entrada, que se encontrará en la compresión de ganancia.

Definimos el punto de compresión de 1 dB como la potencia de entrada que da como resultado una disminución de 1 dB en la ganancia del amplificador en relación con la ganancia de pequeña señal del mismo. En la figura 3.30 se muestra el punto de compresión a 1 dB de nuestro amplificador a la frecuencia de 7,5 GHz. Vemos que se encuentra en $P_{in} = -2,9dBm$:

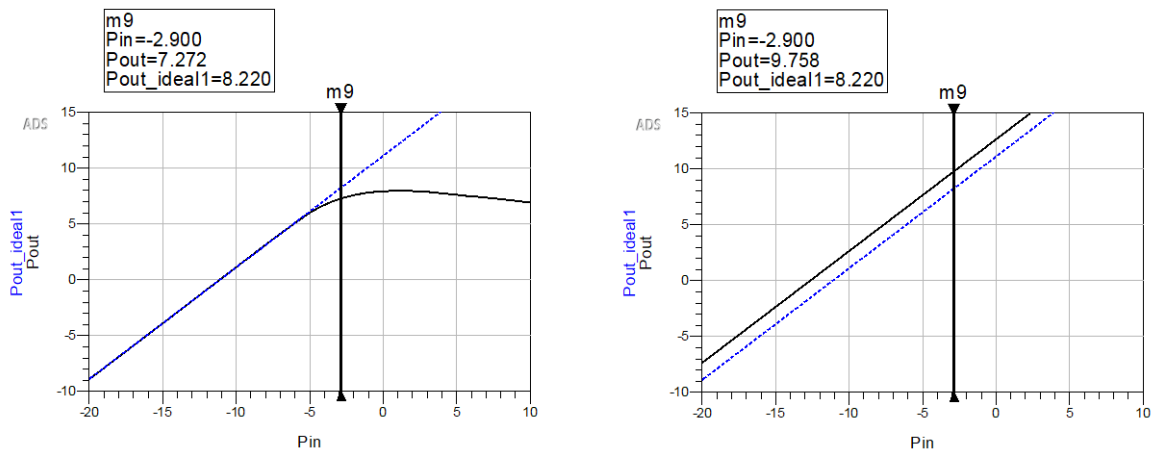


Figura 3.30: Punto de compresión a 1 dB del amplificador simulado con el modelo no lineal del transistor (izquierda) y con el modelo SPARA del mismo (derecha)

El punto de compresión se basa en las no linealidades del amplificador, por lo que no es posible detectar este comportamiento con el modelo del transistor SPARA, tal y como vemos en la figura 3.30. Es por eso, que en este tipo de simulaciones es útil usar el modelo no lineal del transistor.

Capítulo 4

Construcción y resultados del LNA de 1 etapa

Los modelos eléctricos y electromagnéticos son una ayuda para aproximar los resultados que buscamos. No obstante, no dejan de ser inexactos y, por tanto, siguiendo el método científico, hay que tratarlos como hipótesis: las empresas plantean un problema a los ingenieros de microondas, estos formulan una hipótesis con la ayuda de modelos informáticos y luego comprueban experimentalmente los resultados teóricos en el laboratorio.

En este capítulo construiremos el amplificador y determinaremos si los resultados obtenidos en las simulaciones del capítulo anterior son parecidos a nuestra hipótesis. Si no conseguimos lo que esperábamos tendremos que volver al simulador y modificar la anterior hipótesis para volverla a comprobar experimentalmente en el laboratorio.

4.1. Construcción del LNA de 1 etapa

Antes de proceder a la construcción y medición del LNA, hay que exportar el Layout a un formato DXF/DWG que permite convertir diseños ADS al formato de archivo de AutoCAD. Para ello hay que ir a *File* » *Export* » *File type* » *DXF/DWG* y hacer 3 exports distintos:

1. Un export del layout con las líneas de transmisión y los planos sin agujeros.
2. Un export únicamente de los agujeros.
3. Un export de un cuadro que delimite el contorno de la placa.

Desde AutoCAD se dibuja el circuito y se imprime junto a los agujeros en el sustrato mediante la fresadora. Luego se le aplica un adhesivo al circuito que evita dañarlo cuando se le pone la pasta que metaliza los VIAGND. A continuación se quita el adhesivo y se mete el amplificador en el horno para solidificar la pasta. Transcurrido un tiempo, se sueldan las capacidades, resistencias y el transistor con la ayuda de un microscopio.

Cuando se saca la placa del horno, mediante un voltímetro se comprueba que circule bien la corriente desde los planos donde hay agujeros metalizados al plano de masa (tierra). Una vez hecho esto, se liman los lados de la placa para que entre dentro de la carcasa

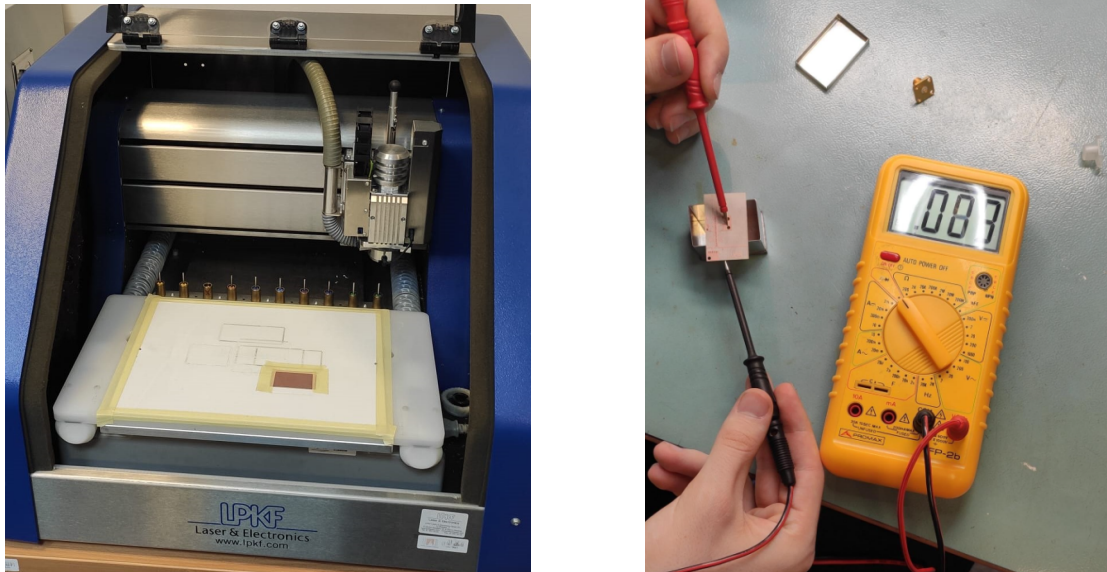


Figura 4.1: Construcción de las pistas con la fresadora (izquierda) y comprobación de circulación de corriente a través de los agujeros (derecha)

Cabe destacar que en este primer montaje no ha sido posible soldar las resistencias que se habían elegido debido a lo complicado que resultaba soldar a mano algo tan pequeño (0,4mm x 0,5mm) y la mala calidad de estas. El hecho de insistir con la soldadura en un mismo punto puede hacer que el calor levante las pistas y estropee el amplificador.

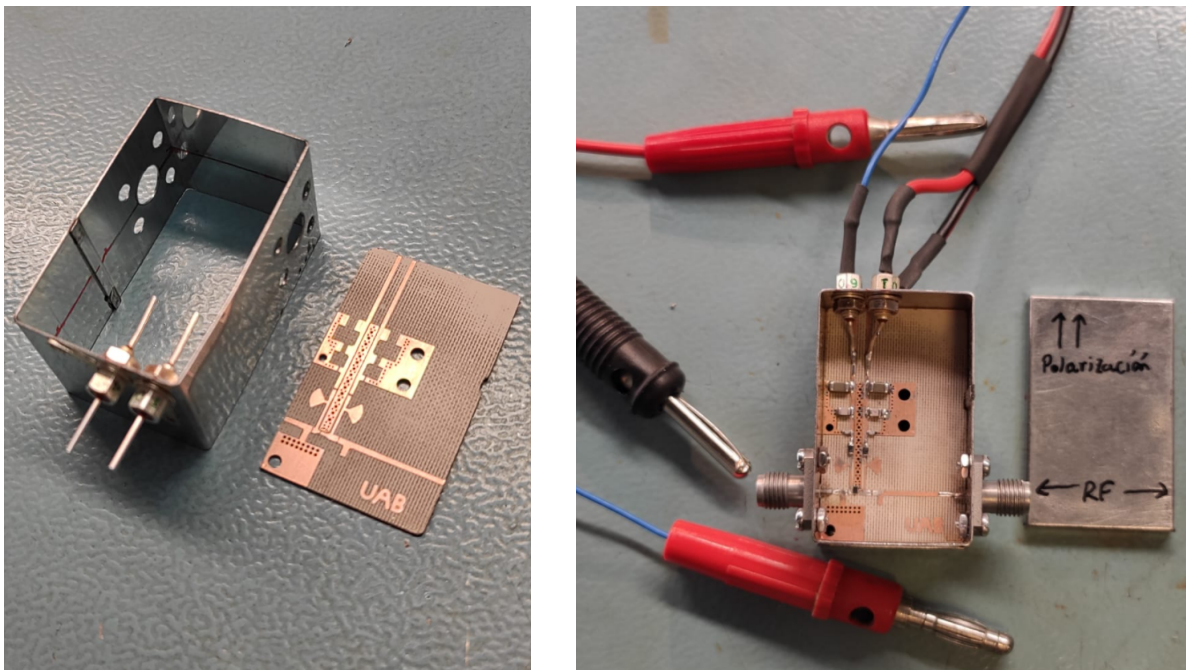


Figura 4.2: Proceso de construcción del amplificador

Es por eso que antes de que se rompiera la pista se decidió usar una resistencia más grande a pesar de que la línea era un poco más estrecha que esta. Una vez hecho esto, se marca en la carcasa el sitio donde se había pensado poner los conectores y se hacen los agujeros por donde pasarán los tornillos y la lengüeta del SMA.

Se conectan los conectores banana a las pistas de la red de polarización y se atornillan los SMA. Finalmente se suelda el contorno de la placa a las paredes de la parte de dentro de la carcasa para que haya una conexión lo más uniforme posible al plano de masa.

4.2. Medida de los parámetros S con el VNA

Un Analizador de Redes es un instrumento capaz de analizar las propiedades de las redes eléctricas mediante los parámetros-S. Hay dos tipos principales de analizadores de redes:

- **SNA (Scalar Network Analyzer):** mide únicamente propiedades de amplitud
- **VNA (Vector Network Analyzer):** mide propiedades de amplitud y fase

En nuestro caso disponemos de un VNA, ya que el análisis de redes vectoriales es uno de los principales métodos de medida de RF/microondas.

4.2.1. Calibración con el CALKIT

Cuando queremos medir el coeficiente de reflexión de un dispositivo de uno o varios puertos se tiene que corregir la atenuación y la fase del acceso existente entre el instrumento de medida (VNA) y el dispositivo a medir (DUT). En otras palabras, se puede caracterizar la matriz de parámetros de scattering del conjunto de elementos que se encuentra entre el instrumento de medida y el dispositivo. Esto es el coaxial que conecta el dispositivo (nuestro amplificador) al analizador.

Una manera de llevarlo a cabo es mediante una calibración OSLT. La serie OSLT Open/Short/Load/Through (circuito abierto, cortocircuito, carga y a través) se utiliza en el puerto de prueba de los analizadores de redes vectoriales (VNA) portátiles y de sobremesa para establecer una referencia para una medición precisa. De esta forma, se pueden resolver las incógnitas de la matriz de errores y obtener la medida no calibrada del dispositivo de interés poder corregir el resultado. Para realizar la calibración en el VNA hay que ir a *Response* » *Cal Wizard...* » *SmartCal (GUIDED Calibration)* y seguir la guía de calibración poniendo primero en el puerto 1 el short, el open y el load y luego hacer lo mismo con el puerto 2. Para concluir la calibración se usa un “through” que conecta los puertos 1 y 2 entre si. Esto es muy importante y hay que hacerlo cada vez que se quiera medir cualquier dispositivo para asegurarnos que los resultados sean precisos.

Otra manera más rápida de realizar la calibración es mediante una calibración eléctrica, ya

que en esta solo hay que hacer un único *measure* en: *Response* \gg *Cal Wizard...* \gg *Use Electronic Calibration (ECall)*. Antes de realizar la calibración hay que esperar a que el CALKIT electrónico se caliente (esto lo sabremos cuando el LED que tiene se ponga en verde). Sin embargo, este tipo de CALKITs suelen estar limitados a una frecuencia. Por ejemplo, el que disponemos en el laboratorio está limitado a 13GHz, por lo que si quisiéramos tener una buena calibración para medidas mayores a 13GHz deberíamos usar el kit de calibración manual o OSLT.

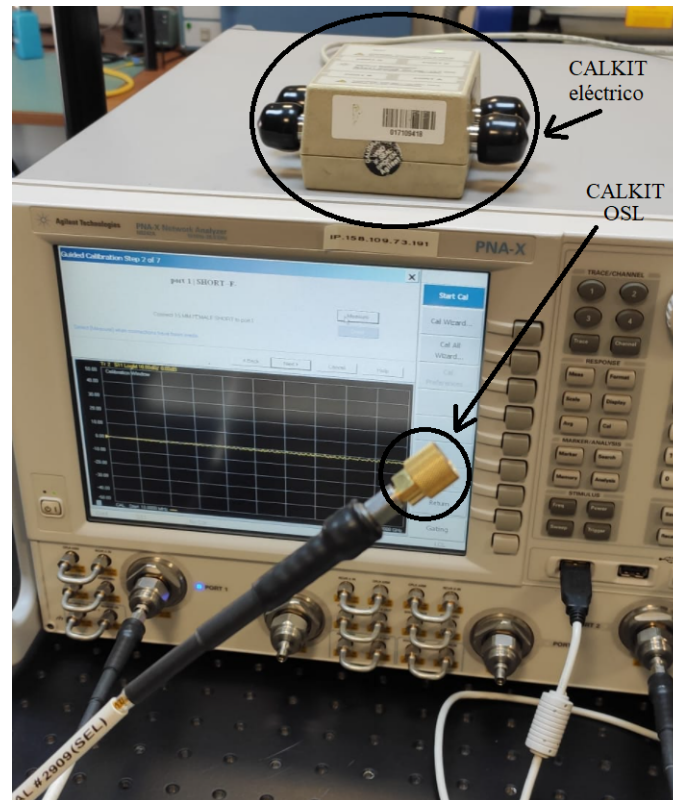


Figura 4.3: Proceso de calibración con el kit de calibración OSLT. En la imagen también se muestra el CALKIT eléctrico

4.2.2. Resultados y comparación con la hipótesis

Antes de analizar los parámetros S con el VNA primero hay que conectar la red de polarización de nuestro amplificador a la fuente de alimentación DC. Para ello se ha usado un Agilent E3631A y se le han conectado los banana rojo (colector) a la fuente de 25V para una tensión de alrededor de los 2V, el banana con cable azul (base) a la fuente de 6V para una tensión de unos 0,82V y sus respectivos banana negros al puerto negativo (mismo plano de masa para ambos). Por último se han conectado los puertos 1 y 2 del VNA a los SMA del circuito RF del amplificador y se le ha pedido al analizador que muestre los parámetros S_{11} , S_{12} , S_{21} y S_{22} tal y como se muestra en la figura 4.4:

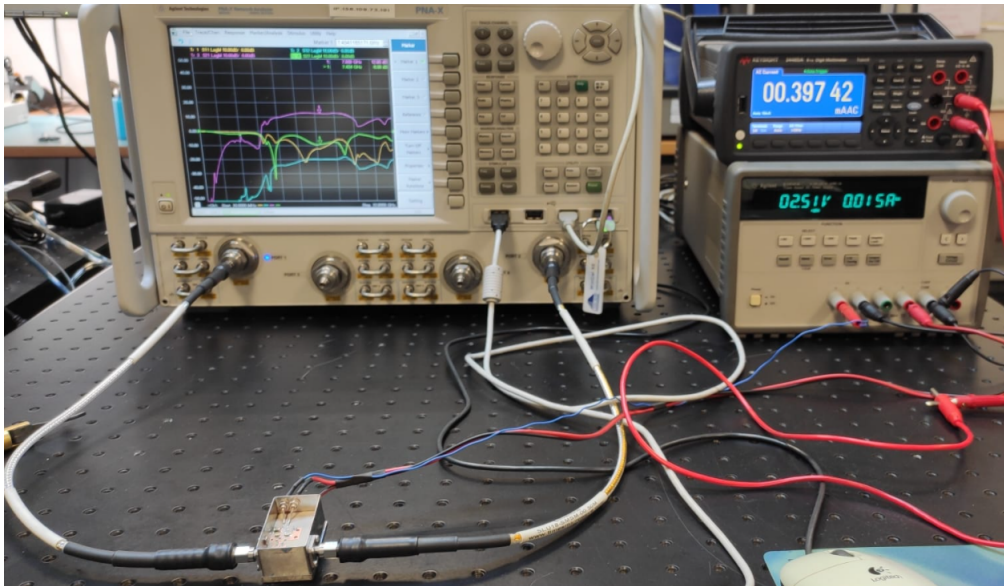


Figura 4.4: Montaje previo a la medición de los parámetros S del amplificador

Una vez realizadas las mediciones se puede guardar y exportar un archivo con todas las mediciones de los parámetros S a cada frecuencia. Es decir, generar lo que en la sección 2.2 llamábamos una lista *Touchstone* de parámetros S y que se puede usar para importar la simulación del VNA en otros programas como ADS o Matlab, tal y como vemos en la figura 4.6.

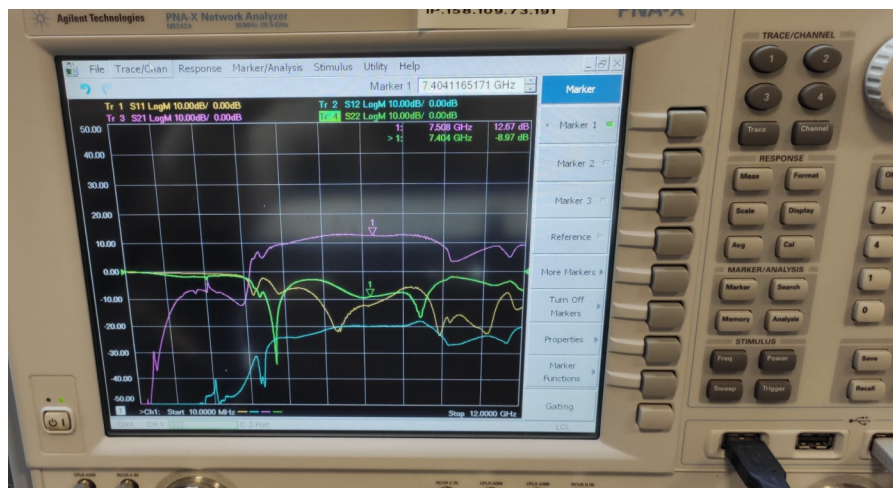


Figura 4.5: Resultados para el punto de polarización en el que mejor trabaja el amplificador: $V_C = 2,5 \text{ V}$ y $V_B = 0,85 \text{ V}$

La primera vez que se analizaron los parámetros S del LNA en un rango frecuencial de 10MHz a 12 GHz se observaba una ganancia muy baja debido a pequeñas oscilaciones presentes en 2,4 GHz y 7,4 GHz. Para solucionarlo sin tener que construir otro modelo se han soldado 2 capacidades de 0,7pF en la red de polarización y se ha quitado la capacidad de 0,1 μ F de la red de polarización del colector. Con esto hemos logrado elevar la ganancia del amplificador a unos

11 dB y conseguir un mejor comportamiento en el ancho de banda. No obstante, en esta última simulación seguía habiendo una pequeña resonancia justo a la frecuencia de 7,4GHz: Resulta que el agujero que conecta el SMA a la pista del circuito RF era un poco más grande que el grosor del sustrato. Esto hacía que en lugar de que todo el campo eléctrico atravesara la guía de onda del SMA y se fuera por la pista del circuito RF, parte de este se fuera hacia el plano de masa y generara esa resonancia. Esto se solucionó pegando cinta de cobre adhesiva para tapar el pequeño espacio que había. A continuación se muestran los resultados de LNA:

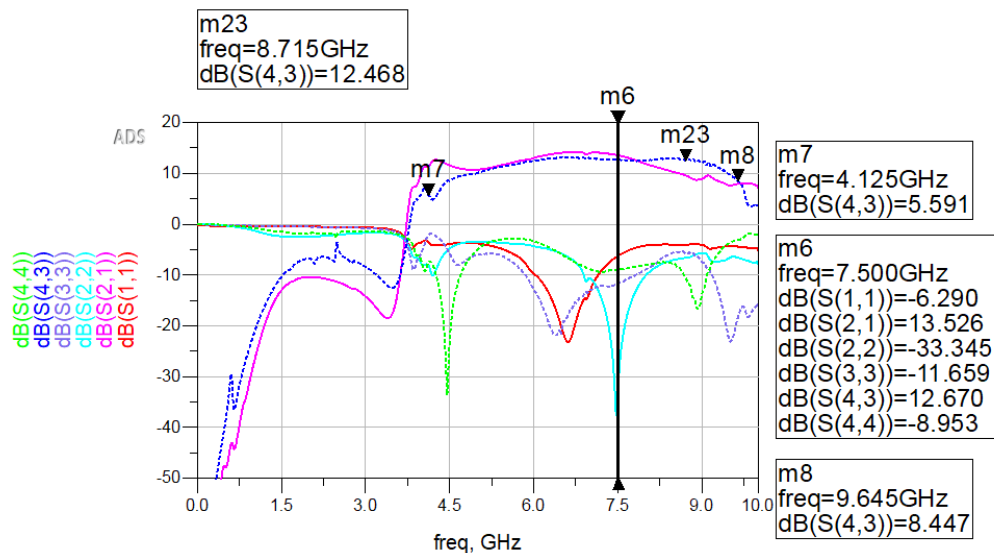


Figura 4.6: Comparación de los resultados obtenidos a través del VNA (línea discontinua) con la simulación electromagnética de la figura 3.28

Notar que la ganancia obtenida en el VNA se parece más al modelo SPARA (figura 3.28) que al modelo no lineal (figura 3.29) del transistor, aunque las diferencias no son abrumadoras.

Una vez conseguido un buen resultado, solo queda medir el LNA en distintos puntos de polarización para tener bien caracterizado el comportamiento del amplificador. Para ello, se ha usado el programa *Keysight Connection Expert*, que identifica todos los dispositivos que están conectados al ordenador del laboratorio, ya sea físicamente a través de conexiones GPIB para dispositivos más antiguos (como las fuentes de alimentación) o remotamente a través de una LAN para dispositivos más nuevos (como el analizador de redes):

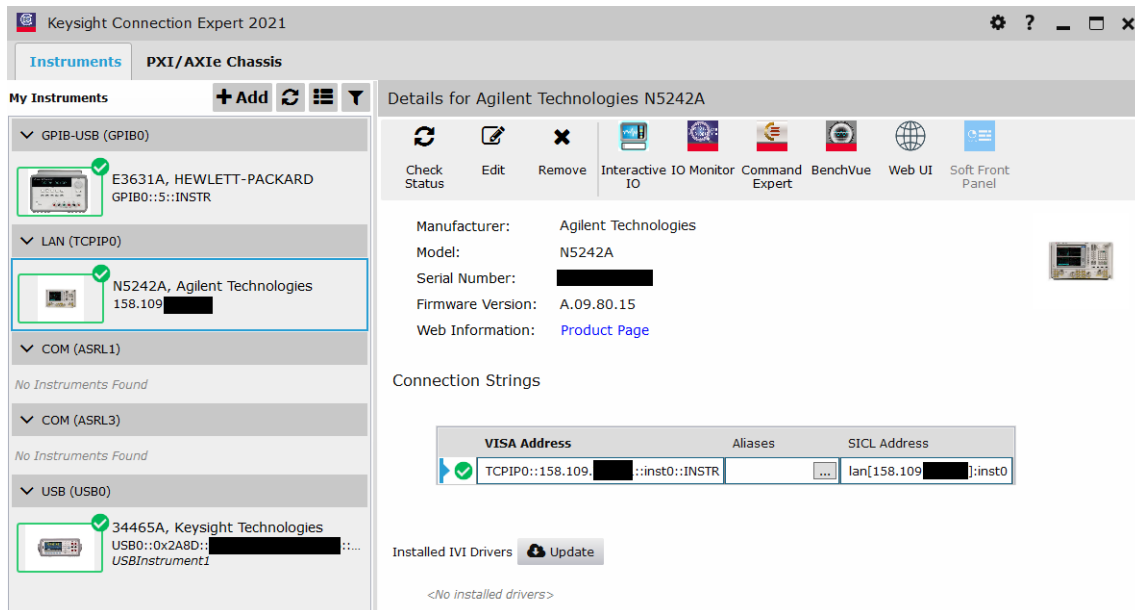


Figura 4.7: Dispositivos conectados al ordenador del laboratorio según el programa *Keysight Connection Expert*

Una vez que conocemos las direcciones físicas y TCP/IP de los dispositivos usamos una función Matlab (ver Anexos A.1 y A.2) que los gestiona automáticamente para que realicen las medidas de los parámetros S a los puntos de polarización que definamos y los guarda en una matriz de 3 dimensiones:

- En la 1ª dimensión se encuentran las magnitudes y fases (8 columnas) de los parámetros S_{11} , S_{12} , S_{21} y S_{22} medidos por el VNA.
- En la 2ª dimensión se encuentra todo el rango del espectro frecuencial en el que hemos medido los parámetros S (2001 puntos).
- En la 3ª dimensión se encuentran las polarizaciones con las que hemos alimentado el transistor. En este caso se hace un barrido de tensiones de colector con una tensión de base fija que iremos cambiando cada vez que ejecutemos la función. De esta forma obtenemos varios archivos de medidas *.mat*, cada uno con una tensión de base distinta.

Con este tipo de funciones se ahorra mucho tiempo de medición y se compactan todos los datos en una única matriz de fácil acceso en cualquier momento.

Por último, también se ha hecho un barrido en potencia para comprobar si el punto de compresión se parece al del apartado 3.3.5. En la figura 4.8 se puede ver como este se encuentra en -2.9dBm de potencia de entrada, por lo que el resultado es el mismo que esperábamos en el diseño del amplificador.

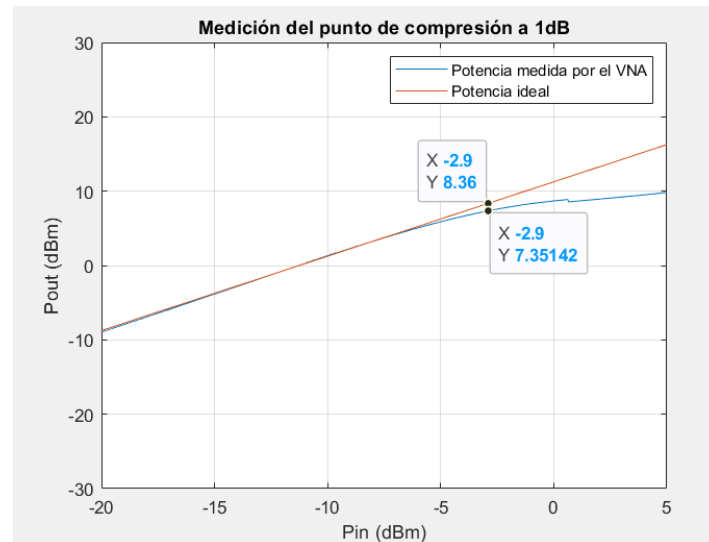


Figura 4.8: Medición en el VNA del punto de compresión a 1 dB

4.3. Medida del factor de ruido con el Analizador de Espectros

Un Analizador de espectros es un instrumento de medición utilizado para realizar análisis en el espectro de frecuencias para señales de entrada como ondas eléctricas, acústicas u ópticas. A diferencia del VNA, un analizador de espectros no dará ninguna información sobre los parámetros S, pero sí será capaz de medir la figura de ruido mediante el método del factor Y.

El método del factor Y [20] a menudo se acepta como tan preciso como el de un medidor de figura de ruido especializado, pero requiere el uso de una fuente de ruido.

4.3.1. Método del Factor Y

La potencia de ruido a la salida es linealmente dependiente de la potencia de ruido a la entrada (o temperatura de ruido equivalente).

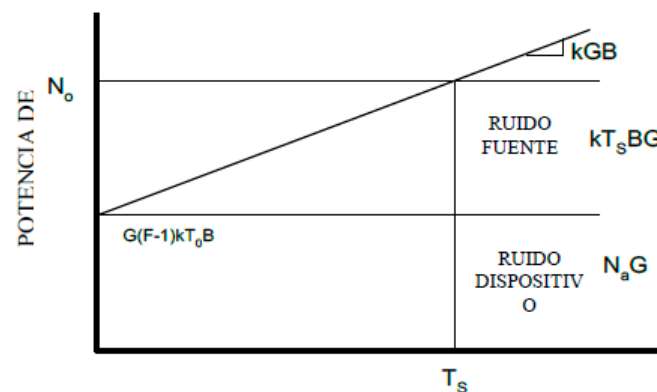


Figura 4.9: Relación lineal entre las potencias de ruido a la entrada y a la salida. [20]

Conociendo la pendiente de la característica lineal, así como un punto de referencia es posible encontrar la contribución de ruido del receptor, donde la contribución de la fuente en términos de ruido es cero.

La forma de encontrar la pendiente de la recta es aplicar dos niveles diferentes de potencia de ruido a la entrada y medir la potencia de ruido a la salida. Para ello se usa una fuente de ruido, que es un dispositivo que proporcionará estos dos niveles de ruido, conocidos y calibrados mediante un parámetro dado por el fabricante, la ENR (Excess to Noise Ratio) definida como:

$$ENR = \frac{T_{hot} - T_{cold}}{T_o} \quad (4.1)$$

donde T_{cold} es la temperatura en estado *off* de la fuente de ruido, que normalmente se aproxima a la temperatura ambiente ($T_o = 290$ °K), y la T_{hot} es la temperatura en estado *on* de la misma. La relación entre ambos estados de la fuente permite definir el factor Y que, además, se puede relacionar con la medida de la potencia de ruido a la salida del dispositivo de la forma siguiente:

$$Y = \frac{P_H}{P_C} = \frac{kGB(T_H + T_N)}{kGB(T_C + T_N)} = \frac{T_H + T_N}{T_C + T_N} \quad (4.2)$$

donde T_N representa la temperatura de ruido del dispositivo a medir (DUT). Con esto finalmente podemos relacionar el factor “Y” con el factor de ruido según:

$$F = \frac{ENR - Y\left(\frac{T_{cold}}{T_o} - 1\right)}{Y - 1} \quad (4.3)$$

Este método deja de ser aconsejable cuando la figura de ruido excede el ENR en 10 dB porque el dispositivo tiende a enmascarar la fuente de ruido, dificultando la precisión de las medidas.

4.3.2. Montaje y configuración del “Setup” para la medición del ruido

Para realizar el análisis del factor de ruido, según lo explicado en el apartado 4.3.1, primero hay que conectar la fuente de ruido al analizador de espectros mediante un cable de RF. No obstante, se necesita cambiar el estado de la fuente de ruido de *on* a *off* y, para ello, se conecta a una fuente de alimentación con un cable BNC banana. Cuando está apagada, la fuente de ruido se encuentra en su estado *off* ($T_{cold} \approx T_{hot}$) y cuando se alimenta con 28V, pasa a su estado *on*.

Después se incorpora un preamplificador de bajo ruido a la entrada del sistema de medida para reducir los efectos de segunda etapa producidos por el elevado factor de ruido del analizador de espectros. Por último, se añade el DUT a medir (nuestro amplificador) entre la fuente de ruido y el preamplificador de desacople.

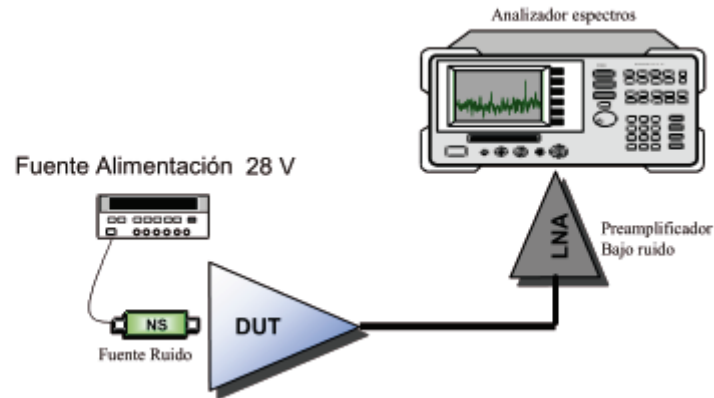


Figura 4.10: *Setup* para medir la figura de ruido con el método del factor Y [20]

Para observar correctamente los valores de potencia en el analizador de espectros se han configurado los siguientes parámetros.

- Frecuencia central a 7,5 GHz. Es la frecuencia que se encuentra a mitad de camino entre las frecuencias inicial y final.
- Dispersión (Span) a 1 kHz. Varía la anchura del espectro de frecuencia a visualizar, es decir, especifica el rango entre las frecuencias inicial y final.
- Ancho de banda de resolución (RBW) a 10kHz. En un analizador de espectros que utiliza el principio heterodino se usa un filtro paso banda, denominado filtro IF, que muestra la potencia de las señales dentro del paso banda y cuyo ancho de banda es el RBW. Si se aumenta el RBW, mayor será la potencia de ruido del instrumento.
- Ancho de banda de vídeo (VBW) a 30 Hz. Es el ancho de banda de filtro de vídeo por donde pasa la señal de potencia. Si se aumenta el VBW, se realiza un promediado con más valores por lo que veremos una traza más plana.
- Promediado (*average*) a 25. Hace un promedio de 25 mediciones para obtener un resultado más exacto del valor de la potencia que se está midiendo.

4.3.3. Resultados y comparación con la hipótesis

En la siguiente tabla se muestran las medidas de la figura de ruido tomadas desde el analizador de espectros mediante el método del factor Y. Las medidas corresponden al punto de polarización que hace máxima la ganancia del LNA, es decir, a $V_{CE} = 2,5V$ y $V_B = 0,85V$ con una corriente de colector de 12 mA:

Frecuencia (GHz)	ENR (dB)	Pcold (dBm)	Phot (dBm)	Factor Y (lineal)	NF (dB)
6	14.58	-91.8	-80.8	12.59	3.88
7	14.7	-90.7	-78.7	15.85	2.98
7,5	14.85	-91	-79	15.85	3.13
8	14.99	-88.5	-76.4	16.22	3.17
9	15.31	-84.1	-72.1	15.85	3.59
10	15.5	-85.7	-75.4	10.72	5.62

Tabla 4.1: Medidas de la Figura de ruido para una polarización de $V_{CE} = 2,5V$, $V_B = 0,85V$ y una corriente de colector de 12 mA (en máxima ganancia)

Sin embargo, debido al *trade-off* entre la ganancia y la figura de ruido, cuando una es máxima la otra no lo es. Por tanto, queda encontrar a qué punto de polarización la figura de ruido es mínima. En la siguiente tabla, se muestran las mediciones tomadas para una misma frecuencia (7 GHz) en distintas polarizaciones. Notar como el amplificador consigue una mínima figura de ruido cuando esta alimentado con $V_{CE} = 3V$ y $V_B = 0,82V$, con una corriente de colector de 5 mA:

Polarización	ENR (dB)	Pcold (dBm)	Phot (dBm)	Factor Y (lineal)	NF (dB)
$V_{CE} = 2,5V$, $V_b = 0,86V$ y $I_C = 12mA$	14.7	-90.7	-78.7	15.85	2.98
$V_{CE} = 2,5V$, $V_b = 0,82V$ y $I_C = 5mA$	14.7	-91.9	-79.9	15.85	2.98
$V_{CE} = 2,5V$, $V_b = 0,90V$ y $I_C = 35mA$	14.7	-94.8	-88.8	9.90	9.95
$V_{CE} = 3V$, $V_b = 0,82V$ y $I_C = 5mA$	14.7	-91.8	-79.6	1.89	2.76
$V_{CE} = 3,5V$, $V_b = 0,82V$ y $I_C = 12mA$	14.7	-91.3	-79.4	2.03	3.09
$V_{CE} = 3,5V$, $V_b = 0,86V$ y $I_C = 12mA$	14.7	-90.3	-78.7	2.19	3.41

Tabla 4.2: Medidas de la Figura de ruido para distintas polarizaciones a 7 GHz

De la tabla obtenemos una figura de ruido mínima de 2,7 dB. Aunque de estos 2,7 dB habría que restar la figura de ruido de los cables RF, del preamplificador y del analizador de espectros, que, a pesar de que todos ellos introducen una figura de ruido atenuada por la ganancia de los dispositivos que tienen delante, hay que tenerlos en cuenta:

$$F_{total} = F_{LNA} + \frac{F_{cable1} - 1}{G_{LNA}} + \frac{F_{preamp} - 1}{G_{LNA} \frac{1}{L_{cable1}}} + \frac{F_{cable2} - 1}{G_{LNA} \frac{1}{L_{cable1}} G_{preamp}} + \frac{F_{Analizador} - 1}{G_{LNA} \frac{1}{L_{cable1}} G_{preamp} \frac{1}{L_{cable2}}}$$

$$F_{LNA} \approx 1,75dB$$

La figura de ruido del LNA es de aproximadamente 1,75dB, mientras que la esperada por la simulación electromagnética de la figura 3.28 era de 1,317 dB. Por lo que durante el proceso de construcción, la figura de ruido se ha degradado 0,51 dB, aunque sigue siendo una muy buena figura de ruido.

Capítulo 5

Diseño del LNA de 3 etapas

En este capítulo se diseñará un amplificador de bajo ruido de 3 etapas siguiendo el mismo procedimiento que el capítulo 3. El objetivo es conseguir que a la frecuencia de 7,5GHz haya una ganancia de 35dB y el mínimo ruido posible. Como se ha visto en el capítulo 4, el modelo SPARA del transistor ofrece unos resultados más parecidos a la versión real construida en el laboratorio que el modelo no lineal, por lo que ya no usaremos este último en el diseño.

También se verán aspectos nuevos que aparecen al añadir más de una etapa, como los enlaces interetapa, la *Gain Flatness* y la complejidad de las simulaciones electromagnéticas.

5.1. Modelo eléctrico real

Cuando se quiere diseñar un amplificador LNA de varias etapas, lo ideal es alimentar cada transistor con un punto de polarización distinto para obtener más ganancia a costa de aumentar el ruido o menos ruido a costa de perder ganancia. Así pues, lo más inteligente, siguiendo la fórmula de Friis

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_N - 1}{G_1 G_2 \dots G_{N-1}} \quad (5.1)$$

será usar un punto de polarización que minimice la figura de ruido en la primera etapa a costa de la ganancia y, a partir de la segunda etapa, enfocar la alimentación de los transistores en aumentar la ganancia. En otras palabras, las contribuciones de ruido a partir de la segunda etapa se verán atenuadas considerablemente por las ganancias de las etapas anteriores.

Dado que la figura de ruido no será un parámetro influyente a partir de la segunda etapa, se pueden alargar las líneas de transmisión tanto como queramos, porque las pérdidas de estas están relacionadas con la figura de ruido según:

$$F = 1 + (L - 1) \frac{T_f}{T_o} \quad (5.2)$$

Y como los LNA suelen trabajar con potencias bajas se puede aproximar la temperatura física que se generará a la temperatura ambiente ($T_o = 290$ °K), provocando que la expresión pase a

ser $F \approx L$. Dado que la figura de ruido se atenuará a partir de la segunda etapa, las pérdidas de las líneas de transmisión también lo harán proporcionalmente.

5.1.1. Enlaces interetapas

Hay dos formas de enlazar una o varias etapas entre sí cuando se quiere añadir más transistores para aumentar la ganancia del amplificador:

- Adaptar la Matching Network de la salida de la primera etapa a una carga de 50Ω y luego partir de 50Ω para adaptar la Matching Network de entrada de la segunda etapa. El problema de esta opción es que se va a conseguir una adaptación muy buena a una frecuencia dada, pero la ganancia estará comprimida en un espacio muy limitado, obteniendo muy poco ancho de banda.
- Adaptar la Matching Network de la salida de la primera etapa directamente a la impedancia del centro del primer círculo de ganancia de fuente del transistor de la segunda etapa. Este método es mejor si se quiere acortar la longitud de las Matching Networks. Sin embargo, te obliga a rehacer todas las redes de adaptación cada vez que quieres añadir una etapa, ya que ésta cambiará el comportamiento de las anteriores. Para ello se mide la impedancia de salida Z_{out} de la primera etapa y se hace el conjugado, para luego adaptarla a la impedancia compleja del segundo transistor sin conjugar.

5.1.2. Gain Flatness

La principal dificultad del diseño de un amplificador de varias etapas es conseguir que la banda de trabajo sea plana. A esto se le conoce como *gain flatness* o uniformidad en la ganancia y determina cuánto puede variar la ganancia del amplificador en el rango de frecuencia especificado. Las variaciones en la uniformidad de la ganancia pueden causar distorsión en las señales que pasan por el amplificador, por lo que interesa que este número sea bajo para obtener un comportamiento más predecible. En otras palabras, definimos la uniformidad de ganancia como la diferencia entre la ganancia mínima y máxima, medida en un rango de frecuencia determinado.

$$G_{flatness} = G_{max} - G_{min} \quad (5.3)$$

Cuantas más etapas se añadan, más se pronunciarán las variaciones en la uniformidad de la ganancia del amplificador. A continuación se muestra el *gain flatness* del LNA de 3 etapas si simplemente hubiéramos añadido 2 etapas más idénticas a la primera:

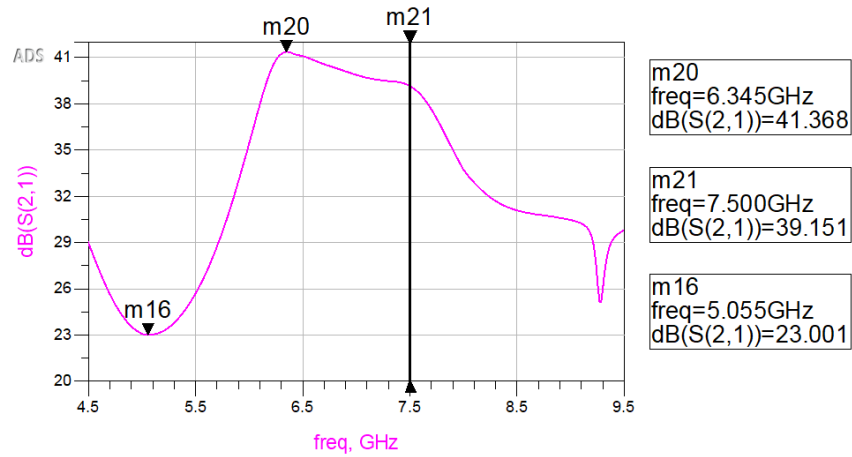


Figura 5.1: Gain flatness del LNA con las 3 etapas idénticas

Observar como el resultado $G_{flatness} = 18,37dB$ es mejorable. Teniendo en cuenta esto, se pueden adaptar las siguientes etapas a una frecuencia distinta de la primera para conseguir disminuir el aumento de estas variaciones. No hay que dejar que los parámetros S_{11} y S_{22} tengan “forma de punta” (sean muy pequeños) a una frecuencia concreta, sino más bien que tengan una forma ancha llegando a adaptar un poco peor, pero abarcando un mayor rango de frecuencias. Esto supondrá la obtención de una mejor uniformidad y ancho de banda a costa de perder algo de ganancia en 7,5GHz.

5.1.3. Amplificador LNA de 2 etapas

Siguiendo con lo explicado en el apartado 5.1.2 y cambiando la polarización del transistor de la segunda etapa y la red de adaptación, se obtiene una segunda etapa adaptada de tal forma que los parámetros S_{11} y S_{22} abarcan un rango frecuencial mayor, generando una buena uniformidad en la ganancia.

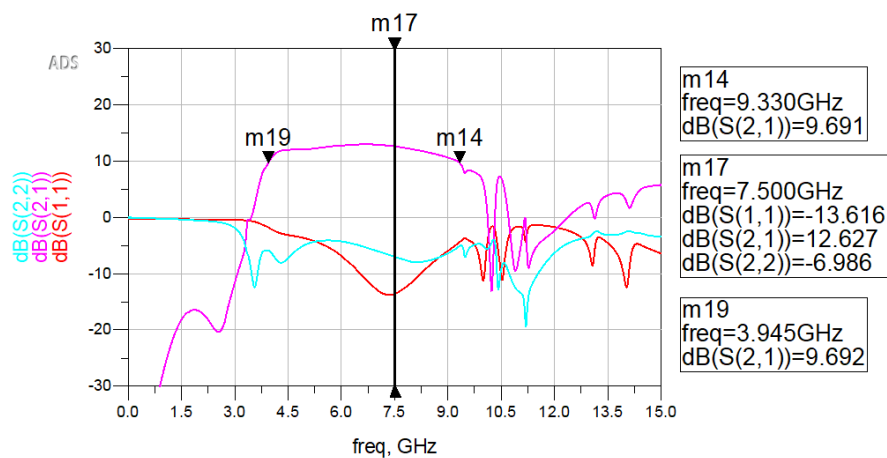


Figura 5.2: Parámetros S del modelo eléctrico de únicamente la segunda etapa. No se ha enlazado todavía la primera etapa

Si se observa la figura 5.3, al enlazar las dos etapas se obtiene un gran incremento en el parámetro de transmisión alrededor de los 7-8,5GHz debido a la adaptación. Por tanto, en la tercera etapa habrá que adaptar más las frecuencias de en torno a los 6,5GHz.

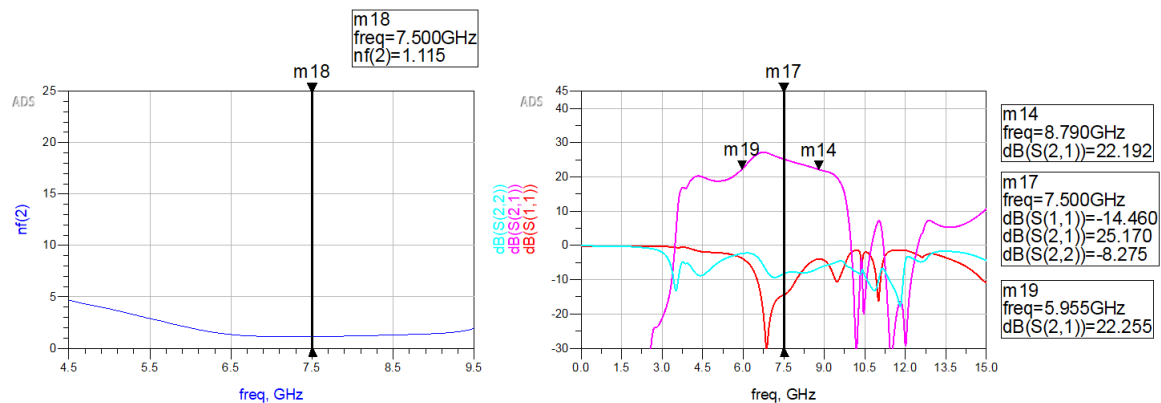


Figura 5.3: Figura de ruido y parámetros S del modelo eléctrico de la primera y segunda etapa enlazadas

5.1.4. Amplificador LNA de 3 etapas

Si se repite el mismo proceso que en el apartado anterior pero adaptando un poco más las frecuencias alrededor de los 6,5 GHz se obtiene el siguiente parámetro de transmisión.

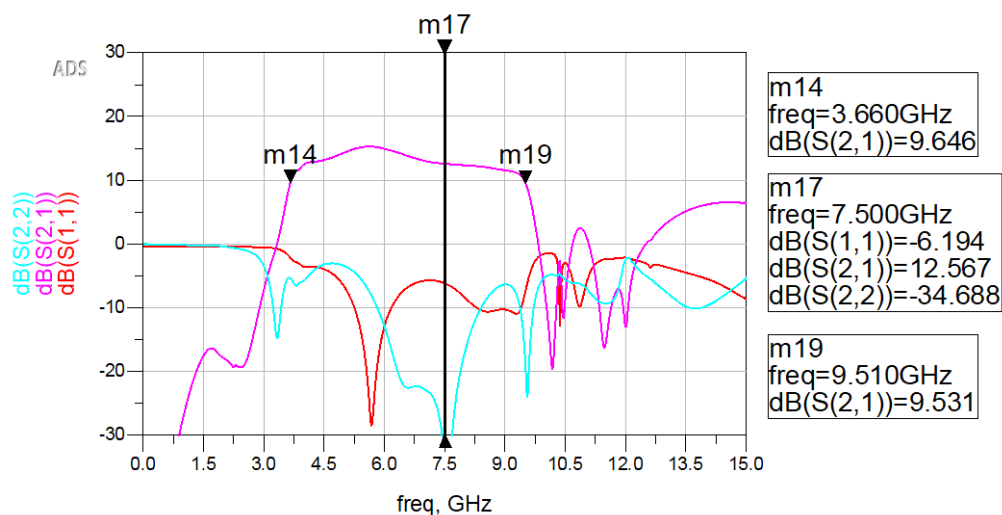


Figura 5.4: Parámetros S del modelo eléctrico de únicamente la tercera etapa. No se han enlazado todavía las dos etapas anteriores

Si se enlaza con las dos primeras etapas del apartado 5.1.3 y haciendo uso de la herramienta tuning para mejorar la respuesta, se obtiene un modelo eléctrico que amplifica la señal de entrada por encima de 35 dB desde 4,1 GHz hasta 9,4 GHz:

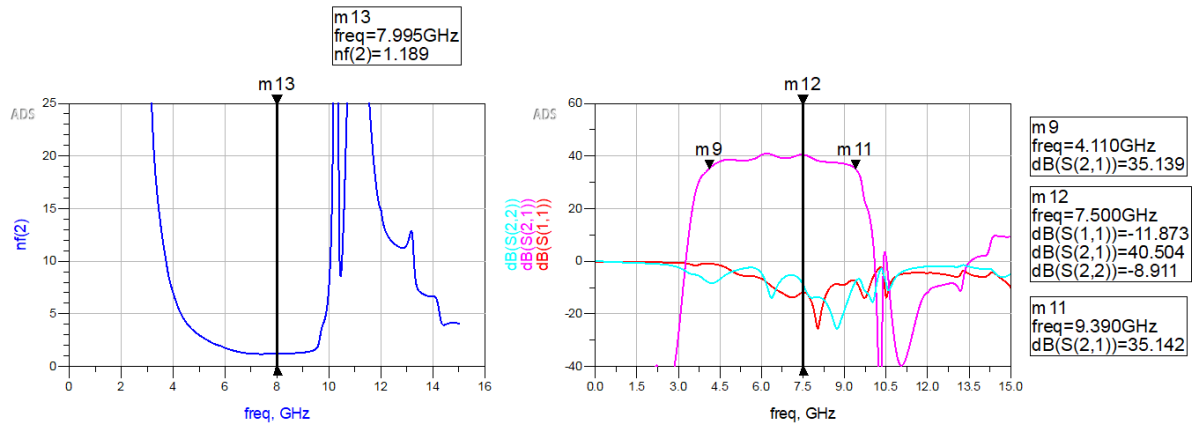


Figura 5.5: Figura de ruido y parámetros S del modelo eléctrico del LAN de 3 etapas enlazadas

Por último, si se hace zoom a la figura 5.5, se puede evaluar la uniformidad en la ganancia, viendo que ha mejorado mucho respecto a la figura 5.1:

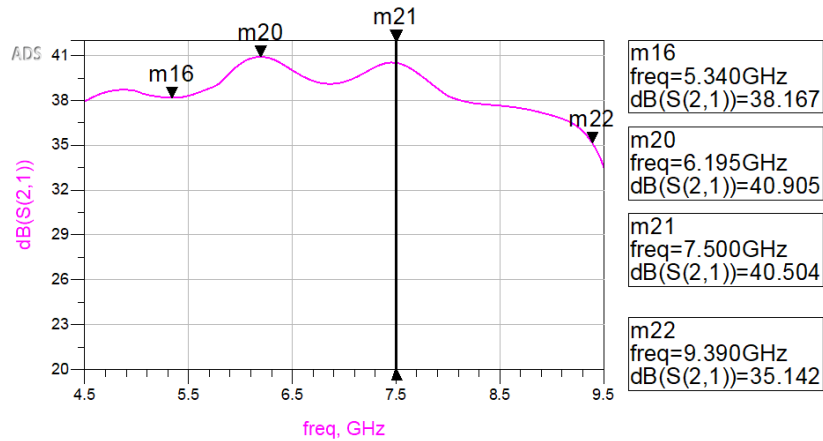


Figura 5.6: Gain flatness del LNA de 3 etapas de distintas adaptaciones

5.2. Modelo electromagnético

5.2.1. Redes de adaptación

En el capítulo 3 se ha visto que las redes de adaptación son una parte del diseño muy delicada y compleja, debido a que cualquier pequeño acople o atenuación de la onda puede dañar el resultado esperado del modelo eléctrico. A diferencia del LNA de 1 etapa, que se podía hacer una simulación electromagnética directa de todo el circuito, en el LNA de 3 etapas hay que ir paso por paso, ya que simular directamente un circuito tan grande genera diferencias abismales respecto del modelo eléctrico de referencia.

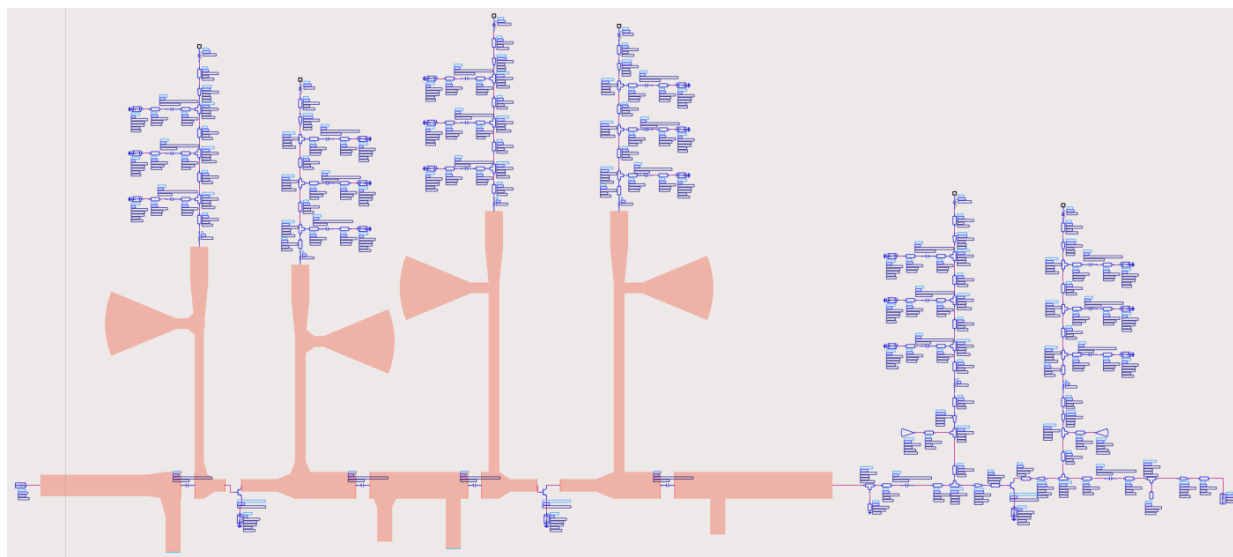


Figura 5.7: Representación de una parte del proceso de simulación electromagnética paso por paso

Es decir, hay que coger un pequeño trozo de la red de adaptación y intentar que se parezca lo máximo posible al modelo eléctrico. De esta forma conseguimos reducir el numero de pistas a modificar y los tiempos de simulación.

Tras muchas simulaciones, el resultado más parecido al modelo eléctrico que se ha conseguido obtener es el que se muestra a continuación:

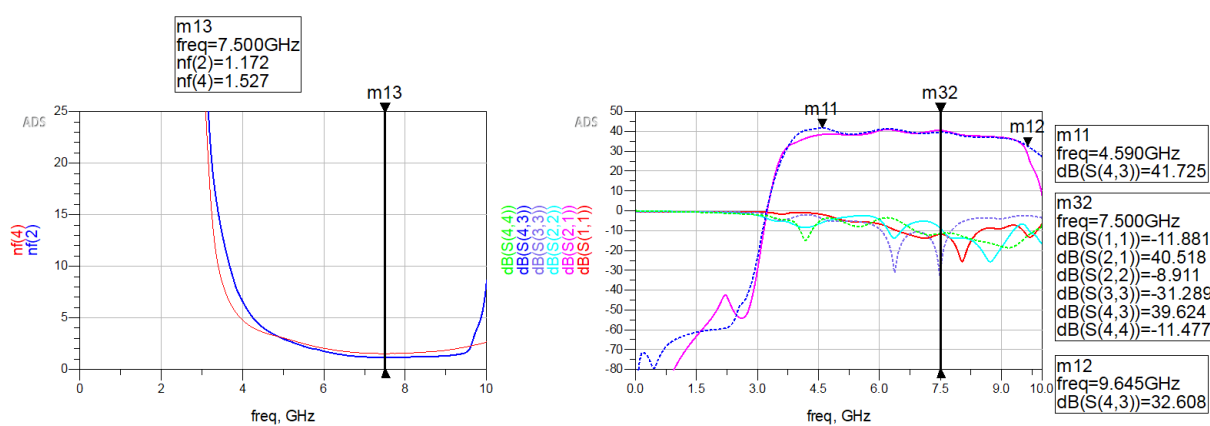


Figura 5.8: Simulación eléctrica (línea continua) y electromagnética (línea discontinua) de la red de adaptación del LNA de 3 etapas

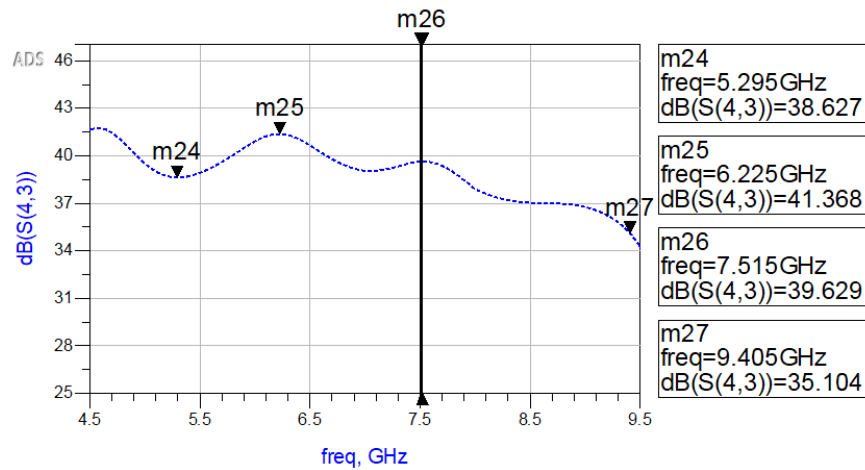


Figura 5.9: Gain flatness del modelo electromagnético de la red de adaptación del LNA de 3 etapas

5.2.2. Redes de polarización

La red de polarización estará alimentada por tres valores distintos de tensión en continua: una para la base del primer transistor, otra para la base de los dos siguientes transistores y una última para los tres colectores de cada uno.

El hecho de que haya varias ramas, como, por ejemplo, los colectores de cada transistor que compartan un mismo valor de polarización, implica que se puedan conectar entre sí con pistas de cobre para que solo haya un conector pasa muro por donde viaje la tensión en continua de la fuente de alimentación. No obstante, de por medio hay otras pistas que impiden hacer la conexión deseada.

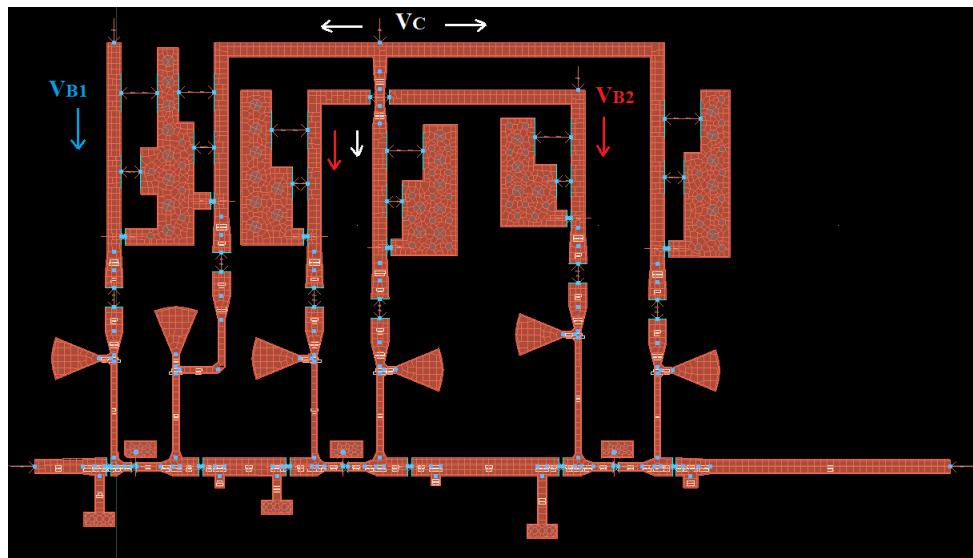


Figura 5.10: Layout del LNA de 3 etapas

Cuando se quiere hacer cruzar dos pistas en un circuito impreso, sin que estas entren en

contacto, se realiza un “puente”. Esto consiste en usar un trozo de cable que salte por encima de la pista o bien una resistencia de 0 Ohmios. Es decir, por debajo del material aislante de la resistencia pasa la pista que se quiere atravesar sin crear una conexión y, a los extremos de esta, se conectan las pistas que se quieren enlazar. Teniendo en cuenta esto, se puede diseñar una red de polarización como la que se muestra en la figura 5.10. Una vez simulado ese layout se obtienen los siguientes resultados:

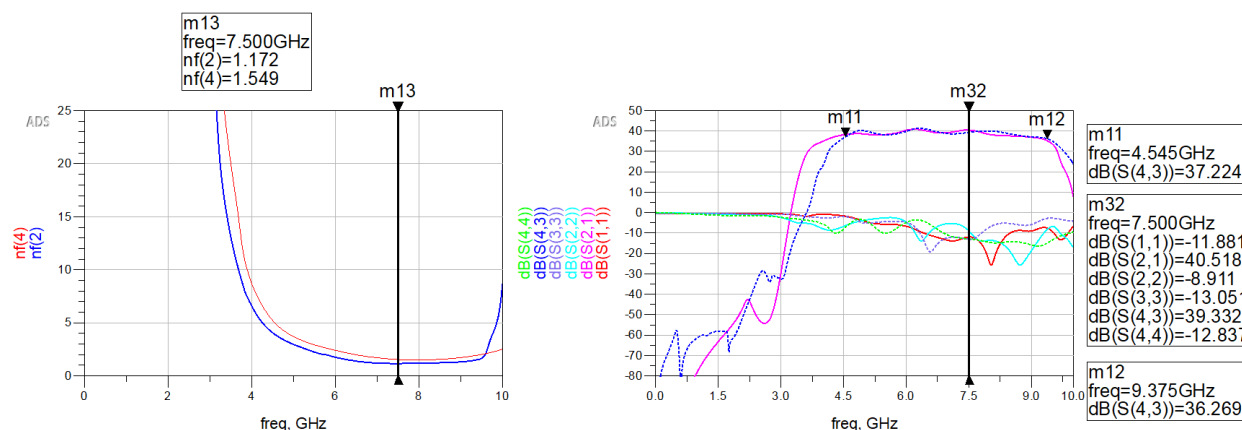


Figura 5.11: Figura de ruido y parámetros S de la simulación electromagnética (línea discontinua) del LNA de 3 etapas

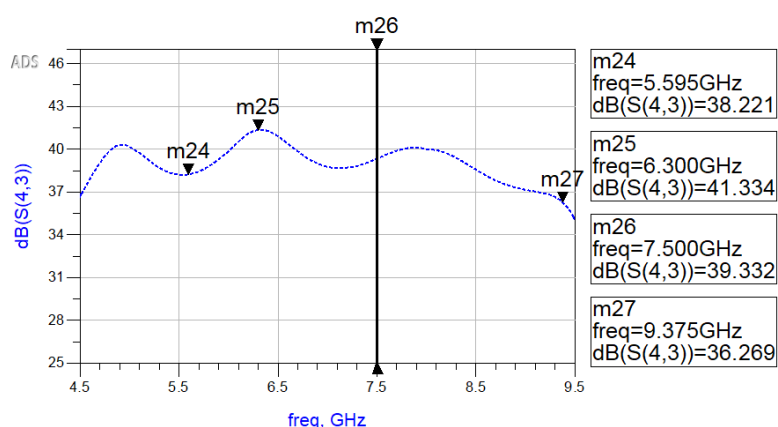


Figura 5.12: Gain Flatness del LNA de 3 etapas

5.3. Dependencia entre las distintas etapas de un amplificador y sus respectivas ganancias

En este apartado se explica la dependencia que hay entre las distintas etapas que conforman un amplificador. Primero se demuestra que en el modelo eléctrico, las etapas son independientes entre sí, ya que los parámetros S definen el comportamiento básico de las redes eléctricas lineales, y el análisis de una red eléctrica será siempre el mismo aunque se pueda resolver de varias maneras. Sin embargo, en la segunda parte de este apartado se demostrará que esto no es así en un modelo electromagnético.

Para ello se dividirá la red eléctrica del amplificador, resultando en tres simulaciones distintas, una para cada etapa.

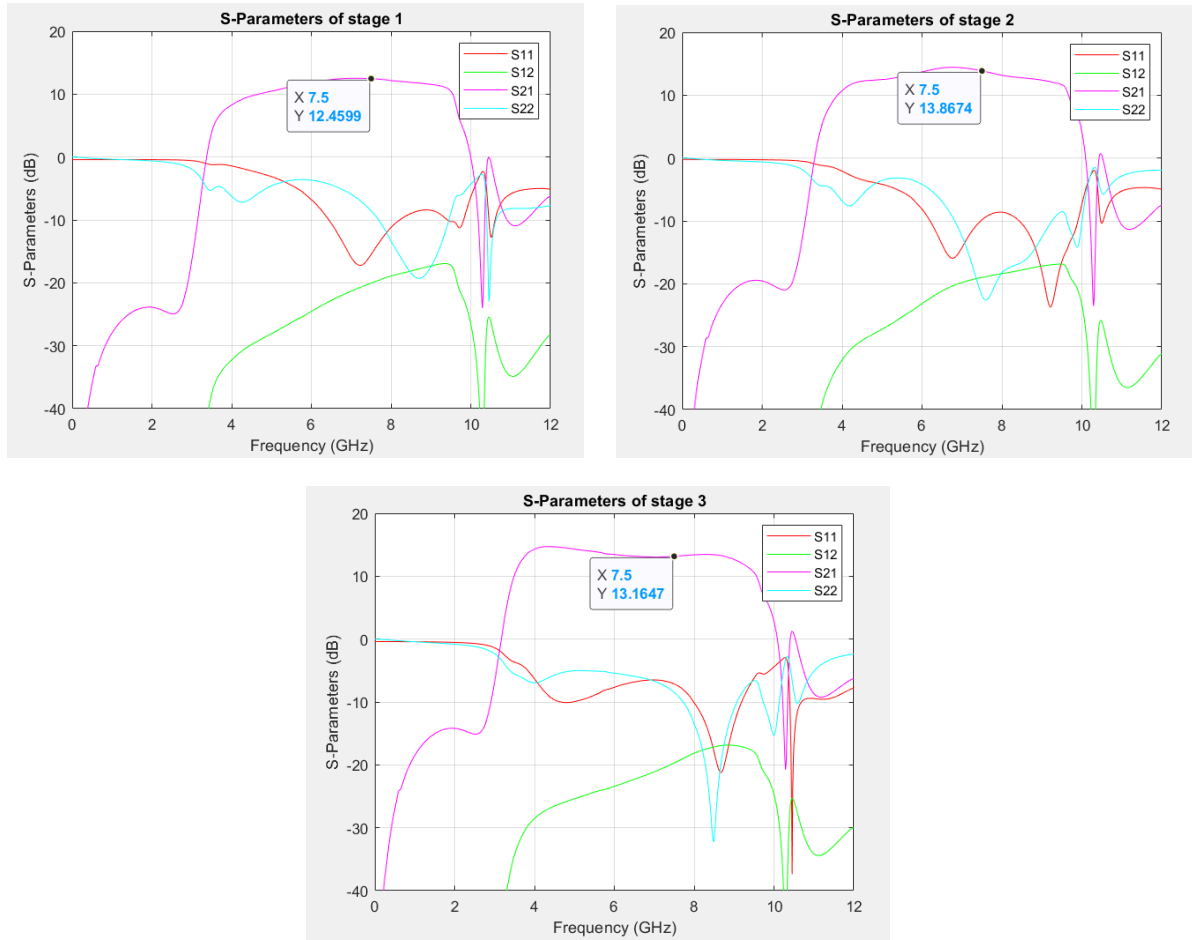


Figura 5.13: Simulación de los parámetros S del modelo eléctrico del amplificador para cada etapa por separado

Una vez obtenidos los parámetros S de cada etapa transformamos las matrices 2x2 de los parámetros S a matrices ABCD a través de las tablas de conversión de [21, pág 158]. Luego, mediante un simple producto de matrices ABCD se obtiene la matriz ABCD total para, finalmente, volverla a transformar a parámetros S y comprobar que los resultados sean iguales a los de la figura 5.5. Todo este proceso se ha desarrollado mediante el código Matlab del anexo A.3, dando como resultado la figura 5.14. En ella observamos como la concatenación de las etapas de un amplificador, simuladas individualmente, ofrecen el mismo resultado que la simulación de todas ellas juntas:

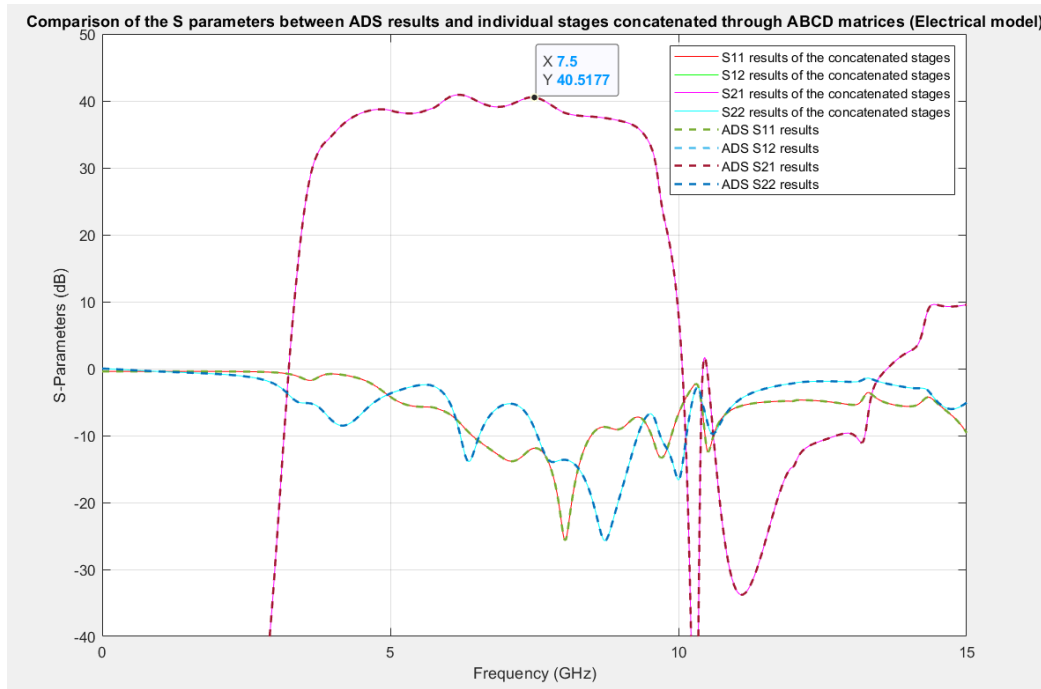


Figura 5.14: Comparación de los parámetros S entre la simulación eléctrica del amplificador de 3 etapas y la concatenación de los 3 amplificadores de 1 etapa concatenados mediante matrices ABCD

En vista de estos resultados, se puede confirmar que las distintas etapas del modelo eléctrico de un amplificador se pueden tratar de manera independiente sin perjudicar al comportamiento de su conjunto. En otras palabras, se puede definir la ganancia total de un amplificador de varias etapas concatenadas como el producto de la ganancia de las etapas individuales:

$$A_V = A_{V1} \cdot A_{V2} = \frac{V_1}{V_{in}} \cdot \frac{V_2}{V_1} \cdot \frac{V_n}{V_2} \dots \dots \frac{V_{out}}{V_n} = \frac{V_{out}}{V_{in}} \quad (5.4)$$

Ahora bien, esto es así en el modelo eléctrico, donde los dispositivos se basan únicamente en las leyes de la electrónica. Sin embargo, sabemos que un amplificador real en funcionamiento genera campos electromagnéticos y, a medida que aumenta la frecuencia, estos generan acoplamientos cada vez mayores que perjudican el comportamiento esperado del modelo eléctrico.

Si se realiza el mismo análisis, pero en vez de usar las simulaciones eléctricas, se usan las electromagnéticas, se obtiene la figura 5.15, donde los acoplamientos han provocado que las etapas sí sean dependientes entre si. Esto es así porque si uno se fija en el circuito de la figura 5.10 observa como seguramente hay una influencia electromagnética entre las distintas etapas. Es decir, el hecho de que estén cerca las unas de las otras hará que los campos electromagnéticos de una etapa invadan a la de al lado.

Si se evalúa el amplificador a partir de la concatenación de las simulaciones individuales de cada etapa no se estarán considerando los acoplamientos que se generan entre estas:

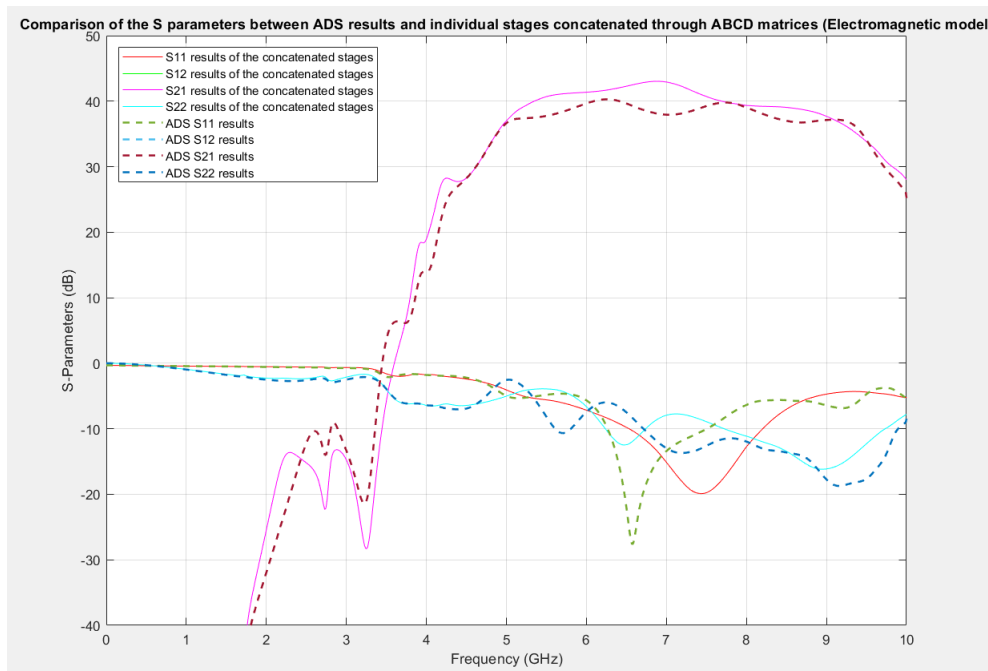


Figura 5.15: Comparación de los parámetros S entre la simulación electromagnética del amplificador de 3 etapas y la concatenación de los 3 amplificadores de 1 etapa concatenados mediante matrices ABCD

Otra forma de hacer esta análisis, sin tener que pasar por las matrices ABCD para concatenar las etapas, es introducir los archivos .s2p de las simulaciones individuales en cajas S2P del ADS y conectarlas entre si. De esta forma, cuando se simule, ADS concatenará automáticamente los resultados individuales en una simulación conjunta.

Capítulo 6

Conclusiones

En este proyecto se ha explicado detalladamente cómo diseñar, construir y medir un amplificador de bajo ruido que consiga una ganancia de 35 dB y una figura de ruido lo más pequeña posible para una frecuencia de trabajo de 7,5 GHz. Para ello se ha tenido que hacer un estudio de los transistores SiGe para ver cuál de ellos se adapta mejor a las necesidades de este diseño. Estos ofrecen un menor consumo que los AsGa y se han explicado las diferencias entre su modelo no lineal y el SPARA. El modelo SPARA ofrece mayor exactitud cuando se trabaja con parámetros S, ya que estos modelos son un archivo s2p, es decir, un conjunto de muchas mediciones hechas por el fabricante que replican el comportamiento del transistor. Mientras que el modelo no lineal ofrece mayor exactitud en parámetros que no pueden definirse por un simple conjunto de mediciones como los armónicos, el punto de compresión, la figura de ruido, etc.

Entender cómo funcionan los círculos de figura de ruido, ganancia y estabilidad ha sido crucial para lograr obtener el mayor rendimiento del transistor y por ende, del amplificador. Para conseguir llevar estos círculos al centro de la carta de Smith, que tanto a su entrada como a su salida, parten comúnmente de una impedancia compleja, hay que adaptar la entrada y la salida del transistor a 50Ω . Para ello se usan las redes de adaptación.

También ha sido muy importante comprender el funcionamiento de la polarización del transistor. Los transistores deben trabajar en la región activa para ofrecer ganancia y una buena figura de ruido. Para ello se les alimenta con una tensión de base y una de colector a través de una fuente de alimentación. Sin embargo, en el transcurso de la alimentación en DC hasta el transistor, pueden irrumpir señales indeseadas (Wi-Fi, GPS, TV, radio...) que lo saturan y estropeen la amplificación del parámetro de transmisión.

Luego se ha visto que el paso del modelo eléctrico al electromagnético es crucial en cualquier tipo de diseño, ya que se empieza a construir un modelo mucho más parecido a la realidad. Este cambio en la simulación implica un sobrecoste computacional y, en función del mallado y del rango frecuencial a simular, un gasto de tiempo que puede llegar a ser muy largo para una única simulación. Es por esto que la mejor estrategia es ir simulando por partes el diseño, para luego juntarlas y acabar de retocar la simulación final.

Una vez conseguido un buen resultado en la simulación electromagnética para el diseño del LNA de una etapa, se procede a su construcción. Hay muchos factores que no se tienen en cuenta cuando se diseña por primera vez un dispositivo, como tener en consideración los espacios que ocupan los componentes, contemplar las dimensiones de la carcasa y adaptar las líneas de transmisión a esta, considerar por dónde se instalarán los conectores SMA o los pasa-muros y si estos cabrán en la carcasa... Es por esto que antes de ir directamente a un dispositivo tan complejo como un amplificador de tres etapas se decide empezar por un modelo más sencillo, como es el de una etapa.

Por último, en este proyecto se ha visto que el diseño de un amplificador de varias etapas no es tarea fácil. A partir de la segunda etapa el proceso de diseño se torna largo y complicado, debido sobretodo a la uniformidad en ganancia y los tiempos de simulación electromagnética. El layout de la figura 5.10, por ejemplo, tardó 18 horas en procesar la última simulación. Conseguir que la adaptación de los parámetros S_{11} y S_{22} en toda la banda de trabajo del amplificador, sean lo más uniformes posibles, para conseguir un parámetro S_{21} plano, es muy complejo. A pesar de todo esto, el diseño del LNA de 3 etapas ha sido posible, consiguiendo una figura de ruido de 1,549 y una ganancia de unos 39 dB para la banda frecuencial de 5,5 GHz a 9,5 GHz.

6.1. Futuras líneas de investigación

En este proyecto se ha logrado el diseño exitoso de un LNA con más de 35 dB y menos de 2 dB en toda su banda de trabajo. Sin embargo, no ha dado tiempo de finalizar su construcción, aunque está apunto. Por eso aún no se ha redactado el capítulo de la construcción y la medición del LNA de 3 etapas, pero se hará.

Por otro lado, en este diseño se ha considerado que el amplificador trabaja a temperatura ambiente. Una futura línea de investigación de este proyecto, sería disminuir la temperatura hasta los 4°K manteniendo los mismos resultados. Seguramente el comportamiento del ruido, de las líneas, de las capacidades, las bobinas, los transistores... no será el mismo que a temperatura ambiente. En un futuro, sería muy interesante llevar el diseño de este proyecto a temperaturas criogénicas.

Bibliografía

- [1] Ganesan R Pandian JD Baker L. “Low noise 6–8 GHz receiver”. En: IEEE Microw Mag, 2006, págs. 74-84. URL: <https://doi.org/10.1109/MW-M.2006.250316>.
- [2] Grahn J Schlee J Wadefalk N. “Cryogenic broadband ultra-low-noise MMIC LNAs for radio astronomy applications”. En: IEEE Trans Microw Theory Tech, 2013, págs. 871-7. URL: <https://doi.org/10.1109/TMTT.2012.2235856>.
- [3] Barcia A Lopez-Fernandez I Gallego JD. “Development of cryogenic IF lownoise 4–12 GHz amplifiers for ALMA radio astronomy receivers”. En: IEEE MTTS Int Microw Symp, 2006, págs. 1907-10. URL: <https://doi.org/10.1109/MWSYM.2006.249788>.
- [4] Bachtod W Limacher R Auf der Maur M. “4–12 GHz InP HEMT-based MMIC low-noise amplifier”. En: 16th conf proc IPRM 2004, 2004. URL: <https://doi.org/10.1109/ICIPRM.2004.1442603>.
- [5] Aja Abelán B. “4–12-and 25–34-GHz cryogenic mHEMT MMIC low-noise amplifiers”. En: IEEE Trans Microw Theory Tech, 2012, págs. 4080-8. URL: <https://doi.org/10.1109/TMTT.2012.2221735>.
- [6] Thrivikraman TK. “SiGe HBT X-Band LNAs for ultra-low-noise cryogenic receivers”. En: IEEE Microw Wirel Compon Lett, 2008, págs. 476-8. URL: <https://doi.org/10.1109/LMWC.2008.925104>.
- [7] Weinreb S Russell D. “Low-power very low-noise cryogenic SiGe IF amplifiers for terahertz mixer receivers”. En: IEEE Trans Microw Theory Tech, 2012, págs. 1641-8. URL: <https://doi.org/10.1109/TMTT.2012.2190744>.
- [8] Bardin JC Montazeri S. “A sub-milliwatt 4–8 GHz SiGe cryogenic low noise amplifier”. En: IEEE MTTS Int Microw Symp, 2017, págs. 160-3. URL: <https://doi.org/10.1109/MWSYM.2017.8058937>.
- [9] Eduardo Artal Beatriz Aja Enrique Villa. “Cryogenic performance of a 3–14 GHz bipolar SiGe low-noise amplifier”. En: Universidad de Cantabria y Instituto de Astrofísica de Canarias, 2019, págs. 18-24. URL: <https://doi.org/10.1016/j.cryogenics.2019.02.001>.
- [10] Infineon. Data Sheet Transistor BFR840L3RHESD. URL: https://www.infineon.com/dgdl/Infineon-BFR840L3RHESD-DS-v02_00-EN.pdf?fileId=5546d46265f064ff0166389709cd4ece.

- [11] Infineon. Data Sheet Transistor BFP720. URL: https://www.infineon.com/dgdl/Infineon-BFP720-DS-v02_00-EN.pdf?fileId=5546d46265f064ff01663896583f4e98.
- [12] Infineon. Data Sheet Transistor BFP740. URL: https://www.infineon.com/dgdl/Infineon-BFP740-DS-v02_00-EN.pdf?fileId=5546d46265f064ff0166389680a24ea4.
- [13] Infineon. Data Sheet Transistor BFR843EL3. URL: https://www.infineon.com/dgdl/Infineon-BFR843EL3-DS-v02_00-EN.pdf?fileId=5546d46265f064ff0166389715764ed1.
- [14] David M. Pozar. Microwave Engineering. 4th. John Wiley & Sons Inc, 2011. ISBN: 978-0470631553.
- [15] Pedro de Paco. “P3: Diseño y análisis de amplificador a frecuencias de microondas”. En: Universidad Autónoma de Barcelona, 2004.
- [16] Pedro de Paco. “Ingeniería de microondas: Dispositivos pasivos”. En: Universidad Autónoma de Barcelona, 2004.
- [17] Rogers Corporation. Data Sheet sustrato AD1000. URL: <https://rogerscorp.com/-/media/project/rogerscorp/documents/advanced-electronics-solutions/english/data-sheets/ad1000-data-sheet.pdf>.
- [18] Murata. Sim Surfing. URL: <https://ds.murata.co.jp/simsurfing/mlcc.html?lcid=en-us&jis=false&md5=6af0feab1e421cc3f718e1a5fa6a813b#>.
- [19] Luise Emilio Garcia Castillo. “Resonadores en Microondas”. En: Universidad Carlos III de Madrid. URL: <http://www.tsc.uc3m.es/~luise/MO-CAF/resonadores.pdf>.
- [20] Pedro de Paco & Jordi Verdu. “P1: Medida del Factor de Ruido”. En: Universidad Autónoma de Barcelona, 2004.
- [21] Richard J. Cameron. Microwave Filters for Communication Systems. 2nd. Wiley, 2018. ISBN: 978-1119292395.

Apéndice A

Código Matlab

A.1. Función Automatic_Measurement

Esta función se conecta a través de direcciones físicas o TCP/IP a las dos fuentes de alimentación y al VNA para enviarles los valores a los que se quiere medir el LNA:

```
1 clear all;
2 %%%http://na.support.keysight.com/pna/help/latest/Programming/GP-
   IB_Command_Finder/SCPI_Command_Tree.html
3
4 PNA = visa('agilent','TCPIP::158.109.73.191::INSTR'); %
   PNA X instrument
5 PowerSupplyA = visa('agilent','GPIB0::14::INSTR'); % Power supply
   E3646A Agilent
6 PowerSupplyB = visa('agilent','GPIB0::5::INSTR'); % Power supply
   E3631A Agilent
7 Multimeter = visa('agilent','USB0::0x2A8D::0x0101::MY60010506::0::
   INSTR');
8 % PowerMeter = visa('agilent','USB0::0x2A8D::0x3218::MY50000124::0::
   INSTR'); %% set the visa address read it in the IO Keysight
   Connection Expert
9
10 PNA.InputBufferSize = 8388608; PNA.ByteOrder = 'littleEndian';
11
12 % Open objects
13 fopen(PNA);
14 fopen(PowerSupplyA);
15 fopen(PowerSupplyB);
16 fopen(Multimeter);
17
```

```

18
19 fprintf(PowerSupplyA, sprintf(':SOURce:VOLTage %f',0));
20 fprintf(PowerSupplyB, sprintf(':SOURce:VOLTage %f',0));
21
22%%% Definir barrido en tensión de colector (E3646A Agilent) %%%
23
24 V_C_start = 1;
25 step      = 0.5;
26 V_C_end   = 3;
27 N_points  = (V_C_end-V_C_start)/step+1;
28
29 BiasVoltage = [V_C_start:step:V_C_end];
30
31
32%%% Definir tensión de la base (E3631A Agilent) %%%
33
34 V_B = 0.85;
35 fprintf(PowerSupplyB, sprintf(':SOURce:VOLTage %f', V_B)); %Envía la
    V_B a la fuente
36
37% CurrentLimit      = 0.5e-3;    %Source output current limit in
    Amperes
38 for i=1 : size(BiasVoltage, 2) %De i=1 hasta el tamaño de
    BiasVoltageA de 1 fila y 3 columnas, para la dimension 2, es
    decir el valor del step_A
39
40%      fprintf(PowerSupply, 'SOURce:CURRent:LEVel %f', CurrentLimit)
41 fprintf(PowerSupplyA, sprintf(':SOURce:VOLTage %f', BiasVoltage(i
    ))); %Envía a la fuente la tensión de cada step
42
43 fprintf(Multimeter, 'MEASure:CURRent:DC? ');
44 i_Multimeter=fscanf(Multimeter);          %lee los datos
    formato texto del multímetro
45 I_Multimeter=str2double(i_Multimeter);
46
47
48 MatrixDataBias(i,:)=[BiasVoltage(i),I_Multimeter]
49
50 %%%%%%%%% PNA configuration %%%%%%%%%
51 NumPorts=2;
52 %%%%%%%%%

```

```

53
54     fprintf(PNA, 'CALC:PAR:MNUM 1 ');
55     fprintf(PNA, 'CALC1:DATA:SNP? 2 '); %Solicita los parámetros S
56     DataVector=fscanf(PNA); %lee los datos formato texto en forma
        de vector
57     x=str2num(DataVector); %convierte a números
58
59     NumberPoints=size(x,2)/(1+2*NumPorts^2);
60     MatrixTEMP=reshape(x, NumberPoints, (1+2*NumPorts^2)); %
        reordena la matrix en columnas frec, Saa_dB Saa_deg S...
        1+2*(NUMPORTS*NUMPORTS)
61     MatrixData(:, :, i)=MatrixTEMP;
62
63     figure(4)
64     close;
65     figure(4)
66     semilogy(MatrixDataBias(:,1), abs(MatrixDataBias(:,2)), '-*b')
67     hold on;
68     ylim([1e-11 1])
69     movegui('east')
70
71 end
72
73
74 %%% Close Ports %%%
75
76 fclose(PNA); delete(PNA); clear PNA;
77 fclose(PowerSupplyA); delete(PowerSupplyA); clear PowerSupplyA;
78 fclose(PowerSupplyB); delete(PowerSupplyB); clear PowerSupplyB;
79 fclose(Multimeter); delete(Multimeter); clear Multimeter;
80
81 instrreset %disconnect and delete all instruments objects

```

A.2. Función SParametersPlot

A medida que usábamos la función anterior para medir cada punto de polarización se iban guardando los Workspaces de cada una en distintos archivos *.mat* para luego reconstruir los gráficos de los parámetros S obtenidos por el VNA mediante la siguiente función:

```

1 %%% Especificar Ruta (solo cambiar P=x dBm y Vb=0.x V) %%%

```

```

3 load './LNA de 1 etapa/P=-20 dBm/Vb=0.82 V/Vb_0.82_V'
4
5 %%% Export de los datos y construcción del plot %%%
6
7 f=1e-9.*MatrixData(:,1,1);
8 Vc_Position=[1:1:N_points];
9
10 for k=1: N_points
11
12     S11_mag=10.^(MatrixData(:,2,Vc_Position(k))./20);
13     S11_phase=deg2rad(MatrixData(:,3,Vc_Position(k)));
14     S11=20*log10(abs(S11_mag.*exp(1i.*S11_phase))); %en dB
15
16
17     S12_mag=10.^(MatrixData(:,6,Vc_Position(k))./20);
18     S12_phase=deg2rad(MatrixData(:,7,Vc_Position(k)));
19     S12=20*log10(abs(S12_mag.*exp(1i.*S12_phase))); %en dB
20
21
22     S21_mag=10.^(MatrixData(:,4,Vc_Position(k))./20);
23     S21_phase=deg2rad(MatrixData(:,5,Vc_Position(k)));
24     S21=20*log10(abs(S21_mag.*exp(1i.*S21_phase))); %en dB
25
26
27     S22_mag=10.^(MatrixData(:,8,Vc_Position(k))./20);
28     S22_phase=deg2rad(MatrixData(:,9,Vc_Position(k)));
29     S22=20*log10(abs(S22_mag.*exp(1i.*S22_phase))); %en dB
30
31
32 figure
33 plot(f,S11, f,S12, f,S21, f,S22)
34 legend('S11', 'S12', 'S21', 'S22')
35 grid on
36 ylim([-40 20])
37 title(['S-Parameters for Vb=' num2str(V_B) ' V, Vc=' num2str(
    BiasVoltage(k)) 'V and Ic=' num2str(1000.*MatrixDataBias(k,2))
    'mA'])
38 xlabel('Frequency (GHz)')
39 ylabel('S-Parameters (dB)')
40
41 end

```

A.3. Función EtapasSeparadas

En esta función se importan los resultados de los parámetros S de ADS de las simulaciones de cada etapa por separado y de todas ellas juntas. Luego se usan las propiedades de las matrices ABCD para concatenar las simulaciones individuales de cada etapa y compararlas con la de todas ellas juntas:

```

1%% Import de los archivos .mat
2close all
3clear all
4clc
5
6%% Archivos del modelo eléctrico
7
8% load( './LNA de 3 etapas por separado/SParameters_Etapa1_Electrica ')
9% load( './LNA de 3 etapas por separado/SParameters_Etapa2_Electrica ')
10% load( './LNA de 3 etapas por separado/SParameters_Etapa3_Electrica ')
11% load( './LNA de 3 etapas por separado/SParameters_Total_Electrica ');
12%
13% SParameters = SParameters_Etapa1_Electrica;
14% SParameters(:, :, 2) = SParameters_Etapa2_Electrica;
15% SParameters(:, :, 3) = SParameters_Etapa3_Electrica;
16% SParameters_Total = SParameters_Total_Electrica;
17
18%% Archivos del modelo electromagnético
19
20load( './LNA de 3 etapas por separado/
    SParameters_Etapa1_Electromagnetica ');
21load( './LNA de 3 etapas por separado/
    SParameters_Etapa2_Electromagnetica ');
22load( './LNA de 3 etapas por separado/
    SParameters_Etapa3_Electromagnetica ');
23load( './LNA de 3 etapas por separado/
    SParameters_Total_Electromagnetica ');
24
25SParameters = SParameters_Etapa1;
26SParameters(:, :, 2) = SParameters_Etapa2;
27SParameters(:, :, 3) = SParameters_Etapa3;
28SParameters_Total = SParameters_Total_Electromagnetica;

```

```

29
30 for n=1:3
31
32     f=1e-9.*SParameters(:,1,n);
33
34     S11_mag=SParameters(:,2,n);
35     S11_phase=deg2rad(SParameters(:,3,n));
36     S11(:,n)=S11_mag.*exp(1i.*S11_phase); %en lineal
37     S11_dB(:,n)=20*log10(S11(:,n));
38
39     S12_mag=SParameters(:,6,n);
40     S12_phase=deg2rad(SParameters(:,7,n));
41     S12(:,n)=S12_mag.*exp(1i.*S12_phase); %en lineal
42     S12_dB(:,n)=20*log10(S12(:,n));
43
44     S21_mag=SParameters(:,4,n);
45     S21_phase=deg2rad(SParameters(:,5,n));
46     S21(:,n)=S21_mag.*exp(1i.*S21_phase); %en lineal
47     S21_dB(:,n)=20*log10(S21(:,n));
48
49     S22_mag=SParameters(:,8,n);
50     S22_phase=deg2rad(SParameters(:,9,n));
51     S22(:,n)=S22_mag.*exp(1i.*S22_phase); %en lineal
52     S22_dB(:,n)=20*log10(S22(:,n));
53
54 %% SParameters Plot
55 figure
56 plot(f,S11_dB(:,n),'r', f,S12_dB(:,n),'g', f,S21_dB(:,n),'m', f,
57      S22_dB(:,n),'c')
58 legend('S11','S12','S21','S22')
59 ylim([-40 20])
60 xlim([0 12])
61 grid on
62 title(['S-Parameters of stage ' num2str(n)])
63 xlabel('Frequency (GHz)')
64 ylabel('S-Parameters (dB)')
65
66 %% SParameters 2 ABCD
67 Zo = 50;
68 A(:,n)=((1+S11(:,n)).*(1-S22(:,n))+S12(:,n).*S21(:,n))./(2*S21(:,
n)));

```



```

68     B(:,n)=Zo.*((1+S11(:,n)).*(1+S22(:,n))-S12(:,n).*S21(:,n))./(2*
        S21(:,n));
69     C(:,n)=(1/Zo).*((1-S11(:,n)).*(1-S22(:,n))-S12(:,n).*S21(:,n))
        ./(2*S21(:,n));
70     D(:,n)=((1-S11(:,n)).*(1+S22(:,n))+S12(:,n).*S21(:,n))./(2*S21(:,
        n));

71
72     for k=1:length(f)
73         ABCD(:, :, k, n) = [A(k, n), B(k, n); C(k, n), D(k, n)];
74     end
75 end
76
77 for k=1:length(f)
78     ABCD_Total(:, :, k) = ABCD(:, :, k, 1)*ABCD(:, :, k, 2)*ABCD(:, :, k, 3);
79
80     A_Total(k) = ABCD_Total(1, 1, k);
81     B_Total(k) = ABCD_Total(1, 2, k);
82     C_Total(k) = ABCD_Total(2, 1, k);
83     D_Total(k) = ABCD_Total(2, 2, k);
84
85     %% ABCD 2 SParameters
86
87     S11_Total(k) = (A_Total(k)+B_Total(k)/Zo-C_Total(k)*Zo-D_Total(k)
        )/(A_Total(k)+B_Total(k)/Zo+C_Total(k)*Zo+D_Total(k));
88     S12_Total(k) = (2*(A_Total(k)*D_Total(k)-B_Total(k)*C_Total(k)))
        /(A_Total(k)+B_Total(k)/Zo+C_Total(k)*Zo+D_Total(k));
89     S21_Total(k) = 2/(A_Total(k)+B_Total(k)/Zo+C_Total(k)*Zo+D_Total(
        k));
90     S22_Total(k) = (-A_Total(k)+B_Total(k)/Zo-C_Total(k)*Zo+D_Total(k)
        )/(A_Total(k)+B_Total(k)/Zo+C_Total(k)*Zo+D_Total(k));
91
92 end
93
94 %% SParameters Plot de las 3 etapas concatenadas
95
96 figure
97 plot(f, 20*log10(S11_Total), 'r', f, 20*log10(S12_Total), 'g', f, 20*log10
        (S21_Total), 'm', f, 20*log10(S22_Total), 'c')
98 title('Comparison of the S parameters between ADS results and
        individual stages concatenated through ABCD matrices (
        Electromagnetic model)')

```

```

99 hold on
100
101 %% Import de los Sparameters de la simulación
102 S11_mag=SParameters_Total(:,2);
103 S11_phase=deg2rad(SParameters_Total(:,3));
104 S11=S11_mag.*exp(1i.*S11_phase); %en lineal
105 S11_dB=20*log10(S11);
106
107 S12_mag=SParameters_Total(:,6);
108 S12_phase=deg2rad(SParameters_Total(:,7));
109 S12=S12_mag.*exp(1i.*S12_phase); %en lineal
110 S12_dB=20*log10(S12);
111
112 S21_mag=SParameters_Total(:,4);
113 S21_phase=deg2rad(SParameters_Total(:,5));
114 S21=S21_mag.*exp(1i.*S21_phase); %en lineal
115 S21_dB=20*log10(S21);
116
117 S22_mag=SParameters_Total(:,8);
118 S22_phase=deg2rad(SParameters_Total(:,9));
119 S22=S22_mag.*exp(1i.*S22_phase); %en lineal
120 S22_dB=20*log10(S22);
121
122 plot(f,S11_dB,'—', f,S12_dB,'—', f,S21_dB,'—', f,S22_dB,'—', '
    LineWidth',1.5)
123 legend('S11 results of the concatenated stages', 'S12 results of the
    concatenated stages', 'S21 results of the concatenated stages', '
    S22 results of the concatenated stages', 'ADS S11 results', 'ADS
    S12 results', 'ADS S21 results', 'ADS S22 results')
124 grid on
125 ylim([-40 50])
126 xlim([0 10])
127 xlabel('Frequency (GHz)')
128 ylabel('S-Parameters (dB)')
129 scrsz = get(0,'ScreenSize');
130 hold off
131
132 set(gcf,'Position',[1 29 scrsz(3) scrsz(4)-96]);

```