
This is the **published version** of the bachelor thesis:

Alegre Téllez, Ramon. *Desenvolupament, Caracterització i Implementació d'un Sistema de Conducció Autònoma en Temps Real per a la NXP Cup*. Treball de Final de Grau (Universitat Autònoma de Barcelona), 2026 (Enginyeria Informàtica)

This version is available at <https://ddd.uab.cat/record/334428>

under the terms of the  license.

Desenvolupament, Caracterització i Implementació d'un Sistema de Conducció Autònoma en Temps Real per a la NXP Cup

Ramon Alegre Téllez

1671855@uab.cat

Grau en Enginyeria Informàtica

Escola d'Enginyeria, Universitat Autònoma de Barcelona (UAB)

Tutor: Miquel Àngel Senar Rosell

Curs Acadèmic: 2025-2026

Barcelona, 29 de juny de 2026

Resum— Aquest article tècnic documenta detalladament el procés de disseny, caracterització de maquinari, implementació algorísmica i validació modular d'un vehicle autònom a escala dissenyat per competir en la NXP Cup. El sistema encastat utilitza com a nucli de processament el microcontrolador NXP S32K144, programat sota un enfocament bare-metal mitjançant els Real-Time Drivers (RTD) de l'estàndard d'automoció AUTOSAR / MCAL. La percepció de l'entorn es realitza a través d'una càmera intel·ligent Pixy2 acoblada a un pipeline de visió artificial avançat que executa passos de classificació geomètrica relativa, filtrat mitjançant mitjana mòbil i un model d'estimació extrapolat per memòria històrica capaç d'afrontar la pèrdua temporal de línies de carril. El control adaptatiu lateral de la direcció s'implementa mitjançant un regulador PID discret en coma flotant executat a la FPU del nucli ARM Cortex-M4, equipat amb mecanismes de saturació simètrica i filtres anti-windup. Es detalla així mateix l'arquitectura d'una Màquina d'Estats Finites (FSM) no bloquejant connectada a un receptor de radiocontrol FlySky FS-i6 que opera en un rang normalitzat de $[-100, 100]$ per implementar un menú de diagnòstic polivalent. Els resultats experimentals obtinguts validen la robustesa del firmware, la resolució d'incidències elèctriques crítiques (HardFaults de RAM, col·lapses d'I2C i substitució protectora del Pont H), el determinisme temporal de la lògica de control i la fiabilitat de la telemetria mostrada en un display OLED SSD1306.

Paraules clau— Conducció autònoma, Sistemes encastats, Temps real, NXP S32K144, AUTOSAR MCAL, Visió artificial, Pixy2, Control PID, Màquina d'Estats Finites (FSM), NXP Cup, Llaç tancat, Velocitat adaptativa.

Abstract— This technical article details the design, hardware characterization, algorithmic implementation, and modular validation of a scale autonomous vehicle designed to compete in the NXP Cup. The embedded system utilizes the NXP S32K144 microcontroller as its processing core, programmed under a bare-metal approach using the Real-Time Drivers (RTD) of the AUTOSAR / MCAL automotive standard. Environmental perception is achieved through a Pixy2 smart camera coupled with an advanced computer vision pipeline that executes relative geometric classification steps, moving average filtering, and a historical memory-extrapolated estimation model capable of handling the temporary loss of lane lines. Lateral adaptive steering control is implemented via a discrete floating-point PID controller executed on the ARM Cortex-M4 core's FPU, equipped with symmetric saturation mechanisms and anti-windup filters. Furthermore, the architecture of a non-blocking Finite State Machine (FSM) connected to a FlySky FS-i6 radio control receiver operating in a normalized range of $[-100, 100]$ to implement a versatile diagnostic menu is detailed. The obtained experimental results validate the firmware robustness, the resolution of critical electrical issues (RAM HardFaults, I2C bus hangs, and the protective replacement of the H-Bridge), the temporal determinism of the control logic, and the reliability of the telemetry displayed on an SSD1306 OLED display.

Keywords— Autonomous driving, Embedded systems, Real-time, NXP S32K144, AUTOSAR MCAL, Computer vision, Pixy2, PID control, Finite State Machine (FSM), NXP Cup, Closed loop, Adaptive speed.

1 Introducció i Context del Projecte

El camp dels vehicles autònoms constitueix una de les branques de recerca amb major evolució i impacte tecnològic en l'actualitat, integrant de forma inherent disci-

plines de l'enginyeria com la robòtica mòbil, la visió per computador i la teoria de control automàtic. El desenvolupament de sistemes de conducció autònoma sobre plataformes a escala s'ha consolidat com una eina d'aprenentatge pràctic i experimentació molt valuosa, ja que permet traslladar de manera realista els problemes de control

i computació d'un vehicle real a un entorn d'escala controlat.

Aquest Treball de Fi de Grau es desenvolupa a partir de la plataforma de maquinari i de l'arquitectura elèctrica definida pel kit oficial de la competició internacional NXP Cup, subministrat per NXP Semiconductors. Els requisits base del projecte dictaminen l'ús obligatori d'una sèrie de components de maquinari predeterminats, com la placa de desenvolupament principal, els actuadors mecànics de tracció i direcció, i la càmera per a la percepció de la pista. Per aquest motiu, el treball d'enginyeria d'aquest projecte no consisteix en el disseny o fabricació mecànica del vehicle des de zero, sinó en la conceptualització, programació, ajust i validació modular de tota l'arquitectura de programari encastat necessària per implementar un sistema de control de llaç tancat robust, capaç de guiar el vehicle de manera autònoma al llarg de la línia de la pista.

La singularitat del disseny d'aquest projecte rau en la transició d'un entorn de codi genèric de tipus aficionat cap a un entorn d'enginyeria d'automoció rigorós. L'ús de la plataforma de desenvolupament basada en el microcontrolador S32K144 imposa restriccions de temps real i requereix el coneixement profund del mapeig de memòria i l'ús de drivers certificats, minimitzant els errors de codi i maximitzant l'eficiència a la pista de competició.

2 Estat de l'Art

El seguiment autònom de carrils (*Lane Keeping*) en robòtica mòbil i sistemes de transport intel·ligents s'ha abordat històricament des de múltiples vessants que varien en funció de la potència computacional disponible de l'arquitectura elèctrica. Amb l'aparició i evolució dels sistemes basats en aprenentatge profund (*Deep Learning*), moltes solucions actuals confien la percepció i decisió a xarxes neuronals convolucionals de gran envergadura. No obstant això, en entorns encastats de recursos limitats i sistemes de temps real estricte on cada mil·lisegon de latència compta, els algorismes de visió artificial clàssica continuen essent els més utilitzats. Aquests algorismes destaquen pel seu determinisme temporal, el seu baix consum energètic i la possibilitat de justificar matemàticament cada acció de control presa pel xip.

En el passat, la NXP Cup utilitzava gairebé exclusivament càmeres de línia clàssiques (matrius CCD lineals d'128 píxels d'un sol eix). Aquestes càmeres exigien que el microcontrolador principal dediqués grans períodes de temps a realitzar lectures analògiques directes mitjançant l'ADC i a processar de forma síncrona el contrast de la imatge per detectar transicions entre blanc i negre. L'evolució tecnològica ha permès la introducció de sensors intel·ligents com la Pixy2, la qual disposa d'un coprocesador dedicat que extreu en paral·lel les característiques geomètriques de la línia (coordenades, vectors i interseccions) i les encapsula en trames binàries a través de busos de comunicació sèrie estàndard (I^2C o SPI). Aquest canvi d'arquitectura descarrega substancialment el nucli del microcontrolador principal, permetent-li dedicar els seus recursos computacionals a la regulació dinàmica lateral

de potència.

Pel que fa a l'actuació i el control dinàmic de la direcció en sistemes elèctrics de potència, el regulador Proporcional-Integral-Derivatiu (PID) en el domini discret es manté com la solució industrial per excel·lència. El motiu de la seva vigència és la seva senzillesa d'implementació algorísmica combinada amb un alt rendiment si els seus guanyos s'ajusten de manera òptima. El PID discret esdevé computacionalment lleuger i ideal per a microcontroladors d'automoció, on transforma la dada de l'error lateral obtingut pel mòdul de percepció en un cicle de treball de modulació per amplada de pols (PWM) que governa el servomotor encarregat de modificar l'angle de gir del tren davanter.

Així mateix, l'estandardització del programari mitjançant l'ús de la capa d'abstracció de microcontroladors (MCAL) alineada amb els estàndards AUTOSAR garanteix la creació de codi robust i altament portabilitzable entre diferents arquitectures de silici industrials, evitant l'accés directe incontrolat als registres físics de la memòria de maquinari.

3 Objectius del Treball

L'objectiu general d'aquest projecte és el desenvolupament, la programació modular i la validació per parts d'un sistema de conducció autònoma en temps real per a un vehicle a escala dedicat a la competició NXP Cup, optimitzant la resposta dinàmica lateral de la direcció i de la tracció mitjançant l'aplicació de tècniques de visió artificial clàssica i control de llaç tancat.

Per estructurar el desenvolupament d'acord amb la metodologia de l'enginyeria informàtica, s'estableixen els següents objectius específics:

1. Analitzar i caracteritzar de manera aïllada el funcionament, les limitacions físiques i els requeriments elèctrics dels components de maquinari de la competició (servomotor, motors DC, línia d'alimentació, càmera i display).
2. Dissenyar i codificar una arquitectura de programari modular que separi netament la capa de control de baix nivell del microcontrolador (MCAL) de les capes lògiques d'algorísmica superior (visió i regulació).
3. Programar un pipeline de visió artificial per a la càmera Pixy2 capaç d'assimilar i discriminar vectors de manera estable davant de sorolls i alteracions lumíniques.
4. Implementar i sintonitzar les equacions d'un controlador PID discret en coma flotant, convertint l'error lateral de la pista en un senyal angular segur per al servo.
5. Desenvolupar una aplicació o mòdul de test individualitzat gestionat mitjançant una Màquina d'Estat Finit (FSM) no bloquejant connectada sense fils a una emissora FlySky FS-i6, bolcant dades de

diagnòstic cap a un display OLED en temps real per facilitar la fase de depuració o *debugging*.

6. Avaluar el rendiment global del vehicle en pista mitjançant assajos experimentals que analitzin el determinisme temporal, l'estabilitat i la robustesa dinàmica davant de casos límit o pèrdues de traçat.

4 Metodologia i Planificació Temporal

El desenvolupament tècnic d'aquest projecte s'ha estructurat seguint una metodologia de cicle de vida incremental recolzada per validacions experimentals constants. Aquesta estratègia dicta que cap component de maquinari o programari pot ser integrat en el sistema global sense haver estat sotmès prèviament a un banc de proves unitari que certifiqui el seu funcionament teòric de manera aïllada. D'aquesta manera es minimitzen els riscos associats a errors enllaçats en la fase final de proves en calent.

La planificació inicial es va dividir en un calendari tancat de deu fases progressives al llarg de 20 setmanes. L'ordre seqüencial de les fases es detalla a continuació:

- **Fase 1: Organització del projecte (Setmanes 1-2):** Planificació temporal, estudi de dependències i reserva de marges per a riscos tècnics.
- **Fase 2: Anàlisi i arquitectura (Setmanes 3-4):** Estudi elèctric i funcional dels components del kit de la competició i disseny del mapa de mòduls de programari.
- **Fase 3: Familiarització amb la development board (Setmana 5):** Proves de baix nivell amb codis d'exemple de NXP per entendre la gestió de GPIOs, temporitzadors i interrupcions directes.
- **Fase 4: Caracterització de components (Setmanes 6-10):** Fase unitària destinada a la validació individualitzada de cada perifèric (servo, motors, Pixy2 i display). Aquesta fase es va allargar dues setmanes a causa d'incidències tècniques elèctriques mecàniques al laboratori.
- **Fase 5: Sistema de visió avançat (Setmanes 11-12):** Codificació matemàtica del pipeline de percepció geomètrica del carril per a la càmera.
- **Fase 6: Implementació del control PID (Setmana 13):** Programació de l'algorisme discret, definició de l'anti-windup i saturació de sortida.
- **Fase 7: Integració progressiva (Setmanes 14-15):** Unió de tots os subsistemes en un bucle tancat d'execució contínua.
- **Fase 8: Desenvolupament de l'aplicació final (Setmanes 16-17):** Poliment de les rutines de diagnòstic de control ràdio-freqüència i emmagatzematge de paràmetres dinàmics.
- **Fase 9: Redacció de la memòria (Setmana 18):** Documentació rigorosa de tot el procés d'enginyeria, problemes i decisions preses.
- **Fase 10: Preparació de la defensa (Setmana 19):** Disseny del material gràfic i assaig de l'exposició oral davant del tribunal de la UAB.

5 Descripció General del Vehicle i Arquitectura de Blocs

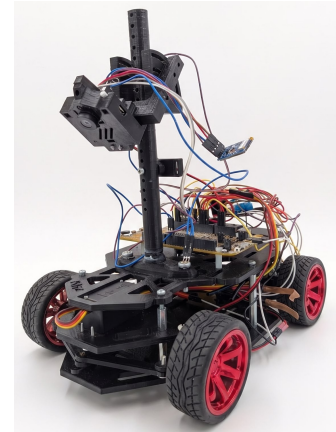


Figura 1: Vista general del prototip real del vehicle autònom a escala sobre el xassís de la competició.

Per tal de garantir la comprensió global de l'etapa d'integració, el vehicle autònom a escala es pot estructurar de forma sistèmica en quatre capes funcionals de maquinari interconnectades de forma síncrona i asíncrona:

- **Capa de Processament i Control Lògic:** Constituïda per la placa de desenvolupament principal amb el microcontrolador *NXP S32K144* (nucli ARM Cortex-M4 a 112 MHz). Aquest actua com a node central, executant les capes lògiques de la MCAL d'AUTOSAR i prenent les decisions de control en temps real.
- **Capa de Percepció i Visió Artificial:** Centrada en la càmera intel·ligent *Pixy2*, enllaçada directament mitjançant línies sèrie compartides a través de les resistències de pull-up del bus sèrie *I²C*.
- **Capa d'Actuació Dinàmica:** Dividida en l'actuació lateral, mitjançant el servomotor d'alt parell *MG996R* governat per un canal de modulació per amplada de pols (PWM), i l'actuació longitudinal, composta pel mòdul de potència del Pont en H *L298N* que alimenta els dos motors posteriors de corrent continu (DC).
- **Interfície d'Usuari i Depuració (UI):** Composta pel display *OLED SSD1306* per a la telemetria en viu i el receptor de ràdio-freqüència de sis canals *FlySky FS-i6*, encarregat de capturar les consignes de l'operador via captures elèctriques ICU.

- **Subsistema d’Alimentació:** Basat en una bateria de polímer de liti (LiPo) de 7.4V de potència nominal encarregada d’injectar corrent fort a l’etapa de potència, coexistent amb el canal regulat de 5V per a les línies lògiques digitals de control.

A nivell de connexió de blocs i flux de dades, l’arquitectura elèctrica s’ha dissenyat per aïllar les etapes de potència i evitar corrents de retorn destructius cap al nucli del processador. A la Figura 2 es detalla el mapa d’interconnexions complet de l’arquitectura del sistema encastat.

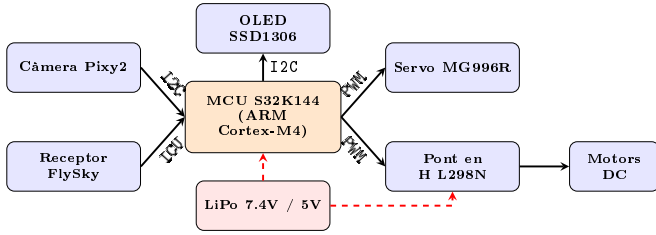


Figura 2: Diagrama de blocs

6 Caracterització de Maquinari i Validació Unitària

D’acord amb la fase d’anàlisi de l’arquitectura, es va procedir a comprovar de forma independent cada element elèctric de l’etapa de potència i de l’etapa de control lògic proporcionat pel xassís oficial.

6.1 Validació del Servomotor de Direcció

El servomotor de la direcció integrat en el tren davanter és el model MG996R, un dispositiu de gran parell mecànic dissenyat per suportar càrregues elevades en girs dinàmics a alta velocitat. El seu pinout consta de tres conductors: cable taronja per al senyal de control PWM, cable vermell per a l’alimentació a 5V de potència, i cable marró per a l’alimentació de referència a Terra (GND).

El control de la seva posició es realitza mitjançant un senyal PWM amb un període fixat en 20 ms (freqüència de 50 Hz). En l’entorn de control de la capa MCAL de NXP, la funció de configuració del cicle de treball no rep un percentatge abstracte, sinó una resolució numèrica discreta on el cicle complet del 100% de treball es correspon estrictament amb el valor binari fix de 32768 (0x8000 en hexadecimal) d’acord amb les especificacions d’AUTOSAR.

Per tant, el cicle de treball de potència s’obté mitjançant la fórmula:

$$\text{DutyCycle} = \frac{T_{\text{alt}}}{T_{\text{període}}} \times 32768 \quad (1)$$

Els valors reals ajustats en els assajos de laboratori per governar l’actuador MG996R s’estableixen d’aquesta manera:

- **Pols central neutral (1.5 ms):** El càlcul teòric dona un valor de 2457.6. S’ajusta a una constant de repòs de 2400U per calibrar el tren davanter de forma totalment recta.
- **Pols màxim esquerra (2.0 ms):** Es limita de manera segura a 2800U per evitar col·lisions o sobreesforços mecànics de les vares d’unió del xassís.
- **Pols mínim dreta (1.0 ms):** Es limita de manera analògica de seguretat a 2000U.

6.2 Mòdul de Visualització (Display OLED SSD1306)

El sistema incorpora un display OLED ultra-lleuger basat en el circuit integrat controlador SSD1306, amb una resolució elèctrica de 128 × 64 píxels gestionat a través del protocol de comunicacions sèrie I²C. Durant la fase de caracterització d’aquest mòdul, s’han utilitzat i adaptat les funcions controladores de la biblioteca de visualització subministrada per l’entorn de la NXP Cup. Aquestes rutines es connecten amb el buffer intern de la pantalla en la memòria RAM del microcontrolador.

S’empren funcions específiques de control com el netejat preventiu de la matriu per evitar el solapament de caràcters passats, el dibuix de text binaritzat de tipus ASCII amb una matriu de font de 8 × 8 punts, i la descomposició numèrica dinàmica per representar variables enteres (positives i negatives) de telemetria en viu. Per a la fase de visió gràfica, es fa servir les utilitats de traçat vectorial, les quals reben les coordenades espacials dels extrems i activen els píxels intermedis mitjançant operacions lògiques a nivell de bit.

Un error crític detectat durant el desenvolupament del traçat gràfic va ser l’intent de passar paràmetres de coordenades amb valors negatius (com ara un extrem a −100) a l’estructura de dades de la pantalla, les variables de la qual estan definides exclusivament com a tipus enters no reals (*unsigned*). Aquesta acció causava una re-interpretació de signe a la memòria, convertint el número en un valor desorbitat de gran envergadura (per exemple, 65436), obligant el processador del vehicle a intentar realitzar operacions d’escriptura en adreces binàries prohibides de la memòria RAM externa. El nucli ARM Cortex-M4 de la placa S32K144 interceptava aquesta violació com una fallada de maquinari crítica i executava un salt forçat imprevist cap al fitxer del sistema `exceptions.c` en mode **HardFault**, congelant totalment el cotxe en sec. La solució va consistir en blindar la funció aplicant un escalat estricte dins dels valors realment suportats pel buffer gràfic positiu (0 a 100), assegurant la línia de guia completament recta i vertical.

6.3 Mòdul de Percepció (Càmera Intel·ligent Pixy2)

La càmera intel·ligent Pixy2 constitueix el nucli de l’etapa de percepció del vehicle. Aquest dispositiu compta amb un processador propi que executa algorismes de visió artificial de forma interna, descarregant el nucli principal

S32K144 de tasques pesades de processament d'imatges. Configurada específicament en el mode de seguiment de línies (*Line Tracking*), la càmera és capaç de detectar les línies delimitadores fosques sobre el fons clar de la pista de competició.

La Pixy2 encapsula la informació de les línies detectades en estructures de dades binaris en forma de vectors (definites per punts d'inici i final de coordenades $[x_0, y_0]$ i $[x_1, y_1]$) i les transmet de manera cíclica cap al microcontrolador S32K144 a través del bus de comunicació sèrie I^2C configurat a una adreça de maquinari estàndard 0x54. La validació d'aquest component va consistir a verificar la correcta recepció de les estructures de vectors i a calibrar la lent òptica per optimitzar el camp de visió (*Field of View*) segons l'alçada del suport mecànic.

6.4 Validació del Sistema de Radiocontrol (FlySky FS-i6)

La validació unitària de l'etapa de radiocontrol s'ha dut a terme per certificar la correcta recepció i descodificació dels senyals de ràdio providents de l'emissora FlySky FS-i6 abans de la seva integració. El sistema de programari s'ha testejat de manera aïllada executant una rutina de diagnòstic de canals (`ReceiverTest()`) lliurada pel framework de la competició, la qual captura cíclicament els polsos del receptor i els bolca de manera visual sobre la pantalla OLED SSD1306.

6.5 Selecció de l'Etapa de Potència: Pont en H enfront d'ESC

El kit de components oficial lliurat per a la competició posa a disposició de l'equip de disseny dues alternatives diferenciades per governar l'actuació de velocitat del vehicle: un mòdul clàssic de Pont en H L298N i un controlador elèctric de velocitat avançat (ESC) model HC320A. Durant la fase d'anàlisi d'arquitectura d'aquest projecte, es va optar de manera ferma per la utilització del **Pont en H L298N**, descartant l'ús de l'ESC.

Aquesta decisió de disseny es justifica per la plena compatibilitat del Pont en H amb els requeriments de potència dels motors de corrent continu amb escombretes que incorpora el xassís. El L298N ofereix una gran simplicitat operativa per realitzar inversions de polaritat elèctrica immediata mitjançant línies digitals digitals, eliminant la necessitat de programar complexes màquines d'estats de calibratge elèctric, rutines d'armat temporitzades per interrupció o protocols d'activació d'impulsos crítics que exigeix el firmware de l'ESC, optimitzant així l'espai de memòria de codi.

6.6 Motors de Tracció de Corrent Continu (DC)

L'etapa d'actuació longitudinal de moviment del vehicle està constituïda per dos motors elèctrics de corrent continu (DC) amb escombretes muntats en paral·lel sobre l'eix posterior de la plataforma mecànica. Aquests actuadors s'encarreguen de convertir la potència elèctrica regulada

provinent de les sortides del Pont en H L298N en l'energia cinètica necessària per impulsar el cotxe.

La seva caracterització s'ha realitzat determinant la dependència de la seva velocitat de rotació respecte al senyal PWM emès pels pins del microcontrolador connectats a les línies habilitadores ENA i ENB del controlador. La direcció de la marxa es governa forçant pols lògics oposats sobre les línies digitals (IN1/IN3 en alt i IN2/IN4 en baix per anar endavant), fet que permet assolir una velocitat de creuer lineal i regular la tracció de manera simètrica.

7 Pipeline del Sistema de Visió Avançat

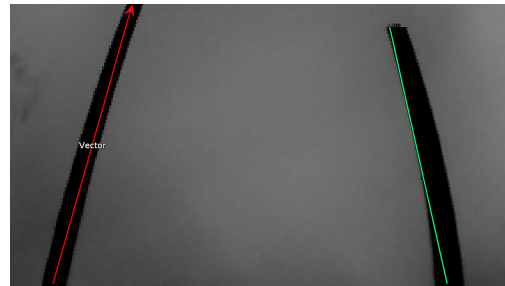


Figura 3: Perspectiva del carril des del sensor Pixy2 amb la superposició dels vectors de traçat calculats pel programari.

La fase de visió té com a fita principal dotar el cotxe autònom de capacitat geomètrica predictiva per poder navegar de manera equidistant entre les dues línies delimitadores del carril de la pista (*Lane Keeping*), transformant els vectors de píxels que lliura la càmera Pixy2 en variables físiques útils per al càlcul de control lateral.

Per garantir que l'error calculat sigui immune a qualsevol canvi d'il·luminació o soroll de l'entorn de la competició, el processament de dades visuals s'ha dissenyat en un pipeline seqüencial estructurat en cinc grans passos lògics:

1. **Classificació i Discriminació Geomètrica Relativa:** L'algorisme llegeix l'estructura amb els vectors detectats per la Pixy2 a través del bus de dades. Per assegurar una classificació de carril de llibre, es calcula matemàticament la intersecció de les línies detectades respecte a un horitzó virtual o línia de mira fixada constantment a una alçada de la pantalla de $y_{\text{mira}} = 30$. El vector que presenti la coordenada horitzontal menor (X) es cataloga com la línia del marge dret o esquerre. A causa de l'efecte de perspectiva natural de la lent (efecte embut), les línies rectes reals es projecten amb angles inclinats (aproximadament a 30 graus), fet que absorbeix la geometria de la funció.
2. **Càlcul del Centre del Carril:** Un cop obtinguts els dos punts de tall del front visual (X_{esquerra} i X_{dreta}), s'obté el centre geomètric teòric del carril

realitzant la mitjana aritmètica bàsica de les dues coordenades:

$$X_{\text{carril}} = \frac{X_{\text{esquerra}} + X_{\text{dreta}}}{2} \quad (2)$$

3. **Càlcul de l'Error Lateral ($e[n]$):** Definit el centre del carril on hauria d'anar el vehicle, se'n mesura el decalatge o l'error d'asimetria lineal respecte a l'eix longitudinal central del xassís del cotxe. Atès que el centre òptic de la lent de la càmera es troba alineat físicament sobre el punt mitjà de l'estructura mecànica, aquest es correspon en condicions ideals amb el píxel **39** de la matriu de treball del sensor. No obstant això, durant les proves de laboratori en línia recta se'n va registrar un error residual constant fluctuant entre 2 i 3 píxels a causa de petites asimetries físiques de muntatge. Per clavar l'error a zero i evitar derives constants, es va definir el paràmetre d'ajust lògic `#define CALIBRACIO_OFFSET`. L'equació de l'error dinàmic queda reformulada així:

$$e[n] = X_{\text{carril}} - 39 - \text{CALIBRACIO_OFFSET} \quad (3)$$

El signe algebraic d'aquesta diferència determina la naturalesa del gir correctiu: un valor positiu indica que el carril s'ha mogut cap a la dreta (exigeix gir a la dreta), i un valor negatiu indica un decalatge cap a l'esquerra.

4. **Algorisme d'Estimació per Pèrdua Parcial de Referència:** Durant la conducció dinàmica en pista, és habitual que en corbes tancades un dels dos vectors de carril s'oculti del sensor. Per evitar que el llac de control es col·lapsi en rebre dades nul·les, s'ha programat un mecanisme de memòria històrica. Mentre el pipeline detecta ambdues línies, guarda a la memòria l'amplada nominal del carril ($\text{Amplada} = X_{\text{dreta}} - X_{\text{esquerra}}$). En el moment que el nombre de vectors de la Pixy2 passa a ser igual a 1, l'algorisme commuta al mode d'estimació extrapolat, reconstruint la posició de la línia absent a partir d'aplicar l'amplada històrica a l'única línia visible, evitant així salts bruscos en el corrent de control.
5. **Filtratge Dinàmic de Lectura:** El soroll causat per la il·luminació i les vibracions es tradueix en pics esporàdics de voltatge al sensor. Per mitigar-ho, s'ha programat un filtre de mitjana mòbil (*Moving Average Filter*) de mida $N = 5$. L'algorisme desa les lectures dins d'un buffer circular de memòria, eliminant el soroll elèctric d'alta freqüència de la següent manera:

$$e_{\text{filtrat}}[n] = \frac{1}{5} \sum_{i=0}^4 e[n-i] \quad (4)$$

La validació d'aquest pipeline es va dur a terme mitjançant un entorn d'assaig estàtic, controlant el LED RGB de la Pixy2 per conèixer l'estat en viu: color blau per a

visió de dues línies, groc per a mode d'estimació d'una línia, i vermell per a pèrdua total d'emergència. Mitjançant la inspecció de la variable `Error_Actual` a l'S32 Design Studio, es va constatar un centrat òptim absorbit pel filtre mòbil de cinc mostres.

Un problema crític trobat durant la integració d'aquest mòdul amb el display OLED va ser el bloqueig complet del bus de comunicacions sèrie (*I²C Bus Hang*). Com que la Pixy2 i el xip SSD1306 backseat el mateix bus físic, les crides consecutives ultra-ràpides per refrescar la pantalla saturaven els buffers de transmissió, fent que el microcontrolador es quedés penjat esperant l'alliberament de la línia física. Es va solucionar implementant una línia de retard de protecció mitjançant un bucle de buidatge estable calculat exactament en 650000U ticks de rellotge generals, forçant que el corrent de transmissió disposi de temps suficient per completar els enviaments sense bloquejar el sistema.

8 Disseny i Càlcul del Controlador Lateral PID

Per tancar el llac de control tancat del robot i traduir la informació digitalitzada de l'error de visió in una acció correctiva cinemàtica sobre el servomotor de les rodes davanteres, s'ha dissenyat un regulador de tipus Proporcional-Integral-Derivatiu (PID) executat en el domini discret de temps. El senyal de sortida general de control $u[n]$ es calcula sumant de manera algebraica tres branques matemàtiques:

8.1 El Terme Proporcional ($P[n]$)

Aquest element avalua directament la magnitud geomètrica de la desviació lateral en l'instant de temps present, aportant la força de restauració principal i instantània necessària per forçar el canvi angular de les rodes davanteres d'acord amb l'equació:

$$P[n] = K_p \cdot e[n] \quad (5)$$

On K_p representa el factor de guany proporcional d'ajust. Un control que depengui únicament d'aquesta branca és mecànicament inestable a altes velocitats, ja que la pròpia inèrcia del vehicle genera un sobreabast (*overshoot*) destructiu que indueix un comportament d'oscil·lació en forma de ziga-ziga constant al voltant de l'eix central de la pista.

8.2 El Terme Derivatiu ($D[n]$)

Aquest component s'encarrega d'actuar com un filtre predictor de la trajectòria basant-se estrictament en la velocitat de canvi que està patint l'error lateral de visió entre cicles d'execució consecutius. En el pla discret, es codifica mitjançant la següent relació lineal:

$$D[n] = K_d \cdot (e[n] - e[n-1]) \quad (6)$$

On K_d representa el coeficient de guany derivatiu. El terme derivatiu s'encarrega d'introduir un efecte d'amortiment elèctric dins de la lògica de control. En el moment

en què el cotxe s'apropa a gran velocitat al centre de la pista per corregir un revolt, el component derivatiu detecta que la taxa de l'error minva dràsticament i genera una força matemàtica oposada a l'acció proporcional. D'aquesta manera redueix de manera anticipada l'angle de gir del servo abans d'arribar al centre exacte, evitant que el xassís es passi de llarg de la línia per inèrcia.

8.3 El Terme Integral ($I[n]$)

Aquest element té memòria històrica de comportament i s'encarrega d'analitzar l'acumulació contínua de l'error al llarg del passat de la conducció, computant-se a través del sumatori discret de totes les desviacions registrades:

$$I[n] = K_i \cdot \sum_{i=0}^n e[i] \quad (7)$$

On K_i correspon al valor de guany integral. La missió principal d'aquesta branca és suprimir completament l'error en règim permanent que es pugui produir a causa d'asimetries físiques en el calibratge del tren davanter de la direcció, desgasts asimètrics dels pneumàtics o inclinacions del ferm de la pista.

Com que l'acumulació continuada d'aquesta integral durant revolts molt prolongats podria saturar el controlador de manera desmesurada fent que el vehicle continués girant en entrar en una recta (fenomen crític conegut com a *integral windup*), s'ha codificat un filtre de saturació d'anti-windup per programari. Aquest filtre restringeix els límits del sumatori global, impedit que el valor de la variable superi la finestra crítica de $[-100.0, 100.0]$ per seguretat.

8.4 Llei de Control Global, Saturació i Sintonització

La llei de control global del PID es defineix com la unió directa dels tres components individuals calculats:

$$u[n] = P[n] + I[n] + D[n] \quad (8)$$

El resultat binari d'aquesta equació en punt flotant esdevé la comanda final de desplaçament que rep l'actuador mecànic de la direcció. Per garantir de forma absoluta la integritat estructural dels engranatges del servo MG996R i no forçar excessivament els límits mecànics, el senyal es col·loca en un bloc de saturació per programari que bloca els valors de sortida estrictament dins del rang simètric de $[-100, 100]$ sol·licitat per la funció de moviment de la direcció.

Durant la sintonització empírica inicial en pista fosca, els valors originals configurats com a tous ($K_P = 2.2f$ i $K_D = 1.5f$) provocaven que el vehicle realitzés moviments angulars pràcticament imperceptibles en corbes tancades pronunciades, fent que el cotxe es sortís de la pista per manca de força reactiva. Analitzant els logs de dades del display sota corba màxima, es va comprovar que l'error absolut era d'unes 10 unitats, generant una sortida de només 22 sobre 100 de recorregut. Per dotar el xassís d'un caràcter d'actuació molt més agressiu i contundent, es van

doblar els coeficients de resposta fins a establir una relació de:

$$K_p = 5.5f \quad , \quad K_d = 2.8f \quad , \quad K_i = 0.0f \quad (9)$$

Aquest reajustament va permetre que el servo respongués amb girs mecànics amplis davant d'errors petits de traçat, esmoreint les possibles batzegades d'alta freqüència gràcies a l'increment paral·lel del component derivatiu.

El microcontrolador principal S32K144 disposa d'una Unitat de Coma Flotant (FPU) integrada per maquinari a dins del seu nucli ARM Cortex-M4. Gràcies a aquest avantatge d'arquitectura, el càlcul natiu de totes les constants del PID i del pipeline de visió s'executa utilitzant tipus de dades `float` de precisió simple en lloc de requerir pesades funcions d'emulació numèrica per programari, la qual cosa assegura un temps de computació extremadament baix (inferior al mil·lisegon) i garanteix el determinisme temporal necessari per a l'execució del llaç de control tancat del vehicle autònom.

9 Interfície de Radiocontrol Avançada i Màquina d'Estats (FSM)

Per implementar un entorn d'assaig segur que permeti verificar el comportament individualitzat de cada etapa de maquinari directament a la pista sense requerir la connexió constant de cables o dependre d'un ordinador de sobretaula, s'ha integrat un sistema de radiocontrol a distància basat en l'emissora comercial de sis canals **FlySky FS-i6** operant en conjunt amb un receptor encastrat.

9.1 Mapeig i Indexació de Canals Auxiliars

L'anàlisi de les trames digitals binàries processades per la llibreria revela un fet clau: les rutines del controlador realitzen de manera transparent una tasca de normalització de dades. En lloc de transmetre els paràmetres elèctrics directes mesurats en microsegons de pols (1000 ms per a mínim, 1500 ms per a neutre i 2000 ms per a màxim), la funció de lectura del receptor lliura de forma nativa variables de tipus enter amb signe acotades dins d'una escala simètrica neta de $[-100, 100]$, on el valor de 0 esdevé el centre elèctric exacte de la palanca.

Seguint les regles de programació del llenguatge C, on els vectors empenen un indexat basat en zero (*0-based indexing*), els canals auxiliars del comandament a distància queden vinculats en el codi de la següent manera:

- **Canal 5 de l'Emissora (Switch SwB):** Es correspon amb l'índex de programari 4U. Com que el SwB és un interruptor físic de dues posicions, les lectures es divideixen en un rang discret on la posició de repòs (amunt) dona aproximadament -100 i la posició activada (avall) marca 100.
- **Canal 6 de l'Emissora (Switch SwC):** Es vincula amb l'índex lògic de codi 5U. Com que el SwC és una palanca basculant de tres posicions de treball, genera de forma escalonada tres valors con-

crets: -100 (posició superior), 0 (posició central) i 100 (posició inferior).

9.2 Arquitectura No Bloquejant de la FSM

Per coordinar les operacions del vehicle s'ha dissenyat una Màquina d'Estats Finites (FSM) modular formal estructurada mitjançant un llistat definit de tipus `typedef enum` i governada a través d'una instrucció condicional `switch-case`. Aquest disseny acadèmic substitueix de manera elegant els llargs i ineficients bucles de condicions anidades, facilitant la traçabilitat de les transicions.

Els estats operatius definits queden configurats segons la següent taxonomia estructural:

- `ESTAT_SELECCIO`: Mode d'espera i navegació pel menú gràfic.
- `ESTAT_AUTONOM`: Execució de la carrera autònoma.
- `ESTAT_TEST_SERVO`: Moviment angular aïllat de la direcció.
- `ESTAT_TEST_MOTOR`: Rampa de velocitat per als motors de potència.
- `ESTAT_TEST_CAMARA`: Verificació òptica de vectors i línies en directe.

Un risc de seguretat detectat en la utilització de la palanca de tres posicions `SwC` va ser la impossibilitat física de commutar des de la posició superior (-100) cap a la inferior (100) sense passar transitòriament durant uns mil·lisegons per la zona central centralitzada (0). Sense cap filtre elèctric, el cotxe intentaria activar immediatament el test de motors de manera accidental durant la transició, provocant arrencades forçades perilloses a la taula de laboratori.

10 Gestió d'Incidències, Riscos i Replanificació

Al llarg del cronograma de treball s'han hagut d'afrontar diverses incidències tècniques severes de maquinari que han obligat a replanificar les tasques per salvar els objectius de la memòria de la recerca.

10.1 Incidència Elèctrica del Subministrament

Durant la setmana 7, en iniciar els bancs de proves dinàmics de l'etapa de potència dels motors, es va registrar que les bateries LiPo del laboratori havien caigut en un estat crític de descàrrega profunda. En connectar-les al carregador digital regulat del departament, el firmware de seguretat d'aquest les va rebutjar de manera automàtica emetent una alerta de fallada de voltatge crític per sota de la referència de seguretat, impeding qualsevol recuperació de les cel·les per risc d'explosió elèctrica.

Com que els motors de tracció requereixen un corrent i una potència elèctrica immediata molt superiors als corrents màxims que pot injectar de manera aïllada el bus de

la línia digital de la placa S32K144, la manca d'aquesta font d'alimentació de potència elèctrica va bloquejar inicialment les proves en moviment sobre la pista. Per gestionar aquest risc de bloqueig temporal del TFG, es va decidir dur a terme una reordenació de prioritats i un canvi en el disseny metodològic: es van ajornar els assajos dinàmics de rodament i es van concentrar tots els recursos de programació en polir l'algorisme estàtic de percepció del pipeline de visió i en provar la transmissió del display de dades utilitzant exclusivament l'alimentació segura extreta del cable USB connectat al computador de treball, validant el comportament lògic del cervell abans d'enfrontar-se a la potència real.

10.2 Incidència al Mòdul de Potència del Pont en H

Durant la setmana 15, un cop es va procedir al muntatge elèctric final de l'etapa de potència sobre el xassís del vehicle per iniciar els assajos de rodament dinàmics, es va produir una avaria destructiva imprevista al mòdul controlador del Pont en H L298N. En realitzar la connexió elèctrica de la font d'alimentació, es va detectar de manera immediata que el component s'havia cremat a causa de l'aparició instantània d'olor de cremat i l'emissió de fum procedent de l'interior del circuit de potència.

Davant d'aquesta situació d'emergència en el maquinari, es va prendre la decisió tècnica immediata de desconectar la font d'energia i tramitar l'adquisició d'un component de recanvi completament nou del mateix model. Continuar les proves o forçar l'execució lògica sobre un mòdul de potència danyat suposava un risc inacceptable de provocar un curtcircuit permanent que pogués estendre's elèctricament i fer malbé de manera irreversible altres components crítics i valuosos del cotxe, especialment les línies de pins digitals i el nucli del microcontrolador principal NXP S32K144. Tot i que aquesta incidència va forçar una aturada temporal en el cronograma d'assajos de pista reals, el temps d'espera es va aprofitar eficientment al laboratori per revisar i millorar l'aïllament elèctric de les connexions terminals i assegurar la subjecció mecànica de les preses de terra comunes del xassís.

11 Resultats i Proves en Pista Dinàmica

La validació experimental del sistema es va iniciar mitjançant l'anomenat "**Test de l'Aire**", un assaig dissenyat per avaluar el llaç de control mantenint el vehicle elevat sobre el banc de treball en mode de depuració actiu sota el corrent del programari. En aquest estat de control, els motors de tracció posterior giren de fons a una velocitat de creuer forçada constant del 20% gràcies a la comanda d'actuació configurada.

Durant aquest assaig, es desplaça manualment el foli blanc que conté les dues línies negres de la pista per sota del camp de visió (FOV) de la lent de la Pixy2 per analitzar la reacció mecànica en directe. Els resultats d'aquesta validació van certificar l'èxit de les dades obtin-

gudes: l'error lineal calculat geomètricament s'actualitzava en temps real reflectint valors proporcionals amplis al display OLED (per exemple, valors de 25 o -30 segons el sentit del desplaçament), mentre el servomotor de la direcció davantera MG996R corregia instantàniament l'angle d'orientació de les rodes cap al costat correcte per caçar la trajectòria del foli.

En la fase del desenvolupament, els resultats experimentals es troben acotats a les validacions unitàries i estructurals realitzades en un entorn estàtic de laboratori, com ara l'anomenat "Test de l'Aire". Mitjançant aquests assajos, s'ha certificat amb èxit la correcta integració de tots els mòduls lògics: el pipeline de visió artificial de la Pixy2, el càlcul matemàtic de l'error lateral, la llei de control del regulador PID i la màquina d'estats no bloquejant del radiocontrol FlySky FS-i6.

Una vegada verificada la resposta del firmware en estàtic, es van dur a terme els assajos de rodament dinàmic sobre el traçat real de la pista de competició. Durant la sintonització empírica inicial, es va constatar que uns coeficients de control massa tous ($K_p = 2.2$ i $K_d = 1.5$) provocaven girs angulars gairebé imperceptibles, fent que el vehicle sortís de la pista per manca de força reactiva en els revolts tancats. Per dotar el xassís d'una resposta contundent, es van doblar els coeficients fins a establir la relació de disseny definitiva:

$$K_p = 5.5, \quad K_d = 2.8, \quad K_i = 0.0 \quad (10)$$

Aquest reajustament va permetre al servomotor respondre de forma immediata davant de petits desviaments laterals, mentre que el component derivatiu s'encarregava d'esmoreir les oscil·lacions d'alta freqüència en les rectes (efecte de ziga-ziga).

Respecte al control longitudinal, les proves van revelar un comportament no lineal crític causat per la caiguda de tensió interna de gairebé 2V del Pont en H clàssic L298N. Aquesta pèrdua feia que, amb valors de PWM inferiors al 40%, el parell dels motors fos incapaç de vèncer la fricció estàtica de la superfície, clavant el vehicle en sec. Per solucionar-ho, es va dissenyar un algorisme de velocitat adaptativa longitudinal en funció del valor absolut de l'error calculat pel pipeline de visió:

$$v_{\text{actual}} = v_{\text{base}} - (K_{\text{frenada}} \cdot |e[n]|) \quad (11)$$

Fixant una velocitat base d'acceleració del 60% per a les rectes netes, l'algorisme redueix linealment el gas a mesura que augmenta el desplaçament lateral per afrontar les corbes de 90 graus i la rotonda. Per evitar la pèrdua total de tracció en zones d'alta fricció, es va programar un bloc de saturació inferior de seguretat fixat estrictament en el 20%. Gràcies a l'ús de la Unitat de Coma Flotant (FPU) del nucli ARM Cortex-M4, tot aquest pipeline matemàtic s'executa en un temps de computació inferior al mil·lisegon.

12 Conclusions i Treball Futur

L'arquitectura de programari encastrat modular desenvolupada en aquest projecte ha demostrat complir amb els

objectius inicialment establerts en el marc de l'enginyeria informàtica i de sistemes d'automoció. S'ha assolit satisfactòriament el disseny, la caracterització i la integració unitària de cadascun dels components de la competició utilitzant la capa d'abstracció MCAL d'AUTOSAR sobre la plataforma NXP S32K144, completant així les fites de baix nivell.

Pel que fa als objectius algorísmics superiors, el pipeline de visió artificial i el controlador PID discret en coma flotant han estat validats amb èxit de forma robusta durant els assajos estàtics al laboratori ("Test de l'Aire"), demostrant el determinisme temporal del nucli ARM Cortex-M4 a l'hora de processar l'error de traçat lateral. Així mateix, s'ha acomplert l'objectiu de dissenyar un entorn de diagnòstic i selecció sense fils mitjançant una Màquina d'Estats Finites (FSM) no bloquejant acoblada als canals auxiliars de l'emissora FlySky FS-i6.

La validació experimental final en camp real sobre el circuit de competició ha permès corroborar amb èxit el rendiment dinàmic del vehicle sota les condicions del llac tancat de control. Aquesta fase pràctica ha estat clau per avaluar el comportament en calent del xassís i extreure la telemetria definitiva, consolidant la sintonització de la resposta PID lateral i validant l'algorisme de velocitat adaptativa longitudinal, el qual ha demostrat ser una solució de programari eficient per mitigar les no linealitats elèctriques i els fenòmens de zona morta de l'etapa de potència. Les defenses elèctriques i de control dissenyades, com el bloqueig preventiu amb el botó SW2 o els retards temporals de transmissió, van garantir l'estabilitat de l'execució i van blindar el microcontrolador davant de col·lapses elèctrics o pèrdues de línia.

Com a treballs futurs per continuar estenent la línia de recerca del projecte, es proposa realitzar una actualització de l'etapa de potència substituint el Pont en H clàssic bipolar L298N per controladors basats en transistors de tipus MOSFET de menor resistència interna per evitar caigudes de tensió. En l'àmbit de la percepció, atès que el pipeline de visió de la càmera Pixy2 presenta una alta dependència de les condicions d'il·luminació ambiental i del coeficient de reflexió del material de la superfície de la pista, es planteja com a millora la integració d'un sistema físic d'il·luminació artificial activa mitjançant díodes LED d'alta intensitat col·locats al frontal; aquest component permetria homogeneïtzar i fixar el contrast lumínic del carril de manera independent a l'entorn exterior, reduint els falsos positius per ombres. Finalment, en l'àmbit del programari, es proposa ampliar l'arquitectura algorísmica dissenyant un mòdul de control de velocitat adaptatiu longitudinal que analitzi la curvatura detectada per forçar una frenada automàtica a l'eix motor abans d'entrar a les corbes més tancades, així com implementar una estratègia de maniobrabilitat que permeti desplaçar el vehicle a baixes velocitats incrementant l'angle màxim de gir per tal d'afrontar amb èxit els viratges més aguts i tancats del traçat.

Agraïments i ús d'eines d'IA

En correspondència amb els principis de transparència i integritat acadèmica, es fa constar l'ús d'assistència tecnològica basada en sistemes d'intel·ligència artificial generativa, principalment com a eina de suport durant el procés de redacció d'aquest informe final i, en casos puntuals, com a instrument de suport per a la detecció d'errors de codi. Pel que fa a l'elaboració de la memòria, aquest suport s'ha acotat estrictament a l'àmbit lingüístic, literari i d'organització estructural, servint per polir els tecnicismes d'enginyeria en català, reduir errades ortogràfiques i jerarquitzar els continguts segons la configuració del format d'article acadèmic. En l'àmbit del programari, s'ha emprat de manera complementària per optimitzar les tasques de depuració mitjançant la identificació d'errors puntuals de sintaxi o de lògica en determinades rutines. En cap cas l'ús d'aquestes tecnologies ha substituït el treball d'anàlisi teòrica, la presa de decisions fonamentals d'enginyeria ni l'autoria del desenvolupament global del codi font C encastat del projecte.

Referències

- [1] NXP Semiconductors, “NXP Cup – Kit Components Documentation,” *NXP GitBook*, 2025. [En línia]. Disponible a: <https://nxp.gitbook.io/nxp-cup/2024-fall-2025-nxp-cup-bare-metal-drivers/kit-components>. [Consultat el: 08-març-2026].
- [2] STMicroelectronics, “L298N Dual Full Bridge Driver Datasheet,” *Full Datasheet*, rev. 4, 2000. [En línia]. Disponible a: <https://www.handsontec.com/dataspecs/L298N.pdf>. [Consultat el: 12-abr-2026].
- [3] Charmed Labs, “Pixy2 CMUcam5 Vision Sensor Documentation,” *PixyCam Wiki*, 2020. [En línia]. Disponible a: <https://docs.pixycam.com/wiki/doku.php?id=wiki:v2:start>. [Consultat el: 12-abr-2026].
- [4] Charmed Labs, “Pixy2 CMUcam5 Line Tracking Documentation,” *PixyCam Wiki*, 2020. [En línia]. Disponible a: https://docs.pixycam.com/wiki/doku.php?id=wiki:v2:line_tracking. [Consultat el: 24-maig-2026].
- [5] ETC2, “MG996R High Torque Servo Datasheet,” [En línia]. Disponible a: <https://www.alldatasheet.com/datasheet-pdf/view/1131873/ETC2/MG996R.html>. [Consultat el: 12-abr-2026].
- [6] HandsOn Technology, “GA12-N20 Miniature DC Gear Motor Datasheet,” [En línia]. Disponible a: https://www.handsontec.com/dataspecs/motor_fan/GA12-N20.pdf. [Consultat el: 12-abr-2026].
- [7] Gens Ace, “Bateria LiPo 7.4V 2200mAh 30C G-Tech Soaring XT60,” *Hobby Macias Store*, 2026. [En línia]. Disponible a: <https://www.hobbymacias.es/tienda/en/Baterias-Lipo-2S-74V/203850-bateria-lipo-74v-2200mah-30c-gens-ace-g-tech.html>. [Consultat el: 12-abr-2026].
- [8] M. Pechyonkin, “Advanced Lane Finding for Autonomous Driving Applications,” *Pechyonkin Robotics Portfolio*, 2023. [En línia]. Disponible a: <https://pechyonkin.me/portfolio/advanced-lane-finding/>. [Consultat el: 03-maig-2026].
- [9] Electromaker, “NXP Cup Autonomous Car Project Showcase,” *Electromaker Community Projects*, 2024. [En línia]. Disponible a: <https://www.electromaker.io/project/view/nxp-cup-project>. [Consultat el: 17-maig-2026].
- [10] MathWorks, “Introducción al control PID y su teoría de regulación,” *MathWorks Discovery*, 2026. [En línia]. Disponible a: <https://es.mathworks.com/discovery/pid-control.html>. [Consultat el: 17-maig-2026].