

13/12/2024

El repte de la fiabilitat als semiconductors



Montserrat Nafria, Catedràtica del Departament d'Enginyeria Electrònica, resumeix en aquest article la importància de la metodologia del "Disseny per a la Fiabilitat" en el disseny i fabricació dels circuits integrats, els xips, en la que la col·laboració entre l'acadèmia i la indústria jugarà un paper fonamental.

istock/SweetBunFactory

La fiabilitat, entesa com la probabilitat que un sistema dugui a terme la funció per a la qual ha estat fabricat durant un cert període de temps i sota unes condicions d'operació determinades, és un requisit important per a tots els usuaris de circuits integrats (els coneguts com a xips).

Els requisits de fiabilitat dels xips depenen en gran mesura de l'aplicació en què seran utilitzats i la tecnologia amb què s'han fabricat determina els factors que limiten aquesta fiabilitat. En aquest sentit, l'International Roadmap of Devices and Systems (IRDS), el full de ruta de referència de l'evolució de la tecnologia CMOS, estableix també els reptes que cal afrontar des del punt de vista de fiabilitat i proposa solucions potencials per superar-los. Segons l'edició del 2023 de l'IRDS, la consecució dels nivells de fiabilitat requerits és cada cop més difícil a causa de: l'escalat dels dispositius MOSFET (és a dir, la reducció de les seves dimensions), els nous materials i les noves arquitectures de dispositius als nodes tecnològics avançats, unes condicions d'operació més exigents (temperatures més altes,

corrents elevats...) i les restriccions creixents de temps i diners. Si bé els dos darrers factors estan relacionats amb l'aplicació en què el xip serà utilitzat o amb aspectes de caràcter econòmic, els dos primers ho estan directament amb la tecnologia de fabricació subjacent. No hi ha dubte que l'escalat i la introducció de nous materials i arquitectures han suposat un augment sorprenent de les prestacions dels dispositius, que impacten positivament en les dels xips en què s'integren, però també han comportat un augment de la seva variabilitat. D'aquesta manera, en tecnologies de nodes avançats, dos dispositius nominalment idèntics es comporten de manera diferent. Aquesta variabilitat en el dispositiu es traduirà en una variabilitat en les prestacions dels xips, que impacten negativament tant en el rendiment del seu procés de fabricació com en la seva fiabilitat.

La variabilitat dels dispositius pot ser a temps zero (TZV, de l'anglès Time-Zero Variability) o dependent del temps (TDV, de l'anglès Time-Dependent Variability). La TZV està relacionada amb variacions estàtiques que s'introdueixen durant la fabricació, perquè, en dispositius de dimensions molt reduïdes, la naturalesa discreta de la càrrega i de la matèria es reflecteix en el comportament elèctric. Típicament, la TZV condueix a problemes de rendiment del procés de fabricació i es correspon amb la dispersió estadística que incorporen els kits de disseny de les tecnologies. Com el seu nom indica, la TDV depèn del temps i és la que afecta la fiabilitat del dispositiu i en limita el seu temps de vida útil. Actualment, es considera que està originada per l'envelliment del dispositiu, conseqüència de diferents mecanismes físics que s'activen durant el seu funcionament al xip. Aquest envelliment, que està associat a modificacions a nivell atòmic, comporta derives temporals dels paràmetres elèctrics que descriuen el comportament del dispositiu (com pot ser la tensió llindar d'un MOSFET), que depenen de les condicions d'operació del dispositiu al circuit (tensió, temperatura...) i, en nodes tecnològics avançats, són estocàstiques.

En aquest context de variabilitat creixent, per al desenvolupament de sistemes electrònics fiables amb components no fiables, l'IRDS apunta com a reptes més rellevants el control dels mecanismes d'envelliment, la variació estadística i la necessitat d'avaluar la fiabilitat a escala de circuit i de sistema. Com a solucions a aquests reptes es proposa, a escala de dispositiu, un coneixement profund de la física dels mecanismes d'envelliment, per a la formulació de models microscòpics de fiabilitat (basats en la física) que puguin ser incorporats als models compactes del dispositiu. I a escala de sistema, el desenvolupament de la metodologia de Disseny per a la Fiabilitat (DFR, de les sigles en anglès Design for Reliability). És rellevant ressaltar que una comparació de l'IRDS vigent amb les edicions anteriors (remuntant-nos fins al 2015) mostra que, malgrat l'extraordinària evolució que han experimentat les tecnologies CMOS en aquest període de temps, pel que fa a la fiabilitat, els desafiaments i les solucions proposades no han experimentat canvis importants, cosa que és indicativa de la seva complexitat.

Des del punt de vista de disseny de xips en nodes avançats, el Disseny per a la Fiabilitat suposa un canvi de paradigma, ja que la fiabilitat passa a ser un paràmetre més a optimitzar durant el disseny del xip, prèviament a la seva fabricació. Es requereix així una racionalització de la caracterització i de la propagació de la TDV cap a nivells d'abstracció superiors (des de la nanoescala, en què es produeixen els fenòmens físics origen de la TDV, fins al sistema, en què se'n visualitzen els efectes). Els models compactes de fiabilitat del dispositiu (resultants de la caracterització i modelat als nivells d'abstracció més baixos) constituiran el nexa entre el dispositiu i els nivells superiors (circuit/sistema). La seva incorporació a simuladors de circuits permetrà determinar l'opció de disseny del xip que ofereix els valors òptims de prestacions, potència, rendiment i fiabilitat. Noteu que aquesta nova aproximació comporta un espectre molt ampli d'aspectes a abordar, per la qual cosa es

requereix la contribució de múltiples actors amb coneixements complementaris (físics, tecnòlegs, enginyers de fiabilitat, foundries, dissenyadors de circuits, usuaris finals...), establint les corresponents sinergies. Malauradament, el DFR està encara a la seva infància i la bretxa entre la fiabilitat del dispositiu i la del sistema és encara molt gran. Per reduir el risc de problemes de fiabilitat i el conseqüent impacte negatiu en el cost i el temps de comercialització dels sistemes electrònics, la metodologia del Disseny per a la Fiabilitat ha de rebre un fort impuls. En aquest sentit, atesa la multidisciplinarietat intrínseca d'aquesta nova metodologia, la col·laboració entre l'acadèmia i la indústria jugarà un paper fonamental.

--

Traducció de l'article original, publicat a "El Español":

[El reto de la fiabilidad en los semiconductores](#)

Montserrat Nafria

Departament d'Enginyeria Electrònica
Universitat Autònoma de Barcelona

Referències

Montserrat Nafria, [El reto de la fiabilidad en los semiconductores](#), *El Español*. 28 de setembre de 2024.

[View low-bandwidth version](#)